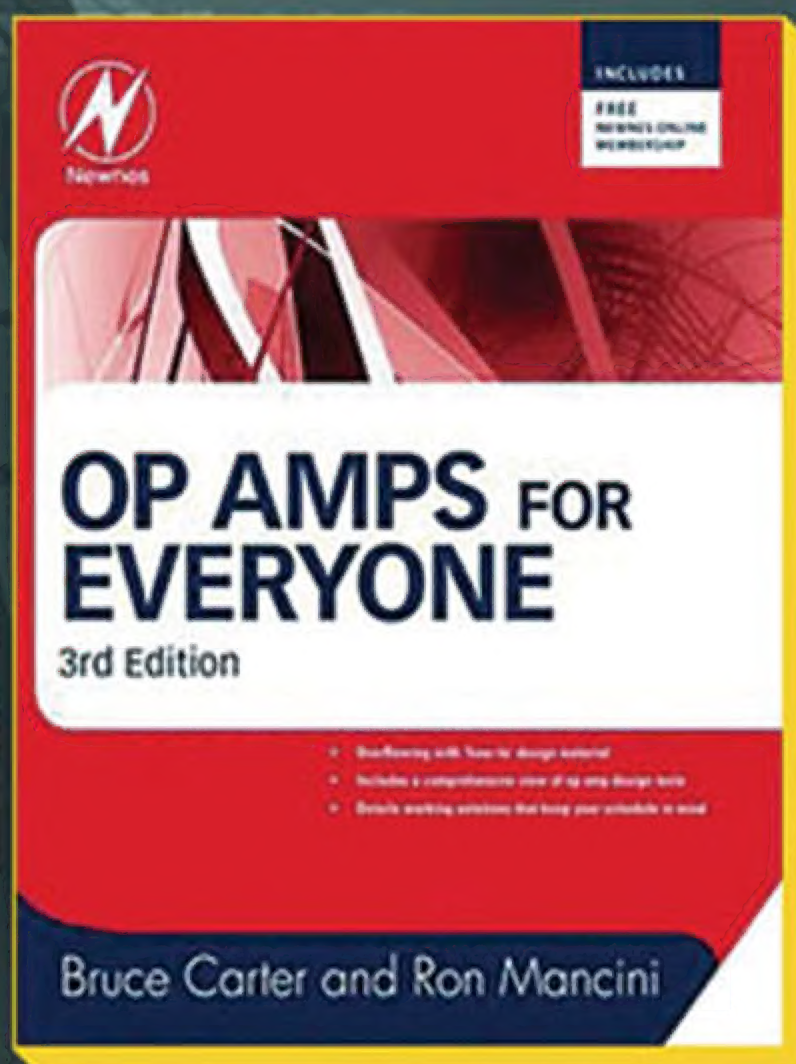
TURING 图灵电子与电气工程丛书

运算放大器权威指南（第3版）

Op Amps For Everyone

Third Edition

[美] Bruce Carter
Ron Mancini 主编
姚剑清 译



人民邮电出版社
POSTS & TELECOM PRESS

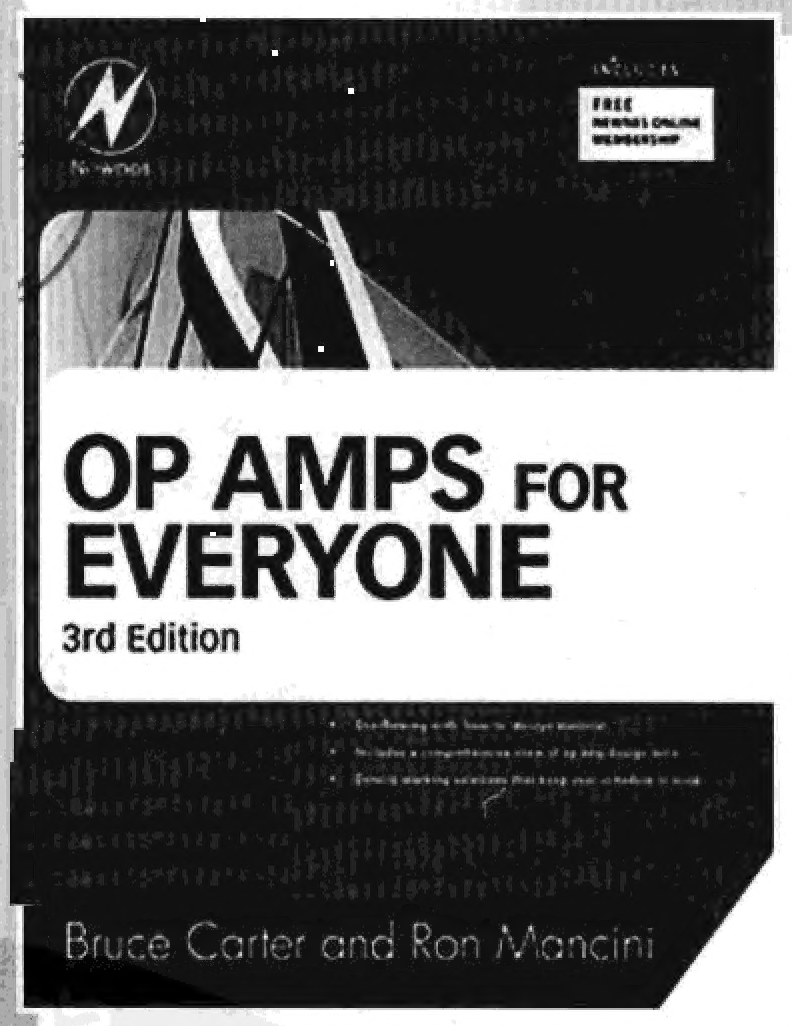
TURING 图灵电子与电气工程丛书

运算放大器权威指南

(第3版)

Op Amps For Everyone

Third Edition



人民邮电出版社
北京

图书在版编目（CIP）数据

运算放大器权威指南：第3版/（美）科特尔（Carter, B.），（美）曼西尼（Mancini, R.）主编；姚剑清译.—北京：人民邮电出版社，2010.10
（图灵电子与电气工程丛书）
书名原文：Op Amps for Everyone
ISBN 978-7-115-23423-0

I. ①运… II. ①科… ②曼… ③姚… III. ①运算放大器－指南 IV. ①TN722.7-62

中国版本图书馆CIP数据核字（2010）第134610号

内容提要

本书是全球领先的半导体企业TI公司的工程师多年经验结晶，从运算放大器的历史入手，重点介绍运算放大器近些年的研发成果、新出现的设计工具和技术，旨在帮助设计者快速掌握好的设计方法，为具体的工作选择最佳的放大器。

本书适合从事电路设计的工程技术人员，也可供高校相关专业师生参考。

图灵电子与电气工程丛书

运算放大器权威指南（第3版）

- 主编　[美] Bruce Carter　Ron Mancini
  译　姚剑清
  责任编辑　朱　巍
- 人民邮电出版社出版发行　北京市崇文区夕照寺街14号
  邮编　100061　电子函件　315@ptpress.com.cn
  网址　http://www.ptpress.com.cn
  北京艺辉印刷有限公司印刷
- 开本：787×1092　1/16
  印张：28.5
  字数：673千字　2010年10月第1版
  印数：1-3 000册　2010年10月北京第1次印刷

著作权合同登记号　图字：01-2009-6905号

ISBN 978-7-115-23423-0

定价：79.00元

读者服务热线：（010）51095186　印装质量热线：（010）67129223

反盗版热线：（010）67171154

版 权 声 明

OP Amps for Everyone, 3E by Bruce Carter and Ron Mancini, ISBN: 978-1-85617-505-0.

Authorized Simplified Chinese translation edition published by the Proprietor.
ISBN: 978-981-272-111-2.

Elsevier (Singapore) Pte Ltd.
3 Killiney Road
#08-01 Winsland House I
Singapore 239519
Tel：(65)6349-0200
Fax：(65)6733-1817

First Published 2010
2010 年初版



谨以此书献给 Erin Sanders，感谢她在电视剧中塑造了少年科学家 Quinn Pensky 的形象，这一形象鼓励着年轻女士不放弃科学研究，勇攀科学高峰。



第 1 版序言

每一个对模拟电子技术感兴趣的人都应该在本书中找到一些有价值的内容，而且我们努力把书写得让新手也容易理解，同时又不使模拟电路工程师感到太平淡。我们已经尽力保证书中的每一章对具有适当背景的读者是自成系统的。这当然会引起一些重复，或许某些读者会感到乏味，但只要总体上能使各种背景的读者都满意，这种代价也是值得的。

第 1 章介绍了运算放大器（下文简称“运放”）的历史和演变。这一章不是每人必读的，它讲述了运放在模拟电子世界中的地位。建议初学者从第 1 章开始，一直读到第 11 章结束。在读完了第 11 章之后，读者应该具备了必要的基础知识，可以跳到此后任意一章。经验比较丰富的读者，比如电子技术员、数字电路工程师和非电子类的工程师，可以从第 3 章开始一直读到第 11 章结束。高级电子技术员、电子工程师和初学的模拟工程师可以从他们觉得合适的任意章节开始，一直读到第 13 章结束。有经验的模拟工程师可以直接阅读任何自己需要的部分。

本书第 1 版致谢

- 感谢编辑 James Karki 所做的贡献。
- 感谢市场部经理 Ted Thomas 对本书的大力支持和鼓励。
- 非常感谢 Alun Roberts 为本书付出的努力。
- 感谢应用部经理 Thomas Kugelstadt 的支持和帮助。
- 还要感谢许多参编本书的作者：James Karki、Richard Palmer、Thomas Kugelstadt、Perry Miller、Bruce Carter 和 Richard Cesari，他们为本书贡献了宝贵的时光。

Ron Mancini
第 1 版主编



第 3 版序言

在第 1 版出现之后的这些年里，人们在运放及相关的设计技术方面取得了许多进展。本书就是在原书的基础上增加了这些新的研发成果，并重点介绍了那些激动人心的新的设计工具和技术。

运放的速度已经有了极大的提高，而且已经进入到了 RF 设计领域。新一代运放已经有了全差分的结构，这不仅是对运放的一次回归，而且开启了在差分信号链接口中的新应用领域。现在的运放设计工具不仅包括了新一代的滤波器设计和仿真软件，而且还包括了增益与偏移电压的设计软件，因而使信号链的设计任务变得异常容易。今天的难题也许在于怎样为具体的工作选择最佳的放大器，而不再像以前那样为考虑信号电平之间的连接与移位而陷入传递方程和结构选择的困境之中。我们希望重视理论的工程师会觉得这是一本有用的设计参考书，但本书主要还是面向那些工作节奏很快的信号链工程师，他们需要为项目找到一个最小计算量的好方法。本书中包括了大量“如何做”的设计内容，可以使设计者很快找出非常好的设计方法，电路中的元件也都是容易找到的。

我想感谢 John Bishop 和 Thomas Kugelstadt 参与第 3 版的编写。我要特别感谢我的良师益友 Ron Mancini，他主编的内容依然是本书的一个非常重要的部分。离开了他的灵感，就不会有本书的第 1 版，又从何去谈第 2 版和第 3 版呢？

Bruce Carter
第 3 版主编



目　　录

第 1 章　运放在电子技术中的位置

Ron Mancini

1.1　问题的提出

1934 年，哈瑞 · 布莱克（Harry Black）[1]总是从纽约市的家中出发，搭乘火车和轮渡，赶往新泽西的贝尔实验室上班。乘坐轮渡使哈瑞感到很放松，让他可以想一些概念方面的事情。那时，哈瑞需要解决一个难题：当电话线延伸很长距离后就需要放大器，而不可靠的放大器限制了电话的使用。首先，增益的初始容差很差，但这个问题只要调节一下就很快解决了。其次，即使放大器在工厂里调整好之后，它的增益在现场使用中仍然会有非常大的漂移，或者使音量太低，或者使语音失真。

他们已经试过了许多次，希望能做出一个稳定的放大器，但电话线路经受的温度变化和极端的电源电压，产生了无法控制的增益漂移。无源元件的漂移要比有源元件好很多，因此，放大器的增益若能取决于无源元件，这个问题就可以解决。有一次坐轮渡时，哈瑞富有创造力地想到了一个解决放大器问题的崭新办法，他在轮渡上还对这个想法做了论证。

1.2　解决的办法

解决方法的第一步是做出这样一个放大器，它的增益要大于实际使用时所需的增益。然后，把放大器输出信号中的一部分反馈到输入端，而反馈的方式应该使电路（这里的电路包括放大器和反馈元件）的增益取决于反馈电路，而不取决于放大器的增益。这样，电路的增益就取决于无源的反馈元件，而与有源的放大器无关。这种被叫做负反馈的操作，是所有现代运放的基本工作原理。哈瑞是在轮渡上论证了这第一个有意研发的反馈电路。我可以肯定地说，在那之前也曾经有人在不经意间做过反馈电路，但那些设计者都没有在意负反馈的作用！

我似乎听到了那个时代的管理者和放大器设计者的大声抱怨。我想象他们会这样说，“达到 30kHz 的增益带宽（GBW）已经够难的了，可是那个傻瓜却要我设计一个 3MHz GBW 的放大器。他最后得到的仍然只能是一个 30kHz GBW 的电路。”是的，时间已经证明哈瑞是对的，不过，有一个小问题哈瑞还没有详细讨论，即振荡的问题。设计成具有很大开环增益的电路，在环路闭合时有时会振荡。许多人对这个不稳定现象进行过研究，而且在 20 世纪 40 年代已经对这个现象有了相当好的了解，但对稳定性问题的求解则依然是一个漫长的、枯燥的和精细的计算过程。几年过去后，仍然没有人能使这个方法变得简单一些，或者变得容易理解一些。

1945 年，H. W. 伯德（Bode）提出了一个用图示法进行反馈系统稳定性分析的方法。在那以前，反馈分析都是用乘法和除法进行的，所以传递函数的计算是一项费时费力的任务。我们应该知道，工程师们只是到了 20 世纪 70 年代才开始用上电子计算器和计算机的。伯德提出的是一种对数技术，它把计算反馈系统稳定性的繁复的数学过程，变成了一个简单的和容易理解

的图示分析法。虽然这样做之后的反馈系统的设计仍很复杂，但已经不再是一种被少数电气工程师所占有而藏到小黑屋里的艺术了。任何一名电气工程师都可以使用伯德的方法找出反馈电路的稳定性，于是，把反馈用于机器的时代从此开始。至于对电子系统反馈设计的要求，那是在进入计算机和传感器时代以后的事情了。

1.3 运放的诞生

第一台实时计算机是模拟计算机！这种计算机依靠了事先编排好的程序和输入数据计算出控制行为。编程是用硬连（hardwired）的方法实现的，它把一连串的电路连接起来，然后对数据进行数学计算。由于这种硬连方法的限制，最终导致了模拟计算机地位的日趋衰落。模拟计算机的核心是一种叫做*运算放大器*的设备，它可以通过改变连线而对输入信号进行许多数学运算，包括加、减、乘、除、积分和微分。它的名字后来被简称为大家所熟悉的*运放*，我们都知道而且喜欢这个名字。运放中使用了一个有很大开环增益的放大器，当环路闭合时，放大器就开始执行由外部无源元件所确定的数学运算。这种放大器的体积很大，因为是用真空管制作的，而且还需要高压电源。但由于它是模拟计算机的核心部件，所以为了完成工作，人们还是接受了它的大体积和大功率的要求。早期的运放是为模拟计算机而设计的，但人们很快发现，运放还可以有其他的用途，于是它就成为了物理实验室中的常用工具。

2

这个时候，通用模拟计算机已经进入到大学和大公司的实验室，这些计算机对于完成研究工作是必不可少的。当时的实验室工作还同时提出了对传感器进行信号调整的要求，运放也就此进入到了信号调整的应用领域。随着信号调整应用领域的扩展，对运放的需求开始超过了模拟计算机的需求。后来模拟计算机让位给了数字计算机，但运放由于在一般模拟应用中的重要性而生存了下来。最终，数字计算机取代了模拟计算机（对实时测量是个悲哀），但运放的需求却随着测量应用的增长而得以继续增长。

1.4 真空管时代

第一个用于信号调整的运放是在晶体管引入之前用真空管构造的，所以这些运放又大又笨重。到了 20 世纪 50 年代，人们利用较低电源电压工作的小型真空管制造出了小体积的运放，它的体积缩小到了像建房时使用的砖头那样的大小，所以运放模块又被别称为*砖头*。随着真空管体积和元件体积的不断缩小，运放最后缩小到了一个八脚真空管那样的大小。

K2-W 型运放是第一批商品化的运放，是由 George A. Philbrick 研究所销售的。这种运放由两个真空管组成，依靠±300V 的电源工作！如果这还不足以使今天的模拟设计者感到退缩的话，那么它的全差分特性就一定会。与我们较为熟悉的单端运放不同，一个全差分运放有两个输出，一个为同相输出，另一个为反相输出。设计者需要闭合的不是一条通路，而是两条反馈通路。先别害怕，这两个反馈通路只需要两套完全一样的元件，所以还不是一种全新的设计方法。今天的全差分运放如日中天，因为它们是驱动全差分模数转换器（ADC）输入电路的理想元件。今天的全差分运放还被用来驱动差分信号，比如 DSL 和平衡的 600Ω 音频电路。我们完全可以说，运放从诞生之初到现在已经走过了整整一周[①]。

3

① 指从“全差分”到“单边”，最近又走入了“全差分”结构。——译者注

1.5 晶体管时代

晶体管是在 20 世纪 60 年代进入商业性开发的，这使运放的体积进一步缩小到了只有几立方英寸，但*砖头*的别名依然被沿用。不过，今天的*砖头*是指那些采用封装化合物（potting compound）或非集成电路（non-IC）封装方法的电子模块。早期的大多数运放是为专门应用制造的，因而就没有必要做成通用的，各个制造商都有不同的规范和封装。所以，初期的运放几乎都没有第二供货商。

1.6 IC 时代

IC（集成电路）是在 20 世纪 50 年代末和 60 年代初开始发展起来的，但一直到 20 世纪 60 年代中期仙童公司发布了 μA709 之后才开始投入使用。这是第一个商业上成功的 IC 运放，是由 Robert J. Widler 设计的。μA709 有它自己的一些问题，但任何称职的模拟工程师都能够使用，而且被用于许多模拟应用。μA709 的主要缺点是稳定性问题，它需要外部补偿，因而需要有能力的模拟工程师来使用。此外，μA709 也过于敏感，在任何不利条件下，它都有自毁的习惯。自毁的现象非常普遍，当时的一家主要军品设备制造商曾特地为此发表过一篇文章，它的题目好像是"μA709 的 12 个珍珠港条件"。

μA709 的遗产延续到了今天，但这是一份负面的遗产。如果使用得不正确，μA709 就不工作，这主要是因为它的外部补偿。今天的工程师甚至不知道这个器件，但对不稳定性的记忆依然遗留到了今天：由于错误使用所引起的问题，未补偿的放大器现在几乎卖不出去。稳定性依然是今天运放设计中理解得最少的一个问题，也是运放最容易出错的地方。即使那些有多年模拟设计经验的工程师们，对此的看法也不统一。但是，聪明的工程师会仔细阅读运放的数据手册，使运放工作在不低于规范中指定的增益值。这一点似乎与直觉相反，但是，运放在规定的最低增益下是最不稳定的。后面的章节将对这一现象进行深入讨论。 [4]

μA741 是在 μA709 之后出现的，这是一个有内部补偿的运放，如果工作在数据手册指定的条件下，就不需要外部补偿，而且要比 μA709 好用得多。

μA741 的遗产要比 μA709 正面得多。事实上，741 这个元件编号已经刻在了每一位电子工程师的记忆里，这就像 2N2222 的晶体管和 1N4148 的二极管。这通常也是工程师们考虑运放时第一个想到的元件编号。与 μA709 不同的是，只要不出大错，μA741 总是会工作的，这就是几代工程师喜爱它的原因。它需要±15V 的电源，因此就出现了数百种能产生这些电压的电源器件，这个情况就像是由 TTL 逻辑提出+5V 的要求以及由 RS232 串行口提出±12V 的要求那样。在过去许多年里，投放市场的每一个运放都使用了与 μA741 相同的±15V 电源。即使到了今天，当要求很宽的动态范围和很好耐用性的时候，μA741 依然是一个极佳的选择。

自从 μA741 问世以来，每年都有新的运放推出，延续着一个永无止境的运放系列，而性能和可靠性的不断改进已使今天的运放可以被任何人使用于模拟电路。

IC 运放已经矗立在那里了，最新一代的运放覆盖了从极低功耗器件的 5kHz GBW 到超过 3GHz GBW 的频率范围。电源的范围从确保工作的 0.9V 到绝对最大额定电压的 1000V。输入

电流和输入失调电压已经下降到非常小，因而使客户在进行进货检验时难以测试。运放已经变成了真正通用的模拟 IC，它可以完成所有的模拟任务。它可以用做线路驱动器、放大器、电平移位器、振荡器、滤波器、信号调整器、执行器的驱动器、电流源、电压源，而且还有其他许多应用。今天的设计者所面临的问题是，如何快速正确地选择电路与运放的组合，以及如何计算出无源元件的数值，以使设计的电路实现所需的传递函数。

应该说明的是，没有任何一种运放是万能的。一个可以理想地用做传感器接口的运放，当用于 RF 时根本就不工作。一个有优良 RF 性能的运放，也许有非常糟糕的 DC 指标。由各制造商提供的所有数百种型号的运放，都是以略微不同的方式进行优化的，所以，设计者的任务是在这数百种器件中找出少数几个适合具体应用的运放。本书叙述了一种完成这一选择的设计方法，至少可以用于信号链应用中的运放选择。

5

本书是讲运放电路的，所以不会讨论运放的内部结构。本书将叙述电路级的计算，但不会涉及过于繁复的计算。读者可以从适合自己的内容开始，然后很快进入高级论题。如果想寻找有关运放内部结构的资料，那就选错了书。在本书中，运放是作为一个整体元件而讨论的。

运放将继续成为模拟设计中一个不可或缺的元件，因为它是一个非常基本的元件。每一代电子设备都会把更多的功能集成到硅片上，同时也把更多的模拟电路做入 IC 中。我们不必担心，随着数字电路应用的增加，模拟电路的应用也会增加，因为主要的数据来源和接口应用都在现实世界，而现实世界是一个模拟的世界。因此，每一代新的电子设备都会对模拟电路提出新的需求，因而也就需要新一代的运放来满足这些需求。模拟设计和运放设计是一种将延续到遥远未来的基本技能。

参考文献

1. Black, H. S. (1934). "Stabilized Feedback Amplifiers," *BST Journal* 13 (January).

第 2 章　电路理论回顾

Ron Mancini

2.1　引言

虽然我们在本书中尽量少用数学，但有些代数运算对于理解模拟电路是必需的。书中的数学和物理定理将按照后面使用时的情况进行解释，所以也就不需要实际的练习题了。比如，在解释了分压器规则之后，这个规则将被多次用于后面一些概念的推导之中，而推导过程中的那些用法也就构成了分压器规则的实际练习题。

电路是无源和有源元件的组合。电路中的元件被安排成能够完成某个要求的功能。这样形成的元件排列叫做*电路*，有时也叫做*电路结构*。模拟设计的艺术内涵就是指这种电路结构的导出。对几乎每一个电路的设计任务，我们都可以找到许多已经发表的电路结构，因此电路设计者不必是“艺术家”。

当设计进行到找出了所需电路的时候，就必须写出电路方程，以对电路性能进行预测和分析。教科书中满是严格的方程推导，我们在这里对电路理论的回顾不是用来取代教科书的。电路理论中有几个方程是经常使用的，所以是应该记住的，我们将在下面叙述这些方程。

对一个电路的分析方法几乎与电子工程师的数目一样多，而且，如果方程写的正确，所有的方法都将取得相同的结果。然而，还有一些很简单的方法，使我们在进行电路分析时不必一步步地做完所有的计算，这些方法也要在下面讨论。

2.2　物理定理

欧姆定理可以叙述为 $V = IR$，这是贯穿电子学的最基本的定理。欧姆定理可以用于一个单一元件、一个任意的元件组合或一个完整的电路。当流过电路中某一部分的电流为已知时，电路在这一部分上的电压降就可以用电流乘以电阻来算出，这就是式（2-1）：

$$V = IR \tag{2-1}$$

在图 2-1 中，欧姆定理被用于全电路。当电流 I 流过总电阻 R 时，就有电压 V 降落在 R 上。



图 2-1　把欧姆定理用于全电路

在图 2-2 中，我们把欧姆定理用于一个单一元件。当电流 I_R 流过电阻 R 时，就有电压 V_R

降落在 R 上。可以看出，尽管电阻只是电路中的一个元件，但在计算 R 上的电压降时，我们使用的是同一个公式。

基尔霍夫电压定理可以表述为：在一个串联回路中的电压降之和，等于回路中电压源之和。也就是说，电压源的电压一定全部降落在无源元件上。在计算电压总和时，应该记住：这是一个代数和。我们把基尔霍夫电压定理表示在图 2-3 中，把它的方程写为式（2-2）和式（2-3）。

8

$$\sum V_{\text{SOURCES}} = \sum V_{\text{DROPS}} \tag{2-2}$$

$$V = V_{R_1} + V_{R_2} \tag{2-3}$$

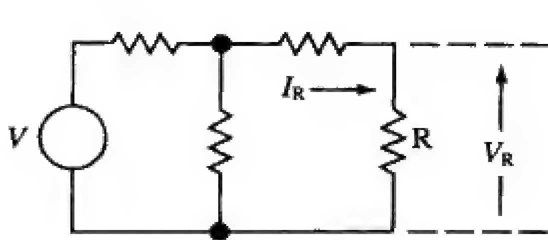


图 2-2 把欧姆定理用于一个元件

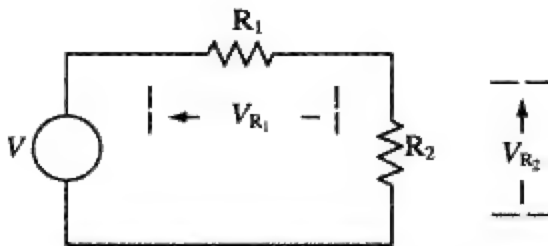


图 2-3 基尔霍夫电压定理

基尔霍夫电流定理可以表述为：流入一个节点的电流之和，等于流出这个节点的电流之和。无论是从电流源流出的电流，流过元件的电流，还是流过导线的电流，电流定理都适用，因为所有的电流都是同等看待的。我们把基尔霍夫电流定理表示在图 2-4 中，把它的方程写为式（2-4）和式（2-5）。

$$\sum I_{\text{IN}} = \sum I_{\text{OUT}} \tag{2-4}$$

$$I_1 + I_2 = I_3 + I_4 \tag{2-5}$$

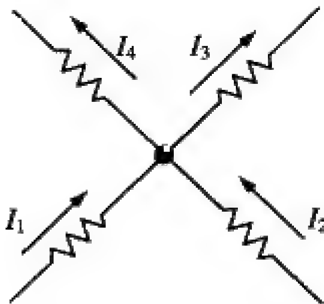


图 2-4 基尔霍夫电流定理

2.3 分压器规则

当电路的输出端没有负载时，我们可以用分压器规则来计算电路的输出电压。假设流过所有电路元件的电流都是相同的（见图 2-5）。式（2-6）是用欧姆定理写出的，这就是 $V = I(R_1+R_2)$。式（2-7）也是用欧姆定理写出的，它表示了输出电阻上的压降。

9

$$I = \frac{V}{R_1 + R_2} \tag{2-6}$$

$$V_{OUT} = IR_2 \tag{2-7}$$

把式（2-6）代入式（2-7），在经过一些代数运算之后，可以得到分压器公式，即式（2-8）。

$$V_{OUT} = V\frac{R_2}{R_1 + R_2} \tag{2-8}$$

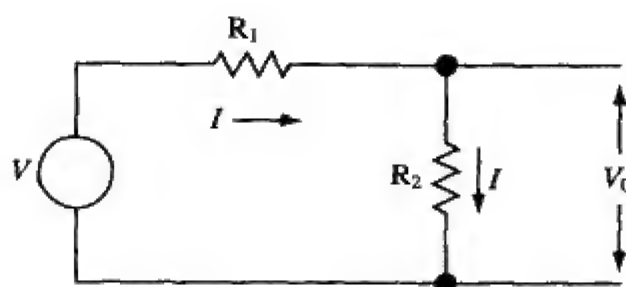


图 2-5 分压器规则

记住这个分压器规则有一个简单方法：输出电阻要除以电路总电阻。再用这个比率乘以输入电压，就可得到输出电压。应该记住，分压器规则总是假定输出电阻上是没有负载的，当输出电阻上有并联元件时，这个公式就不成立。幸好，接在分压器后面的大多数电路都是输入电路，而输入电路一般都是大阻值电路。当有一个固定的负载与输出电阻并联时，可以将输出电阻与负载电阻组成的等效并联电阻用于分压器计算，而且不会引起任何误差。当负载电阻大于输出电阻 10 倍以上时，许多人会忽略这个负载电路，但这会引起 10%的误差。

2.4 分流器规则

当一个电路的输出端没有负载时，可以用分流器规则来计算输出支路 R_2 中的电流。假设流过图 2-6 中两条支路的电流为 I_1 和 I_2。式（2-9）是用基尔霍夫电流定理写出的。电路中的电压是用欧姆定理写出的，这就是式（2-10）。把式（2-9）和式（2-10）合起来，就得到式（2-11）。 [10]

$$I = I_1 + I_2 \tag{2-9}$$

$$V = I_1R_1 = I_2R_2 \tag{2-10}$$

$$I = I_1 + I_2 = I_2\frac{R_2}{R_1} + I_2 = I_2\left(\frac{R_1 + R_2}{R_1}\right) \tag{2-11}$$

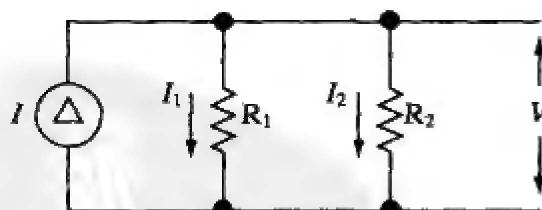


图 2-6 分流器规则

把式（2-11）中各项整理之后，就可得到分流器公式，即式（2-12）。

$$I_2 = I\left(\frac{R_1}{R_1 + R_2}\right) \tag{2-12}$$

电路的总电流被分成两部分，用电阻 R_1 除以总电阻所得到的值，便确定了有多少电流流过 R_2。记住分流器规则的一个容易的方法是记住分压器规则。然后对分压器规则稍做修改，这就是，用对方支路的电阻除以总电阻，再将此比率乘以输入电流，就得到本支路的电流。

2.5 戴维宁定理

有时候，比较好的做法是把电路的某个部分隔离出来，以此简化电路中这个隔离部分的分析，因而不必写出整个电路的回路方程或节点方程然后再求解联立方程组。戴维宁定理可以使我们把电路中的关注部分隔离出来，再把其余的电路用一个简单的串联等效电路代替，这样就简化了电路分析。 [11]

我们有两个定理具有相似的功能。刚才提到的戴维宁定理是其中的第一个定理，第二个定理叫*诺顿定理*。当输入信号源为电压源时，使用戴维宁定理；诺顿定理是在输入信号源为电流源时使用的。由于诺顿定理极少使用，所以如果需要的话，我们希望读者自己参照教科书来进行分析和理解。

戴维宁定理的分析方法是从电路中被替换的那个元件或那个部分开始的。在图 2-7 中，我们从电路中被替换部分的那两个端点向后看（从图中 C 和 R_3 的两个端点 X-X 向左边看）。然后计算出从这两个端点看进去的无负载时的电压 V_{TH}（利用分压器规则）。

现在仍然从电路中被替换部分的两个端点向左看，这时要把独立的电压源短接，然后计算出这两个端点之间的阻抗 R_{TH}。最后一步是用戴维宁等效电路代替你想代替的那部分，这就得到图 2-8 中的电路。

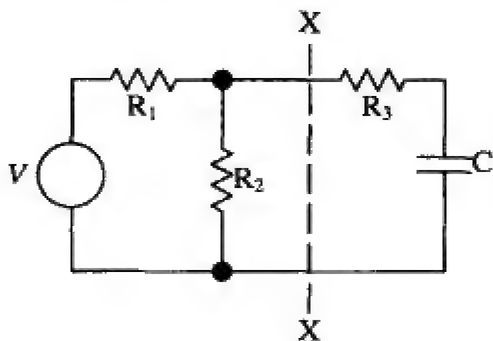


图 2-7 原来的电路

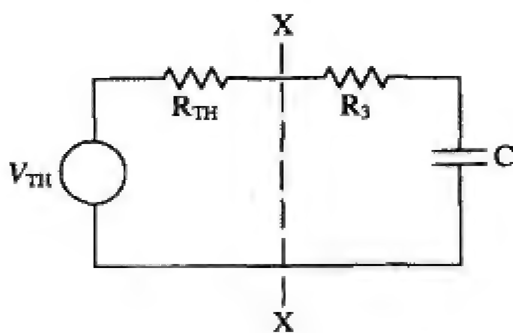
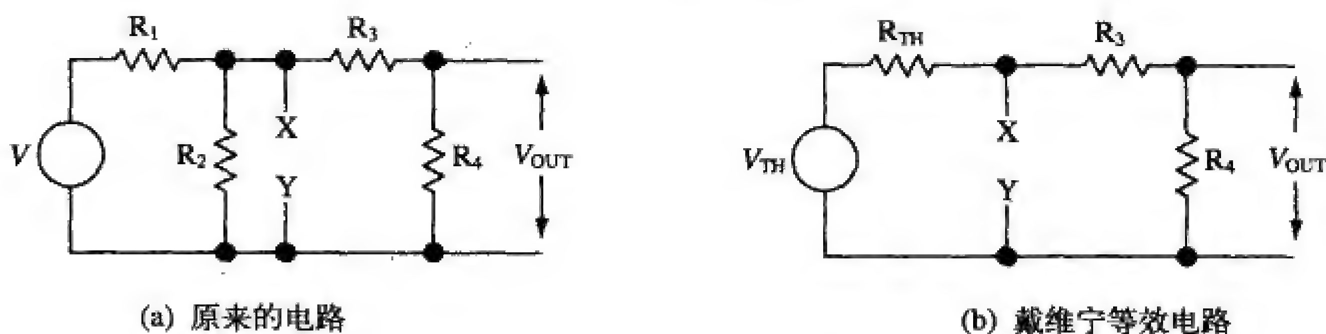


图 2-8 图 2-7 的戴维宁等效电路

戴维宁等效电路是一个简单的串联电路，因而简化了接下来的计算。使用戴维宁定理，一般是为了简化电路的计算，因为这样就不再需要求解联立方程组了。当使用戴维宁定理时，被替换电路中所发生的详细情况就不复存在了，但这没有什么影响，因为我们并不关注被替换部分的情况。 [12]

作为戴维宁定理的一个例子，我们来计算图 2-9a 中的输出电压 V_{OUT}。第一步是站在端点 X-Y 上，而你的背朝着输出电路的方向，然后计算出你所见到的开路电压 V_{TH}。这是使用分压器规则的极好机会。由此可得到式（2-13）。

$$V_{TH} = V\frac{R_2}{R_1+R_2} \tag{2-13}$$



(a) 原来的电路　　(b) 戴维宁等效电路

图 2-9　戴维宁等效电路举例

你现在依然站在端点 X-Y 上，第二步是计算出从这两个端点看进去的阻抗（把电压源短接）。这个戴维宁阻抗是 R_1 和 R_2 的并联阻抗，如式（2-14）中计算的那样。现在请离开端点 X-Y，免得你的两只大脚把电路踩坏了。第三步是把 X-Y 左边的电路替换成戴维宁等效电路 V_{TH} 和 R_{TH}，这就得到图 2-9b 中的电路。

$$R_{TH} = \frac{R_1R_2}{R_1+R_2} = R_1 \parallel R_2 \tag{2-14}$$

（说明：两条垂直平行线“‖”表示元件的并联。）

最后一步是计算输出电压。请注意，现在又要使用分压器规则了。式（2-15）描述了电路的输出电压。这个输出电压的形式是很自然的分压器串联的形式，这当然是对的。这是使用分压器规则的另一个好处：答案的形式一般很容易看懂，而不是混杂在一起的一大堆系数和参数。 13

$$V_{OUT} = V_{TH}\frac{R_4}{R_{TH}+R_3+R_4} = V\left(\frac{R_2}{R_1+R_2}\right)\frac{R_4}{\frac{R_1R_2}{R_1+R_2}+R_3+R_4} \tag{2-15}$$

图 2-10 表示了直接分析电路的情况。你现在可以看出使用戴维宁定理的优点了。我们在电路中指定了两个回路电流 I_1 和 I_2。然后写出回路方程式［式（2-16）和式（2-17）］。

$$V = I_1(R_1+R_2) - I_2R_2 \tag{2-16}$$

$$I_2(R_2+R_3+R_4) = I_1R_2 \tag{2-17}$$

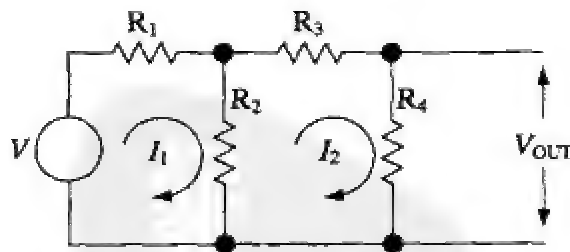


图 2-10　直接进行电路分析

把式（2-17）改写为式（2-18），在代入式（2-16）之后，就可得到式（2-19）。

$$I_1 = I_2 \frac{R_2 + R_3 + R_4}{R_2} \tag{2-18}$$

$$V = I_2\left(\frac{R_2 + R_3 + R_4}{R_2}\right)(R_1 + R_2) - I_2 R_2 \tag{2-19}$$

[14] 式（2-19）整理后，可以得到式（2-20）。再用欧姆定理写出式（2-21），最后把式（2-20）代入式（2-21），就得到式（2-22）。

$$I_2 = \frac{V}{\frac{R_2 + R_3 + R_4}{R_2}(R_1 + R_2) - R_2} \tag{2-20}$$

$$V_{OUT} = I_2 R_4 \tag{2-21}$$

$$V_{OUT} = V\frac{R_4}{\frac{(R_2 + R_3 + R_4)(R_1 + R_2)}{R_2} - R_2} \tag{2-22}$$

这里多做了不少计算，而且没有任何收益。这样得到的答案还不是一种可用的形式，因为看不出怎么分压的。因此，还需要进行一些代数运算才可把它变成可用的形式。

2.6 叠加定理

叠加定理是一个可以用于任何线性电路的定理。从本质上讲，当存在独立的电压源或电流源的时候，可以分别计算出每个电压源或电流源所产生的电压或电流，然后计算出这些电压和电流的代数和。这样就简化了计算，因为不再需要写出一连串的回路方程或节点方程。图 2-11 给出了这样的一个例子。

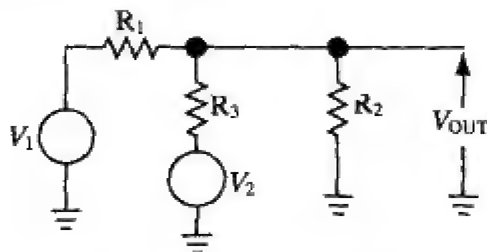


图 2-11 叠加定理的例子

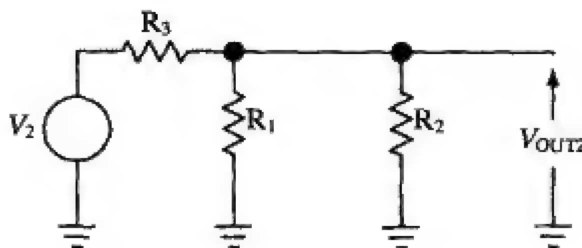


图 2-12 当 V_1 短接时

当把 V_1 短接时，V_2 就与 R_3 和 R_2 与 R_1 的并联电阻构成一个分压器。这个电路的输出电压 V_{OUT2} 可以用分压器形式的式（2-23）计算。该电路示于图 2-12。用分压器规则就很快得出了答案。

[15]

$$V_{OUT2} = V_2 \frac{R_1 \parallel R_2}{R_3 + R_1 \parallel R_2} \tag{2-23}$$

同样，当 V_2 短接时（见图 2-13），V_1 就与 R_1 和 R_3 与 R_2 的并联电阻构成一个分压器，然后利用分压器规则计算出 V_{OUT1}，这就是式（2-24）。

$$V_{OUT1} = V_1 \frac{R_2 \parallel R_3}{R_1 + R_2 \parallel R_3} \tag{2-24}$$

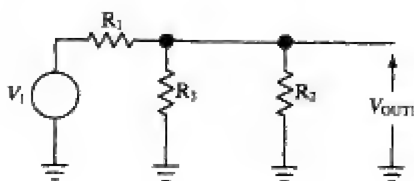


图 2-13 当 V_2 短接时

在对两个电压源完成计算之后，就把两个结果加在一起，得到最后的解，这就是式 (2-25)。

$$V_{OUT}=V_1\frac{R_2\parallel R_3}{R_1+R_2\parallel R_3}+V_2\frac{R_1\parallel R_2}{R_3+R_1\parallel R_2} \tag{2-25}$$

为了更好地理解叠加定理，我们建议读者使用回路方程或节点方程的方法分析上述电路。另外，利用叠加定理得出的结果是一个很简单并且很容易理解的形式。当我们观察这个最后等式的时候，可以明显地看出，如果两个电压源等值且反向以及 $R_1=R_3$，那么输出电压就等于零。对于使用回路方程或节点方程解出的结果，就很难得出这样的结论，除非再花大量时间把最后的结果变成对称的形式。

16

2.7 饱和晶体管电路的计算

我们现在要设计的电路的指标是：当 $V_{IN}=12V$ 和 $I_{SINK}<10mA$ 时，要求 $V_{OUT}<0.4V$；当 $V_{IN}<0.05V$ 和 $I_{OUT}=1mA$ 时，要求 $V_{OUT}>10V$。该电路示于图 2-14。

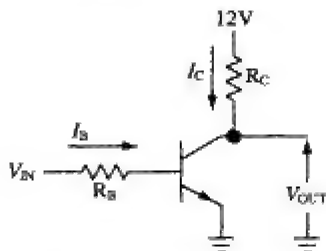


图 2-14 饱和晶体管电路

集电极电阻必须在晶体管关断情况下计算，这就是式 (2-26)。这个电阻应该尽量小，以便在输出电流流过该电阻时不产生大于 2V 的压降，这样才可满足 10V 的输出指标。

$$R_C\leqslant\frac{V_{+12}-V_{OUT}}{I_{OUT}}=\frac{12-10}{1}=2\ k\Omega \tag{2-26}$$

这样，当晶体管关断时，负载可以从集电极电阻取出 1mA 的电流，而不会把集电极电压（也就是输出电压）降到 10V 以下。当晶体管通导时，基极电阻的大小必须使输入信号对晶体管基极提供足够的驱动电流，以使晶体管进入饱和。这就是式 (2-27) 和式 (2-28)。我们假设晶体管的 β 是 50。

$$I_C = \beta I_B = \frac{V_{+12} - V_{CE}}{R_C} + I_L \approx \frac{V_{+12}}{R_C} + I_L \tag{2-27}$$

$$R_B \leqslant \frac{V_{IN} - V_{BE}}{I_B} \tag{2-28}$$

把式（2-27）代入式（2-28），可以得到式（2-29）。

[17]

$$R_B \leqslant \frac{(V_{IN} - V_{BE})\beta}{I_C} = \frac{(12-0.6)50\text{ V}}{\left[\frac{12}{2}+(10)\right]\text{mA}} = 35.6\text{ k}\Omega \tag{2-29}$$

当晶体管通导时，它要吸入负载电流，而且仍然要处于饱和区。这些计算忽略了一些较小的细节，但仍然在 98%的精度范围内。

2.8 晶体管放大器

放大器是一种模拟电路（见图 2-15），它的计算以及在设计时所必须考虑的要点，要比饱和电路复杂得多。这种复杂性使人们感到模拟设计要比数字设计更困难（前面的饱和晶体管电路是数字电路，也就是只有“开”和“关”两个状态）。模拟设计比数字设计难，是因为设计者必须考虑到模拟电路的所有状态，而数字设计只需考虑两个状态。图 2-15 中放大器的指标是 AC 电压增益为 4 和输出信号的峰到峰摆幅为 4V。

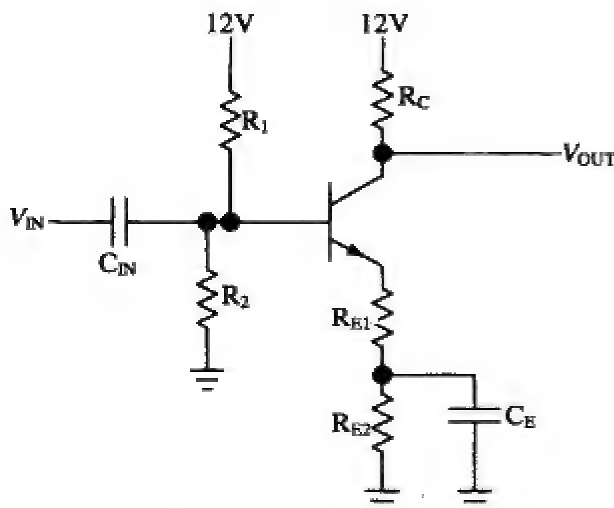


图 2-15 晶体管放大器

我们把集电极电流 I_C 选择为 10mA，这是因为晶体管在这一电流下的电流增益 β 为 100。我们把集电极电压随意地设定为 8V。当集电极电压摆动+2V（从 8V 摆动到 10V）时，应该在 R_C 上仍然有足够的电压降，以保证晶体管处于通导状态。我们把集电极和发射极之间的电压设定为 4V，因而把发射极电压 V_E 设定在了 4V。当集电极电压摆动−2V（从 8V 摆动到 6V）时，晶体管自身仍然还有 2V 的压降，所以晶体管仍然处于线性区。该放大器的集极电阻和射极电阻分别用式（2-30）和式（2-31）算出。

[18]

$$R_C \leqslant \frac{V_{+12} - V_C}{I_C} = \frac{12\text{ V} - 8\text{ V}}{10\text{ mA}} = 400\ \Omega \tag{2-30}$$

$$R_E = R_{E1} + R_{E2} = \frac{V_E}{I_E} = \frac{V_E}{I_B + I_C} \cong \frac{V_E}{I_C} = \frac{4\text{ V}}{10\text{ mA}} = 400\,\Omega \tag{2-31}$$

使用戴维宁等效电路来计算 R_1 和 R_2，如图 2-16 所示。

$$I_B = \frac{I_C}{\beta} = \frac{10\text{ mA}}{100} = 0.1\text{ mA} \tag{2-32}$$

$$V_{TH} = \frac{12R_2}{R_1 + R_2} \tag{2-33}$$

$$R_{TH} = \frac{R_1 R_2}{R_1 + R_2} \tag{2-34}$$

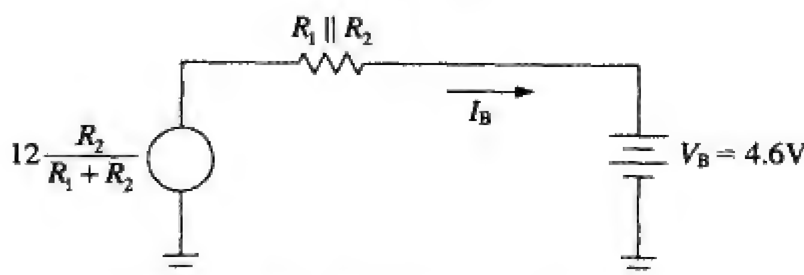


图 2-16 基极回路的戴维宁等效电路

我们希望基极电压为 4.6V，因为射极电压是 4V。我们还假设 R_{TH} 上有 0.4V 的电压降，这就可以写出式（2-35）。由于 β 的变化，R_{TH} 上的压降不会正好等于 0.4V，但数百毫伏的变化对于这个设计无关紧要。现在用分压器规则来计算 R_1 和 R_2 的比值（负载电流已被考虑在内[①]）。

$$R_{TH} = \frac{0.4}{0.1}\text{k}\Omega = 4\text{ k}\Omega \tag{2-35}$$

$$V_{TH} = I_B R_{TH} + V_B = 0.4 + 4.6 = 5 = 12\cdot\frac{R_2}{R_1 + R_2} \tag{2-36}$$

$$R_1 = \frac{7}{5}R_2 \tag{2-37}$$

19

R_1 差不多等于 R_2，因此，把 R_2 的阻值选择为戴维宁电阻的 2 倍，而戴维宁电阻大约是 4kΩ，如式（2-35）所示。这样就得到 R_1 = 11.2kΩ和 R_2 = 8kΩ。电路的 AC 增益近似等于 R_C/R_{E1}，因为在高频下 C_E 把 R_{E2} 短路，这样，就可以写出式（2-38）和式（2-39）[②]。

$$R_{E1} = \frac{R_C}{G} = \frac{400}{4} = 100\,\Omega \tag{2-38}$$

$$R_{E2} = R_E - R_{E1} = 400 - 100 = 300\,\Omega \tag{2-39}$$

电容的选择取决于对放大器要求的频率响应，C_{IN} 采用 10μF，C_E 采用 1000μF，这是两个足够好的起始值。

20

① 此负载电流是指晶体管的基极电流 I_B。——译者注

② 式（2-38）中的 G 是电路增益，此电路的交流增益等于 R_C/R_{E1}。——译者注

第 3 章　理想运放方程的导出

Ron Mancini

3.1　理想运放的假设

*理想运放*这个名称适用于本章以及其他类似的分析场合，因为本章假设运放最重要的参数都是完美的。工程师也许有时候希望有一个理想运放，但如果真有这样一个元件的话，它将摧毁我们的已知宇宙！本章的最后将给出相关的解释。幸好不存在像理想运放这样的东西，但是，今天的运放非常接近理想值，因而使理想运放的分析方法非常接近实际运放的分析方法。实际运放与理想运放在两个方面存在差别。首先是 DC 参数的差别，比如输入失调电压。这些差别大到足以引起与理想值的偏离。对于理想运放，我们假设输入失调电压为零。其次是 AC 参数，比如增益。这些参数是与频率有关的。所以，AC 参数在 DC 时很大，到高频时就变小。

这个假设简化了分析，因而开辟了一条深入理解运放的通路。当把灌木和高大的树木清理干净之后，森林也就清晰可见了。虽然理想运放的分析方法利用了完美的参数，但这种分析往往是合理的，因为有些运放确实很接近完美。此外，当工作在数千赫的低频时，理想运放的分析方法可以得出精确的结果。本章将主要讨论电压反馈运放，电流反馈运放将在第 9 章讨论。

在分析理想运放之前，我们还要做几个假设。第一，假设流入运放输入端的电流为零。这个假设对于 FET 运放几乎是完全正确的，因为 FET 运放的输入电流在 1pA 以下。但对于双极高速运放，这个假设不总是正确的，因为双极运放的输入电流有时可以到数十微安。

第二，假设运放的增益为无穷大，因此，运放可以使输出电压摆动到任意的数值，以满足输入条件。这个假设的意思是说，运放的输出电压可以达到任意值。实际上，当输出电压接近电源电压时，运放便进入饱和。然而，现实世界并没有否定这个假设，只是设了一个限度。

此外，无穷大增益的假设还意味着输入信号必须为零。运放的增益会把输出电压一直驱动到使两个输入端之间的电压（误差电压）为零。这便引出了第三个假设：两个输入端之间的电压为零。两个输入端之间电压为零的意思是，如果一个输入端连接到一个像地这样的硬电压源上，那么另一个输入端也将处于同一电位上。另外，由于流入输入端的电流为零，所以运放的输入阻抗是无穷大。

第四，理想运放的输出阻抗为零。理想运放可以驱动任何负载，而自己不会因输出阻抗而产生任何电压降。在小电流下，大多数运放的输出阻抗在零点几欧姆的范围，所以，这个假设在大多数情况下是成立的。第五，理想运放的频率响应是平坦的。也就是说，增益将不随频率的增加而改变。当把运放限制在低频使用时，就保证了这一假设的正确性。

表 3-1 列出了理想运放的这些基本假设，图 3-1 画出了这样的一个理想运放。

表 3-1 基本的理想运放假设

参数名称	参数符号	参 数 值
输入电流	I_{IN}	0
输入失调电压	V_{OS}	0
输入阻抗	Z_{IN}	∞
输出阻抗	Z_{OUT}	0
增益	a	∞

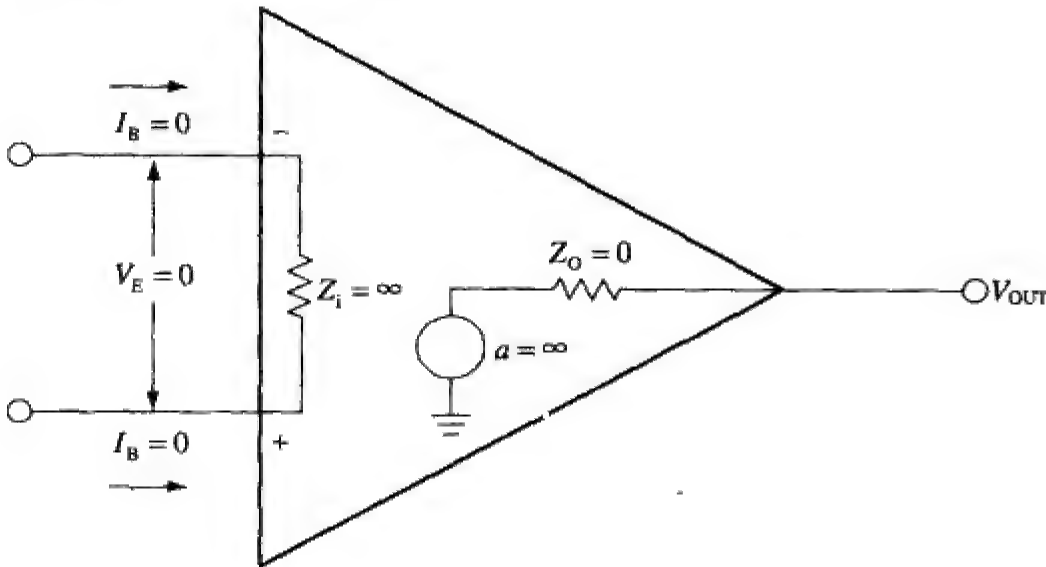


图 3-1 理想运放

3.2 同相运放

同相运放中的输入信号是与同相输入端连接的（见图 3-2），因此，输入信号源看到的是一个无穷大的阻抗。同相运放中不存在输入失调电压，因为 $V_{OS} = V_E = 0$，所以，负输入端必定处于与正输入端相同的电位上。运放的输出把电流灌入 R_F，直到负输入端也处于 V_{IN} 的电位上。这一过程使 R_G 上的电压等于 V_{IN}。

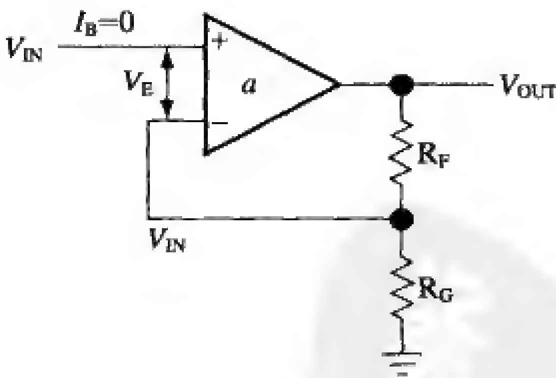


图 3-2 同相运放

我们用分压器规则来计算 V_{IN}：V_{OUT} 是分压器的输入，而 V_{IN} 是分压器的输。由于运放的两个输入端都不能有电流流入，因而就可以使用分压器规则。式（3-1）是依靠分压器规则写出的，

在经过一些代数运算之后，可以得到表示为增益形式的式（3-2）。

$$V_{IN}=V_{OUT}\frac{R_G}{R_G+R_F} \tag{3-1}$$

$$\frac{V_{OUT}}{V_{IN}}=\frac{R_G+R_F}{R_G}=1+\frac{R_F}{R_G} \tag{3-2}$$

当 R_G 相对于 R_F 变得非常大的时候，我们有 $R_F/R_G \Rightarrow 0$；因此，式 (3-2) 可以简化为式 (3-3)。

$$\frac{V_{OUT}}{V_{IN}}=1 \tag{3-3}$$

在这些条件下，$V_{OUT}/V_{IN}=1$，而图中的电路即变成一个单位增益缓冲器。R_G 一般是被去除的，因为这样得到的结果是相同的；当 R_G 被去除后，R_F 也可以被去除（R_F 在去除时，必须用短接的方法）。当 R_F 和 R_G 都被去除后，运放的输出端就用一根导线连接到反相端。有些运放在把 R_F 从电路中去除后会自毁，所以，在许多缓冲器设计中仍然保留 R_F。当把 R_F 保留在缓冲器电路时，它的作用是保护反相输入端不受过电压的侵犯，从而限制了流过输入 ESD（静电放电）结构的电流（一般小于 1mA），而电阻 R_F 几乎可以取任何值（经常使用的是 20kΩ）。在电流反馈放大器的设计中，R_F 是永远不可以从电路中去除的，因为 R_F 确定了电流反馈放大器的稳定性。

3.3　反相运放

反相运放电路中的同相输入端是接地的（见图 3-3）。我们前面做的一个假设是输入误差电压为零，所以，反馈使运放的反相输入端处于虚地（不是实际的地，但作用像地）。我们已经假设了流入输入端的电流为零，所以，流过 R_G 的电流就等于流过 R_F 的电流。利用基尔霍夫定理，可以写出式（3-4）。式中加入了负号，是因为这里是反相输入端。在经过一些代数处理之后，可以得到式（3-5）。

24

$$I_1=\frac{V_{IN}}{R_G}=-I_2=-\frac{V_{OUT}}{R_F} \tag{3-4}$$

$$\frac{V_{OUT}}{V_{IN}}=-\frac{R_F}{R_G} \tag{3-5}$$

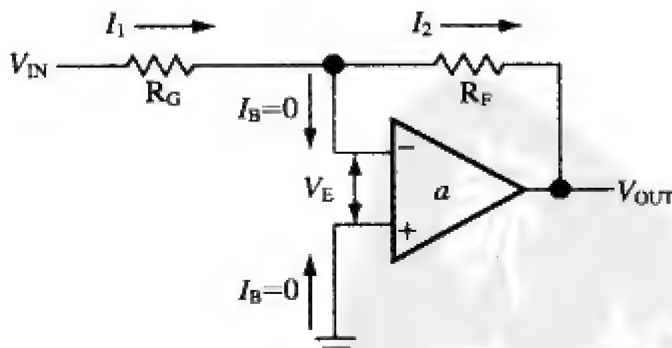


图 3-3　反相运放

可以看出，增益仅与反馈电阻和增益电阻有关，所以，这个反馈操作也就实现了它的功能，这就是，反馈使得增益与运放参数无关。实际的电阻值取决于设计者所希望确立的阻抗值的大小。如果 R_F = 10kΩ和 R_G = 10kΩ，那么增益等于−1，这可以用式（3-5）算出。而如果 R_F = 100kΩ和 R_G = 100kΩ，增益仍然等于−1。10kΩ和 100kΩ的阻抗等级确定了实际吸取电流的大小、杂散电容的效应以及其他一些影响。这个阻抗值并不影响增益的确定。增益是由 R_F/R_G 的比率确定的。

最后要说明一点：输出信号是输入信号经过放大和反相之后的信号。电路的输入阻抗由 R_G 设定，因为反相输入端被保持在虚地上。

3.4 加法器

对反相运放增加几个输入，就可构成一个加法器电路（见图 3-4）。由于反馈的原因，与反相输入引脚相连的那个电阻端被置于虚地，因此，增加新的输入不会影响已有输入的操作。 25

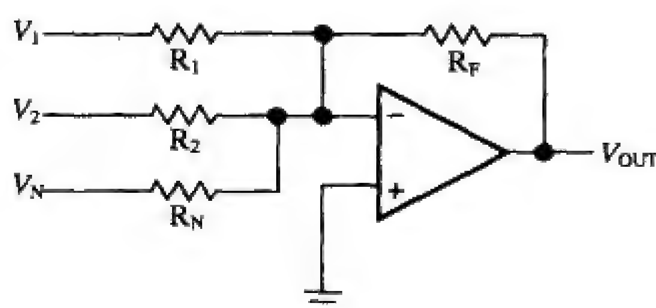


图 3-4 加法器电路

我们可以用叠加定理来计算由每个输入信号所产生的输出电压，然后把这些输出电压以代数和的方式加在一起，就得到总的输出电压。式 (3-6) 是当 V_1 和 V_2 接地时的输出方程。式 (3-7) 和式（3-8）是其他两个叠加方程，而最终结果表示为式（3-9）。

$$V_{OUTN} = -\frac{R_F}{R_N}V_N \tag{3-6}$$

$$V_{OUT1} = -\frac{R_F}{R_1}V_1 \tag{3-7}$$

$$V_{OUT2} = -\frac{R_F}{R_2}V_2 \tag{3-8}$$

$$V_{OUT} = -\left(\frac{R_F}{R_1}V_1 + \frac{R_F}{R_2}V_2 + \frac{R_F}{R_N}V_N\right) \tag{3-9}$$

3.5 差分放大器

差分放大器对加到输入端上的两个信号的差值进行放大（见图 3-5）。我们可以用叠加定理来计算由每个输入电压产生的输出电压，然后把这两个输出电压加起来，就得到最后的输出电压。

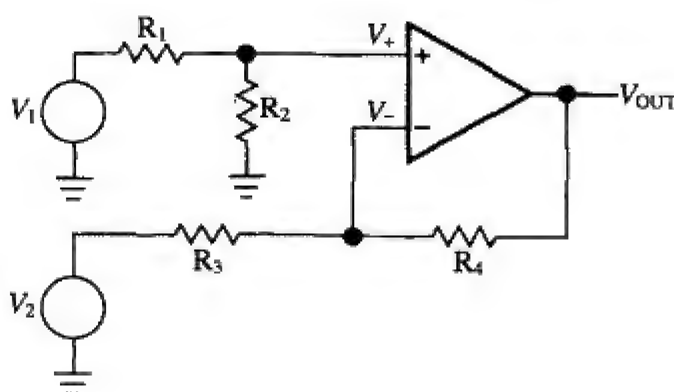


图 3-5 差分放大器

26

由输入信号 V_1 产生的运放输出电压可以用式（3-10）和式（3-11）来计算。我们先用分压器规则计算出电压 V_+，然后用同相增益方程式［式（3-2）］计算出同相输出电压 V_{OUT1}[①]。

$$V_+ = V_1 \frac{R_2}{R_1 + R_2} \tag{3-10}$$

$$V_{OUT1} = V_+(G_+) = V_1 \frac{R_2}{R_1 + R_2}\left(\frac{R_3 + R_4}{R_3}\right) \tag{3-11}$$

然后用反相增益方程式[式（3-5）]来计算反相级的输出电压 V_{OUT2}，这就是式（3-12）。再把反相和同相的输出用式（3-13）加在一起。式（3-13）又可以容易地变为式（3-14）。

$$V_{OUT2} = V_2\left(\frac{-R_4}{R_3}\right) \tag{3-12}$$

$$V_{OUT} = V_1 \frac{R_2}{R_1 + R_2}\left(\frac{R_3 + R_4}{R_3}\right) - V_2 \frac{R_4}{R_3} \tag{3-13}$$

$$V_{OUT} = (V_1 - V_2)\frac{R_4}{R_3} \tag{3-14}$$

27

现在可以清晰地看出，差分信号（$V_1 - V_2$）被放大了这一级增益的那么多倍，因此，*差分放大器*这个名称是很适合这个电路的。由于这个电路只放大输入信号中的差值部分，因而抑制了输入信号中的共模部分。图 3-6 中的 V_{CM} 就是这样的一个共模信号。由于差分放大器能剥离或抑制共模信号，所以，这种电路结构经常被用来剥离信号中的 DC 成分或抑制那些注入到信号中的共模噪声。

这个电路的缺点是，当用做差分放大器时，两个输入阻抗不能相互匹配。由于这个原因，我们特别设计了这个电路的两运放和三运放的结构，以用于需要输入阻抗匹配的高性能应用。

① 式（3-11）中的 G_+为差分放大器的同相增益。——译者注

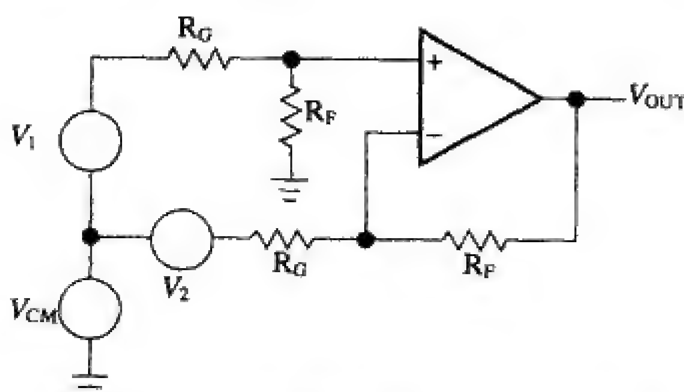


图 3-6 带有共模输入信号的差分放大器

3.6 复杂反馈网络

当把一个复杂的网络插入反馈环路时，电路的分析就变得非常困难，因为我们无法使用简单的增益方程。通常的解法是写出节点或回路方程组，然后求解。由于只有一个输入电压，也就不能使用叠加定理，但我们可以使用戴维宁定理，比如下面这个问题。

有时候，我们希望在反馈环路中有一条低阻抗的接地通路。标准的反相运放做不到这一点，因为它的输入电阻是由驱动电路规定的，而反馈电阻是由增益指标规定的。但如果用一个 T 形网络插入到反馈环路（见图 3-7），就可得到这样的一个自由度，这就是，在满足上面两个要求的同时，反馈环路中还有一条很低 DC 电阻的接地通路。 28

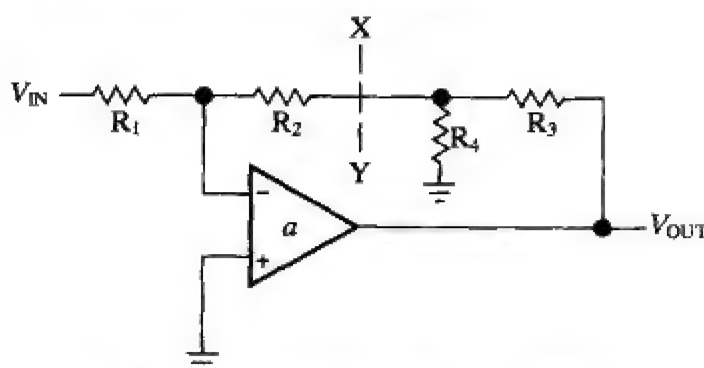


图 3-7 把 T 形网络插入反馈环路

为了分析该电路，我们在 X-Y 处把电路断开，然后，站在断开处向 R_4 看进去，计算出戴维宁等效电压，如式（3-15）所示。戴维宁等效阻抗用式（3-16）计算。

$$V_{TH} = V_{OUT}\frac{R_4}{R_3+R_4} \tag{3-15}$$

$$R_{TH} = R_3 \parallel R_4 \tag{3-16}$$

把输出电路替换成戴维宁等效电路之后，就得到图 3-8。然后可以利用反相增益方程式[式（3-17）]计算出电路的增益。 29

$$-\frac{V_{TH}}{V_{IN}} = \frac{R_2+R_{TH}}{R_1} \tag{3-17}$$

把戴维宁等效电路代入式（3-17），就可得到式（3-18）。

$$-\frac{V_{OUT}}{V_{IN}} = \frac{R_2+R_{TH}}{R_1}\left(\frac{R_3+R_4}{R_4}\right) = \frac{R_2+(R_3 \parallel R_4)}{R_1}\left(\frac{R_3+R_4}{R_4}\right) \tag{3-18}$$

经过一些代数处理之后，可以得到式（3-19）。

$$-\frac{V_{OUT}}{V_{IN}}=\frac{R_2+R_3+\dfrac{R_2R_3}{R_4}}{R_1} \tag{3-19}$$

图 3-8　把戴维宁定理用于 T 形网络

我们来构建一个反相放大器电路，它的具体指标是：输入电阻为 10kΩ（R_G = 10kΩ），增益等于 100，以及反馈电阻等于或小于 20kΩ。通常的反相放大器电路无法满足这些指标，因为 R_F 必须等于 1000kΩ。但通过插入一个 R_2 = R_4 = 10kΩ和 R_3 = 485kΩ的 T 形网络，就可以近似地满足这些指标。①

3.7　视频放大器

视频信号中包含了高频成分，而且是用同轴电缆进行发送和接收的。用来连接这些电路的电缆有一个 75Ω 的特性阻抗。为了防止反射（也就是防止产生失真和重影），输入和输出电路的阻抗都必须与 75Ω 的电缆阻抗相匹配。

对于同相放大器，输入阻抗的匹配是很容易的，因为同相放大器的输入阻抗非常高，我们只要使图 3-9 中的 R_{IN} = 75Ω 就可以了。R_F 和 R_G 可以选择为较大的阻值，在数百欧姆的范围，因而对输入或输出电路的阻抗只有很小的影响。然后用一个匹配电阻 R_M 与运放的输出端串联，以把运放的输出阻抗提高到 75Ω。此外，还需要在下一级的输入端放置一个端接电阻 R_T，以使与电缆相匹配（见图 3-9）。

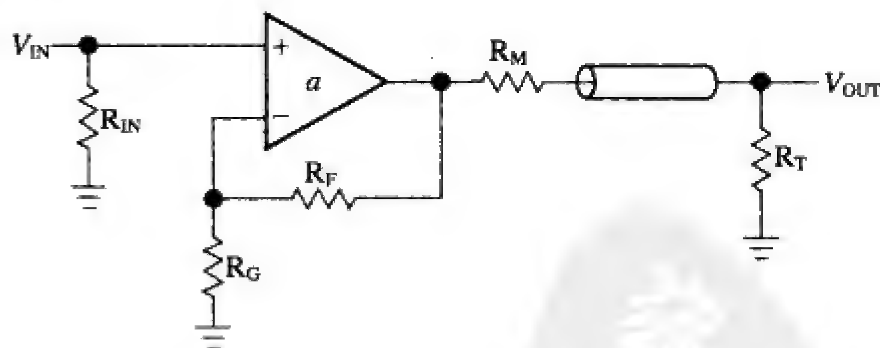


图 3-9　视频放大器

① 此时的反馈电阻可以看做 R_2 与 R_{TH} 的串联，略小于 20kΩ。——译者注

这两个匹配和端接电阻（R_M 和 R_T）是等值的。由于 R_T 上没有加任何负载，所以构成了一个 1/2 的分压器。我们一般把 R_F 选择成等于 R_G，因而运放的增益等于 2。这样，系统的增益，也就是运放的增益乘以分压器的增益，就等于 1（$2 \times 1/2 = 1$）。 30

3.8 电容

电容是电路设计者工具箱中的主要元件，因此，我们有必要对电容的特性及其对电路性能的影响作一简要的讨论与评估。电容有一个 $X_C = 1/2\pi fC$ 的阻抗。可以看出，当频率为零时，容抗（也称电抗）为无穷大；当频率为无穷大时，容抗为零。这两个端点值可以用终值定理导出，而且可以用来获得关于电容效应的大致印象。当一个电容与一个电阻一起使用时，两者构成了一个叫做转折点的频率。我们不想使用繁复的数学，只是想说，这个转折点出现在 $f = 1/(2\pi RC)$ 的频率上，而且，在这个转折频率处的增益等于-3 dB。

在图 3-10 所示的低通滤波器电路中，有一个电容与反馈电阻并联。这个低通滤波器的增益可以写为式（3-20）。

$$\frac{V_{OUT}}{V_{IN}} = -\frac{X_C \parallel R_F}{R_G} \tag{3-20}$$

31

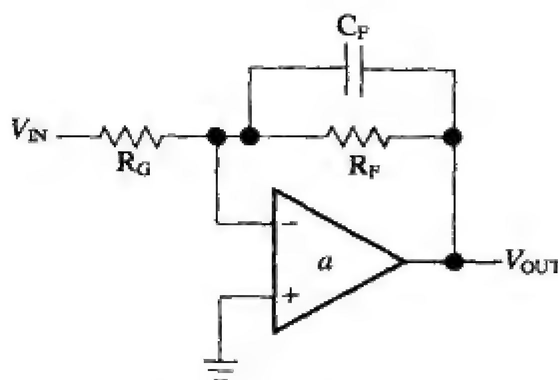


图 3-10 低通滤波器

在非常低的频率区，$X_C \Rightarrow \infty$，因此在式（3-20）的并联支路中 R_F 占有优势，电容则不起什么作用。所以，低频区的增益为$-R_F/R_G$。在非常高的频率区，$X_C \Rightarrow 0$，所以反馈电阻被短路，使电路的增益减小到零。在 $X_C = R_F$ 的频率点[①]，增益被降低了 $\sqrt{2}$ 的因子，因为这样两个复阻抗的并联等于这两个阻抗的向量和的一半。

如果把这个电容与 R_G 并联，那么电容的作用正好与上面相反，因而构成了一个高通滤波器（见图 3-11）。式（3-21）给出了这个高通滤波器的方程。

$$\frac{V_{OUT}}{V_{IN}} = 1 + \frac{R_F}{X_C \parallel R_G} \tag{3-21}$$

① X_C 应该写为$|X_C|$，表示复数的模。——译者注

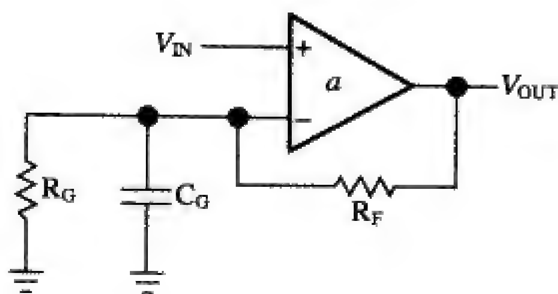


图 3-11　高通滤波器

在非常低的频率区，$X_C \Rightarrow \infty$，因此在式（3-21）的并联阻抗中 R_G 占有优势，电容则没有什么作用。所以，低频区的增益为 $1 + R_F/R_G$。在非常高的频率区，$X_C \Rightarrow 0$，所以，增益设置电阻 R_G 被短接，把电路的增益提升至最大值。

上面这个简单的技术可以用来对电路传递函数的大概趋势进行快速估算。在后面几章中，我们将叙述更好的分析技术，因为那里的应用需要更高的精度。

3.9　为什么理想运放会摧毁已知宇宙

对于下面的讨论，我们不要求理解第 13 章中讲到的那些运放参数，但能够理解那些参数将是有帮助的。一个理想运放具有下面的特性。

32

- 它不吸取电源电流，因此没有电源，也就不需要加电，以免发生什么危险！
- 因为没有电源，理想运放就没有 V_{OH} 和 V_{OL} 的限制。因此，它的输出电压的摆幅是$\pm\infty$。
- 它的输出阻抗为零，因此，能在两个极端电压处提供无穷大的电流。
- 它有无穷大的增益，因此，最微细的一点点输入信号也会使输出摆幅达到正、负无穷大的电压。（没有反馈元件，这是当然的。）
- 它有无穷大的摆速，因此，能立即摆动到任何一个极端电压处，而这两个极端电压有着同样的毁灭性。

所以，一个理想运放就这么躺在桌子上，也没有加上电源，顷刻间会把其正负输入端之间一定量的差异放大成无穷大的输出电压，输出无穷大的电流。由此引起的电力巨浪，将形成从运放开始以光速向四周不断辐射的球体，并把辐射范围内的万物完全摧毁！

这个多少有点幽默的分析，实际上是为了讲清楚下面几个要点。

(1) 如果使用了理想运放的模型，那么工程师还必须知道实际运放的参数是如何变坏的，并以此来修改理想运放模型。理想运放模型对于初始的仿真和分析是一个有用的工具，但不能恰当地解释实际运放的行为。

(2) 所有这些数学分析可以归结为一个简单的概念：*运放将对它的输出做所有必须做的事情，以使它的两个输入端上的电压相等*。这是本书的全部内容，浓缩成了这样一句最简单的话。这个基本概念可以用来推导所有运放电路在所有应用中的所有行为。当然，这还要经过“要点 1”中所说的实际运放的修正。

(3) 非常敏锐的模拟设计工程师也许会对这个“死亡星球（death star）”的论述看出一个谬论：“回流通路在哪里？”当使用单端运放时，回流通路是地。但既然没有使用电源，也就没有

地！所以，为了技术上的正确性，唯一可以摧毁已知宇宙的理想运放应该是全差分型的，其中的一个输出用作另一个输出的回流通路。本书将详细解释地线回流技术，其中包括单端运放和连接成单电源工作的单端运放的正确的地线回流技术。 33

3.10 小结

在给出了恰当假设之后，运放电路的分析就变得简单明了了。包括零输入电流、零输入失调电压和无穷大增益在内的这些假设，是一些符合实际的假设。因为在大多数实际应用中，新的运放已经使这些假设几乎完全正确。

当信号由低频成分组成时，增益的假设是成立的，因为运放在低频时有非常高的增益。当使用 CMOS 运放时，输入电流在飞安（10^{-15}）的量级，在大多数应用中完全可以看为零。激光微调的输入电路把输入失调电压降低到了几个微伏，对大多数应用也完全可以看为零。理想运放正在变成现实，特别是对那些无严格要求的应用。 34



第 4 章　单电源运放设计技术

Ron Mancini

4.1　单电源与双电源

在前一章中，我们假定所有的运放都是以双电源或称分裂电源（split supply）供电的。但在今天的便携式和电池供电的设备中，情况并非如此。当运放由双电源供电时（见图 4-1），电源的两个端电压通常大小相等、极性相反，而两个电源之间的中心抽头与地相连。任何接地的输入信号源也就自动以电源的中心电压（地电位）为参照，所以，输出电压也自动以地电位为参照。

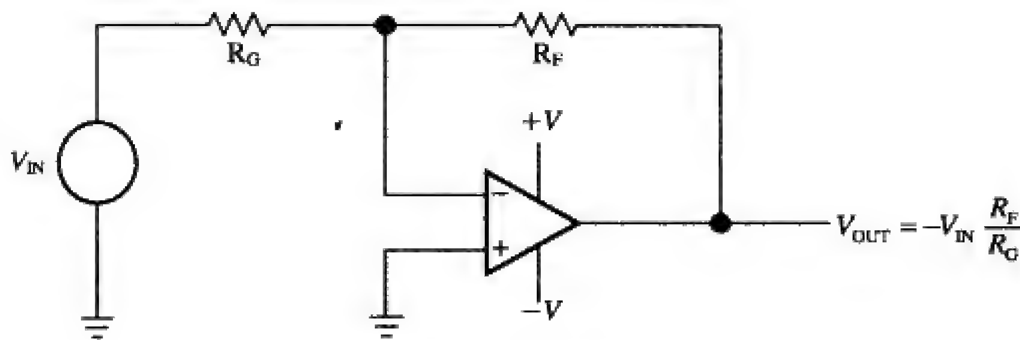


图 4-1　分裂电源的运放电路

单电源系统则没有双电源系统那样方便的地电位参照，因此，必须用偏置电路来保证输出电压的摆幅位于两个正确的电压之间。在单电源系统中，与地相连的输入信号源实际上是连接到了电源的一个端电压上。这好比在双电源情况下把输入信号连接到了电源的负电压上。这时就必须对运放的输入端进行偏置，才能使输出电压达到所需的摆动范围，这样的偏置要求便增加了单电源设计的复杂性。

35

当信号源不是以地为参照时（见图 4-2），地与参照电压之间的电位差就会与信号一起放大。如果参照电压不是用做偏置电压而加到电路中（这里的参照电压不是用做偏压，因为输入电压原先是接地的），那么这个参照电压必须从输入信号中剥离，才可使运放有最大的动态范围①。

当参照电压不允许出现在输出电压中的时候，可以用一个输入偏置电压来消去这个参照电压（见图 4-3）。在图 4-3 中，两个输入电路中都有电压 V_{REF}，因此这个电压叫做*共模电压*。我们可以用电压反馈运放来抑制共模电压，因为这种运放的输入电路使用了差分放大器的结构（选用差分放大器是因为它本能地有共模电压的抑制能力）。

36

① 读者需注意，前一段讲单电源系统，这一段又回到了双电源，这里的"偏置"有"剥离参照电压"的意思，而图 4-2 中的 V_{REF} 表示了输入信号中所携带的参照电压，而这个参照电压需要用"偏置"来剥离。——译者注

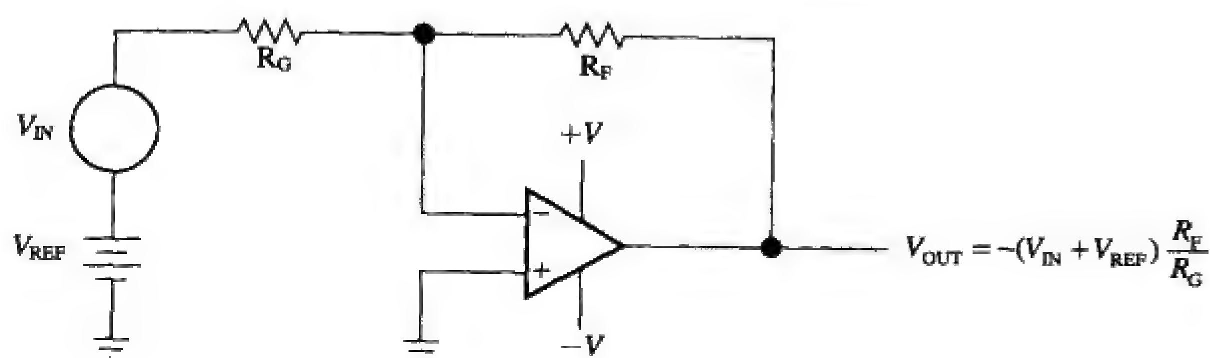


图 4-2 带有输入参照电压的分裂电源运放电路

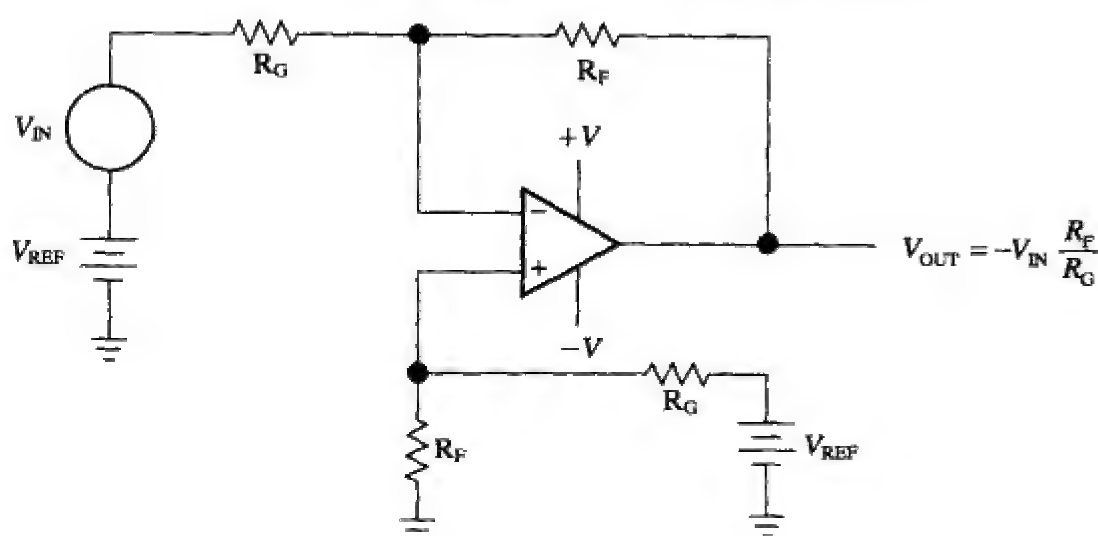


图 4-3 带有共模电压的分裂电源运放电路

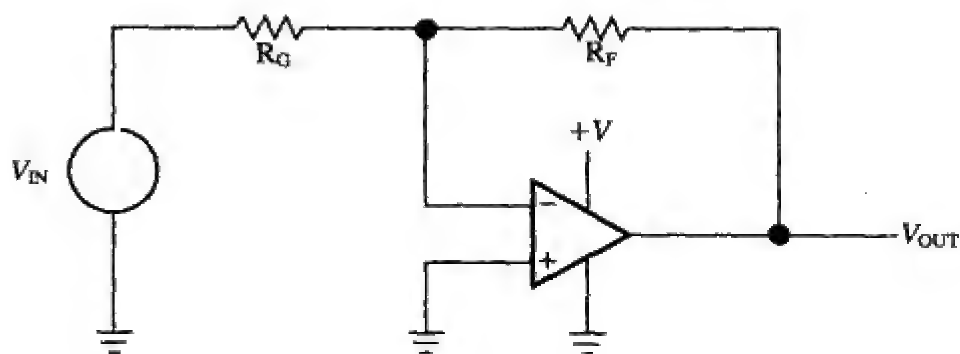


图 4-4 单电源运放电路

当信号源以地为参照时，单电源运放电路会承受很大的输入共模电压①。图 4-4 表示了一个单电源运放电路，它的输入电压以地为参照。所以，电路中的输入电压不是以电源的中点为参照（这不同于分裂电源的情况），而是以电源的较低的那个端电压为参照。当输入信号为正时，这个电路是不能工作的，因为这时的输出电压应该变成负电压，但这对于正电源电压是难以做到的。这个电路只能有限度地工作在很小的负输入电压下，因为当输入信号与电源的一个端电压相连时，大多数运放都不能很好工作。

① 等于负向的最大共模电压。——译者注

所以，单电源运放电路设计中就有这样一个难点，这就是，我们总要设法去应对输入与地相连或者与不同的参照电压相连的问题。除非另有说明，我们在本章中讨论的所有运放电路都是单电源电路。对于单电源，我们可以把它的正端接地，也可以把它的负端接地。只要电源的极性使用得正确，具体的连接方法是不会影响电路工作的。

在使用单电源之后，输出电压的极性就受到限制。当电源电压 V_{CC} = 10V 时，输出电压就被限制在 $0 \leqslant V_{OUT} \leqslant 10V$ 的范围内。当电路使用正电源时，就不能输出负电压；但是，当电路使用正电源时，我们并不排斥使用负输入电压。只要运放输入端上的电压不变负，这样的单电源电路是可以接受负电压输入的。

当用正（负）电源供电时，我们应该注意运放在负（正）输入电压下的操作，因为运放的输入级对于反向电压击穿是极为敏感的。此外，当输入电压和电源电压互为反极性的时候，还应该保证在所有可能的启动状态下都不会使运放输入端承受反向偏压的作用。[①]

37

4.2 电路分析

我们将用下面的例子来说明单电源运放设计的复杂性。从上面的分析可以看出，偏置的要求提出了几个不可实现的状态而使分析变得复杂。[②]最好还是耐心看完这一段，以对问题取得一些了解。好在本章的后面将给出一种像“烹调书”那样的设计方法。在前一章中，我们假设运放是理想的，从这一章开始我们将讨论运放的不完美性。许多运放的输入和输出电压摆幅是有限制的，如图 4-7 所示。但如果选用轨到轨（rail-to-rail）的运放来设计，那么输入与输出摆幅的问题将会减到最小。我们首先来分析图 4-5 中的反相电路。

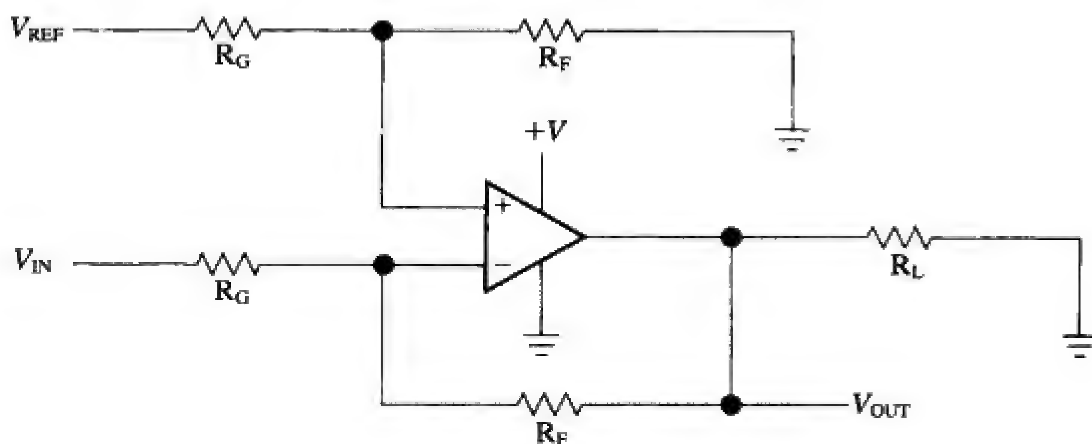


图 4-5 反相运放

式（4-1）是用叠加定理写出的，在经过一些代数化简之后，可以得到式（4-2）：

$$V_{OUT} = V_{REF}\left(\frac{R_F}{R_G + R_F}\right)\left(\frac{R_F + R_G}{R_G}\right) - V_{IN}\frac{R_F}{R_G} \tag{4-1}$$

① 本小节讲得有点绕，读者需仔细琢磨。——译者注

② 比如要求输出负电压。——译者注

$$V_{OUT} = (V_{REF} - V_{IN})\frac{R_F}{R_G} \tag{4-2}$$

只要负载电阻 R_L 的阻值很大，这个电阻就不会进入到电路计算中，但可以引起一些二次效应[①]，比如，对输出电压摆幅有一些限制。式（4-3）是通过令 V_{REF} 等于 V_{IN} 而得到的，电路中虽然存在输入，却没有输出电压。作者在导出一种有序的运放电路设计方法之前，也曾无意中设计出了一些这样的电路。但是，实际的电路中会有一个很小的输出电压，它等于输出级下方晶体管的饱和压降，这个电压对于 TLC07X 是 150mV。

38

$$V_{OUT} = (V_{REF} - V_{IN})\frac{R_F}{R_G} = (V_{IN} - V_{IN})\frac{R_F}{R_G} = 0 \tag{4-3}$$

当 $V_{REF} = 0$ 因而 $V_{OUT} = -V_{IN}(V_F/V_G)$时，式（4-2）存在两种可能的情况。首先，当 V_{IN} 为任意正电压时，V_{OUT} 应该为负电压。但这个电路因为使用了正电源而无法达到负电压，所以，输出就饱和在电源的较低的那个端电压上，这就是式（4-4）。其次，当 V_{IN} 为任意负电压时，输出就按照式（4-5）摆动在正常的范围内：

$$V_{IN} \geqslant 0, \quad V_{OUT} = 0 \tag{4-4}$$

$$V_{IN} \leqslant 0, \quad V_{OUT} = |V_{IN}|\frac{R_F}{R_G} \tag{4-5}$$

当 V_{REF} 等于电源电压 V_{CC} 时，我们得到式（4-6）。在式（4-6）中，当 V_{IN} 为负时，V_{OUT} 应该超过 V_{CC}。但这是不可能的，所以输出进入饱和。当 V_{IN} 为正电压时，电路工作成一个反相放大器。

$$V_{OUT} = (V_{CC} - V_{IN})\frac{R_F}{R_G} \tag{4-6}$$

图 4-7 中画出了图 4-6 所示电路（V_{CC} = 5V，R_G = R_F = 100kΩ，R_L = 10kΩ）的传递曲线。

39

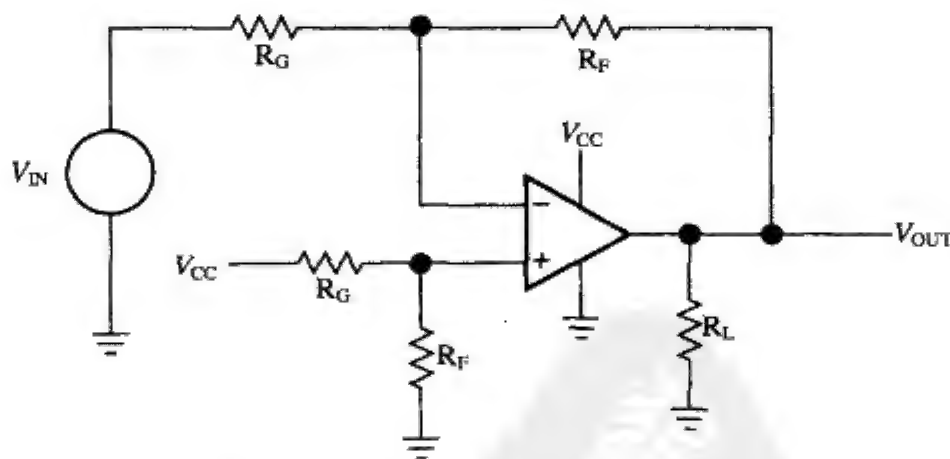


图 4-6 带有 V_{CC} 偏压的反相运放

① 指次要的效应。——译者注

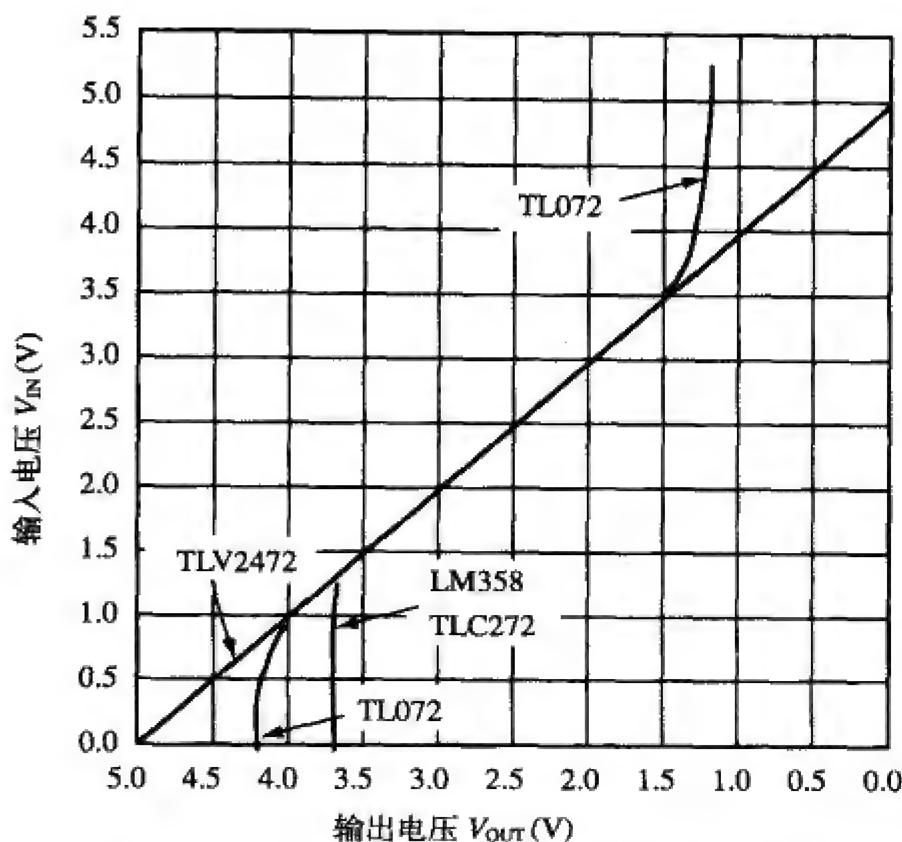


图 4-7 一个带有 V_{CC} 偏置的反相运放的传递曲线

对图 4-6 中的电路结构，我们使用了四个运放进行测试。其中，前一代的三个运放（LM358、TL07X 和 TLC272）的输出电压范围从 2.3 V 到 3.75 V。这一性能不能保证前一章关于理想运放假设的合理性，除非把输出电压的摆幅限制在很小的范围内[①]。对输入和输出电压摆幅的限制，是单电源运放最糟糕的缺陷。因为限制了电压摆幅，也就限制了电路的动态范围。此外，电压摆幅的限制常常会引起大信号时的失真。其中第四个被测运放是比较新的 TLV247X，这个运放被设计成能在单电源电路中实现轨到轨操作。TLV247X 描出了一条完美的曲线（此结果仅受到了测量仪器的限制），而且使作者感到高兴的是，这是一种教科书中才能找到的特性，这同时也证明了理想放大器假设的合理性。有些老式运放的传递曲线一定会有式（4-7）中这样的限制：

40

$$V_{OUT}=(V_{CC}-V_{IN})\frac{R_F}{R_G}\quad 当 V_{OH}\geqslant V_{OUT}\geqslant V_{OL} 时 \tag{4-7}$$

图 4-8 所示的是一个同相运放电路。式（4-8）是用叠加定理写出的。在经过代数化简后，可以得到式（4-9）：

$$V_{OUT}=V_{IN}\left(\frac{R_F}{R_G+R_F}\right)\left(\frac{R_F+R_G}{R_G}\right)-V_{REF}\frac{R_F}{R_G} \tag{4-8}$$

$$V_{OUT}=(V_{IN}-V_{REF})\frac{R_F}{R_G} \tag{4-9}$$

① 通过把输出摆幅限制在一定范围内而使输出摆幅等于无穷大的假设成为合理。——译者注

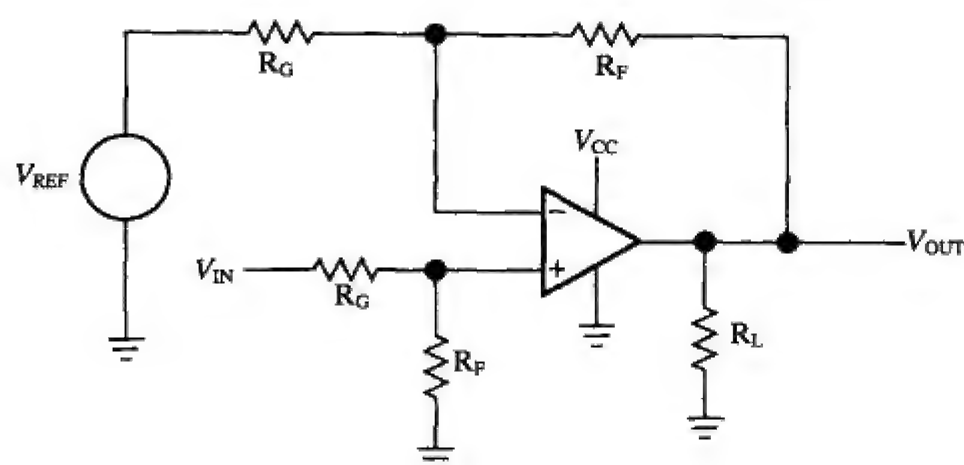


图 4-8 同相运放

当 $V_{REF}=0$ 因而 $V_{OUT}=V_{IN}(R_F/R_G)$时，这个电路也存在两种情况。首先，当 V_{IN} 为负电压时，V_{OUT} 应该是负电压。但在使用正电源的情况下，这个电路无法给出负输出电压，所以，输出就只能饱和在电源较低的端电压上，这就是式（4-10）。其次，当 V_{IN} 为正电压时，输出即摆动在正常的范围内，如式（4-11）所示。

$$V_{IN}\leqslant 0,\quad V_{OUT}=0 \tag{4-10}$$

$$V_{IN}\geqslant 0,\quad V_{OUT}=V_{IN}(R_F/R_G) \tag{4-11}$$

对于图 4-8 中的同相运放电路，我们用下面的数据进行了测试：$V_{CC}=5\text{ V}$，$R_G=R_F=100\text{ k}\Omega$ 和 $R_L=10\text{ k}\Omega$。由此测得的传递曲线示于图 4-9 中，其中的运放是 TLV247X。 41

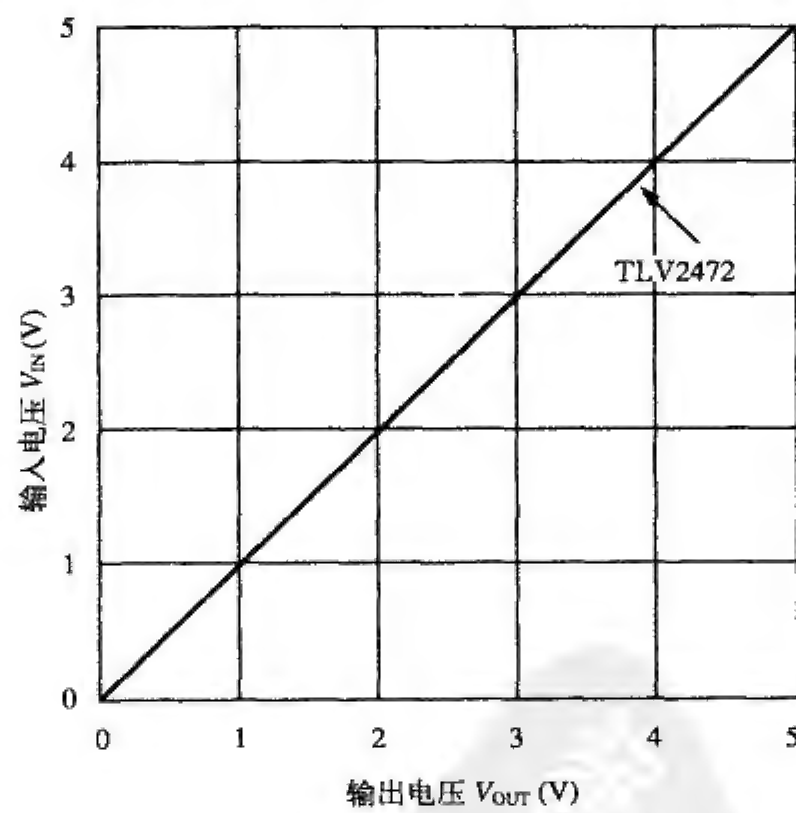


图 4-9 一个同相运放的传递曲线

反相和同相电路有许多种可能的结构变化。就在这个时候，有许多设计者正在对这些不同的结构进行分析，希望能碰巧找到一种结构，以解决他们的电路问题。我们不必对各种电路进行逐个分析，而可以采用更好的方法，这就是，学会使用联立方程组的方法，并由给定的数据确定出电路的方程形式。一旦知道了所需的方程形式，便可选出适合这一方程的电路，进而解决问题。这样得到的方程必定是一条直线，而一条直线只有四种可能的情况。

4.3 联立方程组

我们来介绍一种能够一次成功地找出所需电路的方法。只要遵循规定的顺序，就一定能确定出所需的电路方程。具体地说，我们将从规定的电路设计指标开始，结合使用联立方程组的方法，确定出方程的具体形式；然后根据方程的形式找到相应的章节（这里叫做范例）；最后通过求解有关的方程确定出电路中电阻的阻值。这样，我们就得到一个可用的电路。

线性运放的传递函数被限制为一条直线方程：

42

$$y = \pm mx \pm b \tag{4-12}$$

根据斜率 m 和截距 b 的正负号，这条直线方程可以有四种不同的解；也就是说，联立方程组可以有四种形式的解。为此，我们还必须推导出四种不同的电路，使每一种电路与其中的一个直线方程形式相对应。我们把一条直线的四个方程，或称四个范例或四种形式，表示在式(4-13)～式(4-16)中。在这些方程中，数学术语已被电子学术语所代替。

$$V_{OUT} = +mV_{IN} + b \tag{4-13}$$

$$V_{OUT} = +mV_{IN} - b \tag{4-14}$$

$$V_{OUT} = -mV_{IN} + b \tag{4-15}$$

$$V_{OUT} = -mV_{IN} - b \tag{4-16}$$

在对 V_{OUT} 和 V_{IN} 给定两组数据后，就可以通过对联立方程组的求解，确定出方程中满足给定数据的 m 和 b。m 和 b 的正负号又进而确定了实现这个解所需的电路形式。其中的给定数据是从电路设计指标中导出的，比如说，一个传感器的输出信号从 0.1V 到 0.2V，而这个传感器必须与一个输入电压范围从 1V 到 4V 的模数转换器相连。从这个电路指标就可导出两组数据：当 $V_{IN} = 0.1\text{V}$ 时 $V_{OUT} = 1\text{V}$，以及当 $V_{IN} = 0.2\text{V}$ 时 $V_{OUT} = 4\text{V}$。把这些数据代入式(4-13)，就可得到式(4-17)和式(4-18)的联立方程组，并由此求出满足电路指标的 m 和 b：

$$1 = m(0.1) + b \tag{4-17}$$

$$4 = m(0.2) + b \tag{4-18}$$

对式(4-17)乘2得到式(4-19)，再减去式(4-18)，就得到式(4-20)：

$$2 = m(0.2) + 2b \tag{4-19}$$

$$b = -2 \tag{4-20}$$

再把式(4-20)代入式(4-17)，经过一些代数处理之后，就可得到式(4-21)：

$$m = \frac{2+1}{0.1} = 30 \tag{4-21}$$

43

现在把 m 和 b 代回到式（4-13），就得到式（4-22）：

$$V_{OUT} = 30V_{IN} - 2 \tag{4-22}$$

可以看出：虽然上面的计算过程是从式（4-13）开始的，但式（4-22）的形式却与式（4-14）完全一样。这就是说，m 和 b 的符号是由电路指标（也就是给定数据）确定的。我们的计算是从式（4-13）开始的，在把 m 和 b 计算出来之后，便得到最后的方程形式。求解这一问题的下一步是推导出一个 $m = 30$ 和 $b = -2$ 的电路。对此，我们已经事先开发完成了用于式（4-13）~ 式（4-16）的四种电路，而且分别放在"范例 1"到"范例 4"（4.3.1 节~4.3.4 节）这四个小节内进行解释。事实上，有许多不同的电路都可以得出同一个方程，我们选择下面这些电路，是因为它们不需要负的基准电压。

4.3.1 范例 1：$V_{OUT} = mV_{IN} + b$

范例 1（Case 1）可以用图 4-10 中的电路结构来实现。图中包含了两个 0.01μF 的电容。这两个电容叫**去耦电容**，是用来降低噪声的，因而可以提高电路的噪声抑制能力。这里用了两个 0.01μF 去耦电容作为滤波之用，不过有时候会需要更多的滤波能力，而有时候用一个去耦电容也够了。当把 V_{CC} 用做基准电压时，要特别注意 V_{CC} 的稳压特性和噪声成分，因为 V_{CC} 噪声中的一部分将被电路的增益所放大而出现在输出端上。

44

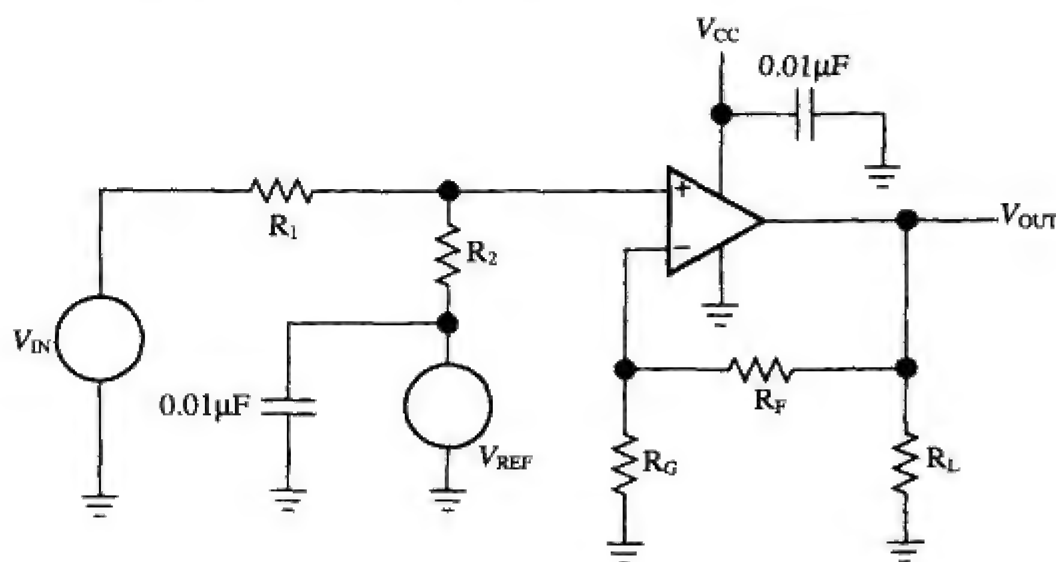


图 4-10 范例 1 的电路图，$V_{OUT} = +mV_{IN} + b$

这个电路的方程可以用分压器规则和叠加定理写出：

$$V_{OUT} = V_{IN}\left(\frac{R_2}{R_1+R_2}\right)\left(\frac{R_F+R_G}{R_G}\right) + V_{REF}\left(\frac{R_1}{R_1+R_2}\right)\left(\frac{R_F+R_G}{R_G}\right) \tag{4-23}$$

我们把范例 1 的直线方程[式（4-13）]重复于式（4-24），以便将它与实际电路的式（4-23）进行比较：

$$V_{OUT} = mV_{IN} + b \tag{4-24}$$

在对上面两式比较系数之后，可以得到式（4-25）和式（4-26）。

$$m = \left(\frac{R_2}{R_1 + R_2}\right)\left(\frac{R_F + R_G}{R_G}\right) \tag{4-25}$$

$$b = V_{REF}\left(\frac{R_1}{R_1 + R_2}\right)\left(\frac{R_F + R_G}{R_G}\right) \tag{4-26}$$

我们来看一个设计举例，其电路指标如下：当 $V_{IN} = 0.01V$ 时 $V_{OUT} = 1V$；当 $V_{IN} = 1V$ 时 $V_{OUT} = 4.5V$；$R_L = 10k\Omega$，使用5%的电阻容差，以及 $V_{CC} = 5V$。在这些指标中，没有说明基准电压的大小，所以把 V_{CC} 用做基准电压的输入，也就是 $V_{REF} = 5V$。如果设计中没有另外指定基准电压，这通常是一种节省空间和成本的方法，但这样会牺牲噪声、精度和稳定性方面的性能。成本是一个主要指标，但 V_{CC} 电源也必须指定得足够好，才能做好这个设计。我们将在下面对这个设计中的每一个步骤进行解释，以使其容易理解，也许会有些啰嗦。但在后面其他几个范例的分析中，我们将跳过其中的许多步骤。

现在把数据代入式（4-13），得到下面的联立方程组：

$$1 = m(0.01) + b \tag{4-27}$$

45

$$4.5 = m(1.0) + b \tag{4-28}$$

将式（4-27）乘以100之后，得到式（4-29）；然后从式（4-29）中减去式（4-28），得到式（4-30）。

$$100 = m(1.0) + 100b \tag{4-29}$$

$$b = \frac{95.5}{99} = 0.9646 \tag{4-30}$$

传递函数的斜率 m 是通过把 b 代入式（4-27）得到的：

$$m = \frac{1-b}{0.01} = \frac{1-0.9646}{0.01} = 3.535 \tag{4-31}$$

既然 b 和 m 都已算出，就可以计算电阻值了。利用式(4-25)和式(4-26)可以得到 $(R_F + R_G)/R_G$ 的两个表达式；使这两个表达式相等，就得到式（4-32），再由式（4-32）得到式（4-33）。

$$\frac{R_F + R_G}{R_G} = m\left(\frac{R_1 + R_2}{R_2}\right) = \frac{b}{V_{REF}}\left(\frac{R_1 + R_2}{R_1}\right) \tag{4-32}$$

$$R_2 = \frac{3.535}{\frac{0.9646}{5}} R_1 = 18.316 R_1 \tag{4-33}$$

在这个设计中，指定使用5%容差的电阻，所以选择 $R_1 = 10k\Omega$，由此可确定出 R_2 的阻值 $R_2 = 183.16k\Omega$。与 $183.16k\Omega$ 离开最近的5%容差的电阻值是 $180k\Omega$，因此，我们选择 $R_1 = 10k\Omega$ 和 $R_2 = 180k\Omega$。被迫选用实际中使用的标准电阻值，意味着对电路的传递函数引入了一个

误差，因为现在的 m 和 b 并不完全准确地等于计算值。现实世界不断地迫使我们在电路设计中采取折中的方法，精明的电路设计者会接受这种挑战，并投入财力和智力以应对挑战。在选择实际电阻值时，我们也可以采用 1%或 0.5%的电阻值，但这样选择之后，会增加成本，可能会超出设计要求。成本的增加通常是不可行的，除非在精密电路的情况下。对于 10 美分的运放使用 10 美分的电阻，成本太高了。

46

我们用式（4-32）的左边来计算 R_F 和 R_G 之间的关系：

$$\frac{R_F + R_G}{R_G} = m\left(\frac{R_1 + R_2}{R_2}\right) = 3.535\left(\frac{180+10}{180}\right) = 3.73 \tag{4-34}$$

$$R_F = 2.73R_G \tag{4-35}$$

根据前面算出的 m 和 b，可以得到最后的电路方程：

$$V_{OUT} = 3.5V_{IN} + 0.97 \tag{4-36}$$

我们把增益设置电阻 R_G 选择为 10kΩ；对于反馈电阻 R_F，我们选择了 5%标准值中靠得最近的 27kΩ。这里又一次看到，使用标准电阻值会引入很小一点误差。由设计要求可知，这个电路的输出电压摆幅必须从 1V 到 4.5V。老式的运放不能用于这个电路，因为它们缺乏合适的动态范围，所以，我们选择了 TLV247X 系列的运放。图 4-12 中给出的数据确认了选择这种运放的正确性，因为几乎看不出什么误差。这个设计的最后的电路图见图 4-11，它的传递曲线见图 4-12。

47

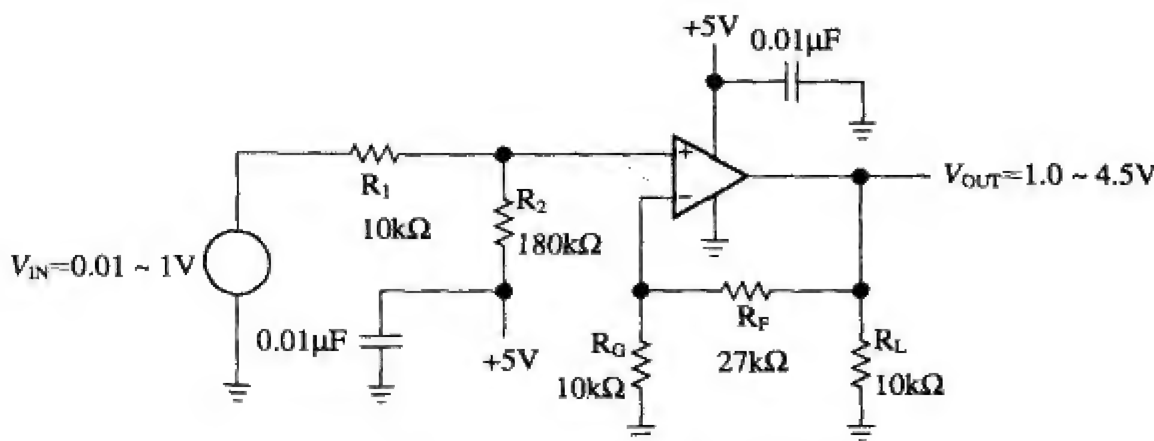


图 4-11 范例 1 的实例电路

图 4-12 所示的传递曲线是一条直线，这表示电路是线性的。V_{OUT} 的截距大约为 0.98V，而不是设计所规定的 1V。但如果考虑到测试用的元件是从电阻柜里随意选取的，这应该是一个极好的性能。如果选用另外一组元件，会由于电阻的容差而使斜率略有不同。TLV247X 是有输入偏流和输入失调电压的，但这些误差所引起的影响在输出电压的尺度下是难以测定的。当输入电压为 1V 时，测得的输出电压为 4.53V。对于在输入电压的低端和高端所产生的一些误差，我们可以有把握地说，这是由于电阻的容差使增益略有偏离的原因。对于 5%精度的元件来说，这仍然是极好的结果。我们有时会看到一些与这里所表示的情况相似但更加精确的实验室数据，那些数据往往采用了比 5%更精确的电阻容差，所以，切勿陷入盼望得到那样一种性能的陷阱，

48

否则你会失望的。

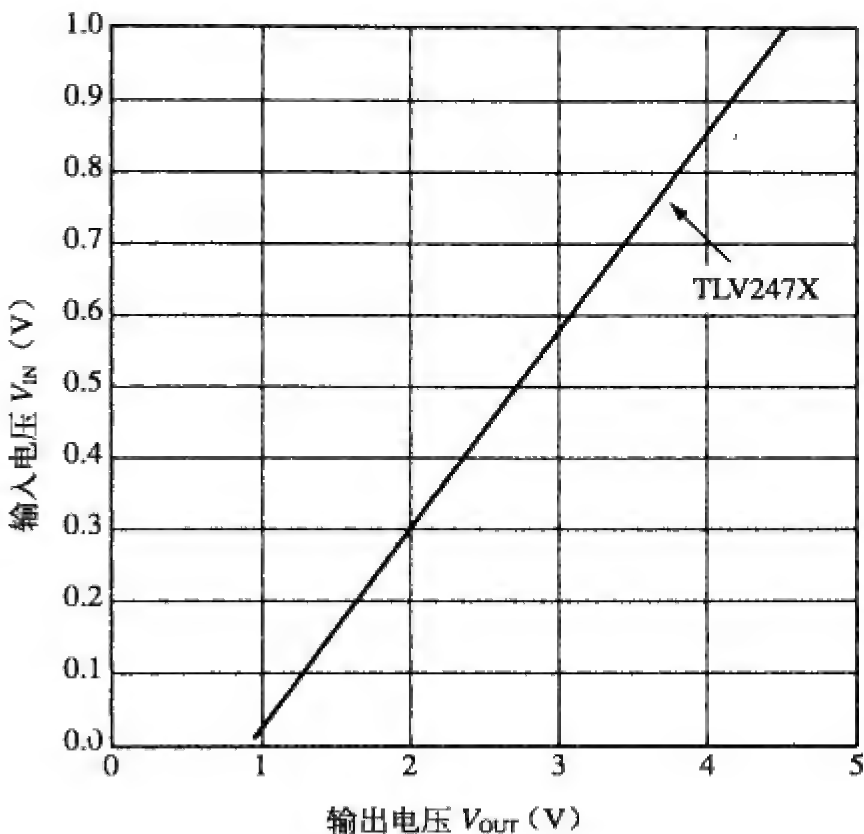


图 4-12 对范例 1 的实例电路所测得的传递曲线

在上面的设计中，电阻值是随意地从千欧范围内选择的。增益和偏移电压的指标只是确定了电阻之间的比率，而电源电流、频率响应和运放的驱动能力才真正确定了这些电阻的绝对大小。本设计中选择的电阻值很大，是因为现在的运放没有输入失调电流的问题，而且有合理的频率响应。如果需要更高的频率响应，就必须降低电阻值。虽然电阻值的减小可以减小输入电流的误差，但电源电流则增加了。此外，当电阻值降到太小的时候，就会使其他的电路或运放难以驱动这些电阻。

4.3.2 范例 2：$V_{OUT} = +mV_{IN} - b$

图 4-13 中的电路是范例 2 的一种实现。我们可以用戴维宁等效电路写出图中的电路方程。首先从 R_1 与 R_2 的节点向左看进去。在把 R_1 和 R_2 的电路以戴维宁等效电路代替之后，就可利用理想增益方程来计算增益，这就是式（4-37）。

$$V_{OUT} = V_{IN}\left(\frac{R_F + R_G + R_1 \| R_2}{R_G + R_1 \| R_2}\right) - V_{REF}\left(\frac{R_2}{R_1 + R_2}\right)\left(\frac{R_F}{R_G + R_1 \| R_2}\right) \tag{4-37}$$

比较式（4-37）和式（4-14）中的对应项，就可解得 m 和 b 的表达式：

$$m = \frac{R_F + R_G + R_1 \| R_2}{R_G + R_1 \| R_2} \tag{4-38}$$

$$|b| = V_{REF}\left(\frac{R_2}{R_1 + R_2}\right)\left(\frac{R_F}{R_G + R_1 \| R_2}\right) \tag{4-39}$$

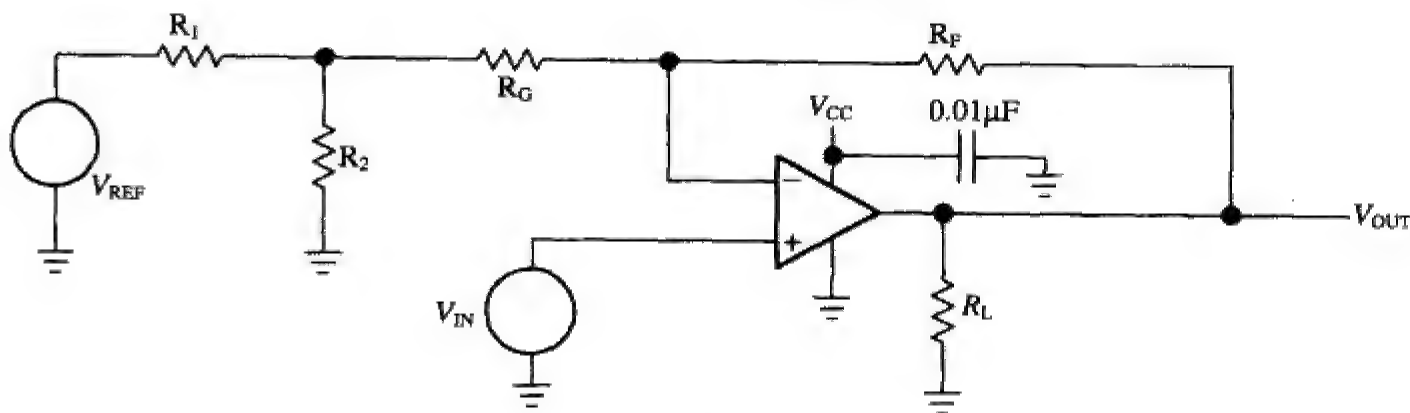


图 4-13 范例 2 的电路图，$V_{OUT} = +mV_{IN} - b$

这里是另一个设计举例，它的指标是：当 $V_{IN} = 0.2\text{V}$ 时 $V_{OUT} = 1.5\text{V}$；当 $V_{IN} = 0.5\text{V}$ 时 $V_{OUT} = 4.5\text{V}$；$V_{REF} = V_{CC} = 5\text{V}$，$R_L = 10\text{k}\Omega$，以及 5%的电阻容差。把上面的数据代入式（4-13）就可得到下面的联立方程组：

$$1.5 = 0.2m + b \tag{4-40}$$

$$4.5 = 0.5m + b \tag{4-41}$$

从这两个方程，可以确定出 $b = -0.5$ 和 $m = 10$。我们假定 $R_1 \| R_2 << R_G$，所以，式（4-38）中电阻值的计算可以简化为：

$$m = 10 = \frac{R_F + R_G}{R_G} \tag{4-42}$$

$$R_F = 9R_G \tag{4-43}$$

令 $R_G = 20\text{k}\Omega$，因而 $R_F = 180\text{k}\Omega$。R_1 和 R_2 这两个电阻可以由式（4-39）计算为：

$$b = V_{CC}\left(\frac{R_F}{R_G}\right)\left(\frac{R_2}{R_1 + R_2}\right) = 5\left(\frac{180}{20}\right)\left(\frac{R_2}{R_1 + R_2}\right) \tag{4-44}$$

$$R_1 = \frac{1 - 0.01111}{0.01111} R_2 = 89R_2 \tag{4-45}$$

我们选择 $R_2 = 0.82\text{k}\Omega$，因而 $R_1 = 72.98\text{k}\Omega$。由于 72.89kΩ 不是一个 5%标准的电阻值，所以把 R_1 选择为 75kΩ。R_1 的选择值与计算值之差，对 b 有大约 3%的影响。这一误差反映在传递函数上是截距误差，不是斜率误差。此外，R_1 与 R_2 的并联电阻值大约为 0.82kΩ，要比 R_G 的 20kΩ 小很多，因此，我们前面假设的 $R_G >> R_1 \| R_2$ 是合理的。R_2 本来可以选更小的阻值，但我们发现较小的阻值会使 R_1 的 5%阻值变得很差。最终的电路示于图 4-14 中，对这个电路测得的传递曲线示于图 4-15 中。

50 ≀ 51

我们选用 TLV247X 来搭建测试电路，因为这个运放有很宽的动态范围。实际测得的传递曲线很接近理论曲线。这是使用高性能运放的直接结果。

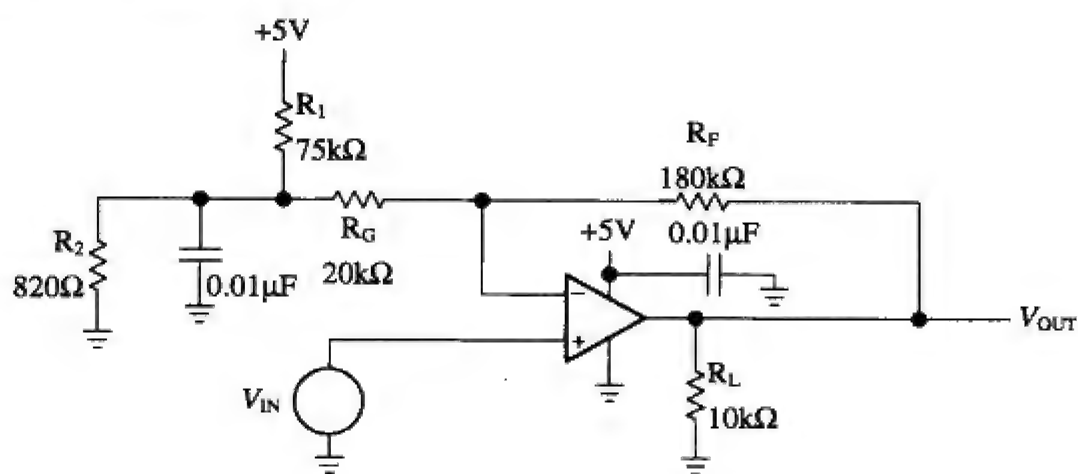


图 4-14　范例 2 的实例电路

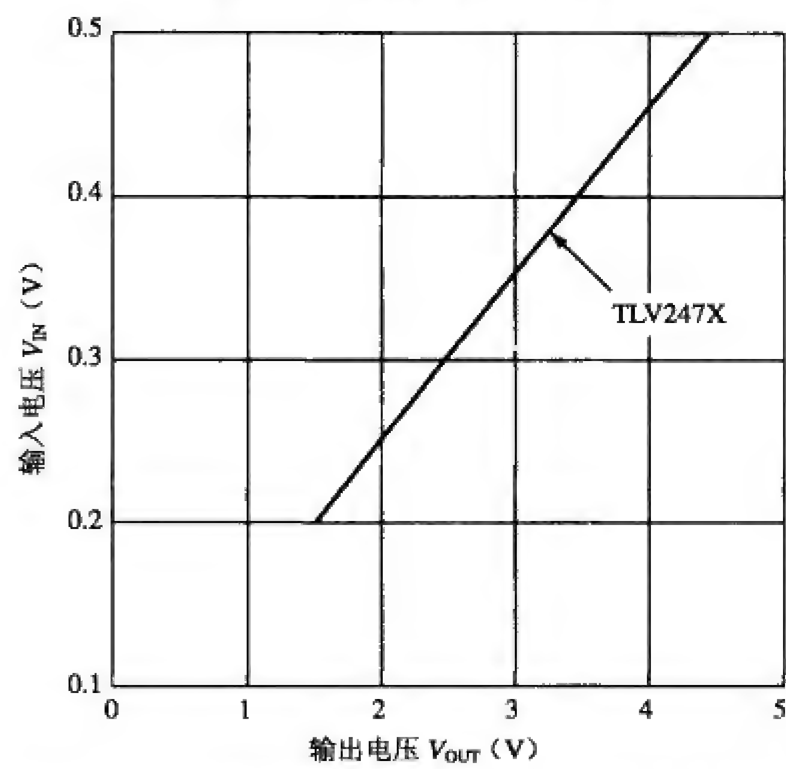


图 4-15　对范例 2 的实例电路所测得的传递曲线

4.3.3　范例 3：$V_{OUT} = -mV_{IN} + b$

我们可以用图 4-16 中的电路来实现范例 3 的传递函数。

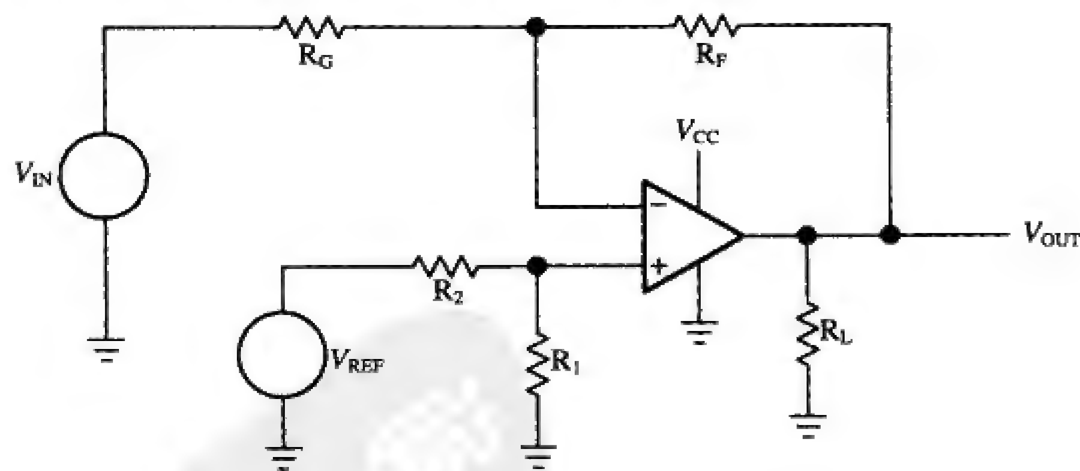


图 4-16　范例 3 的电路图，$V_{OUT} = -mV_{IN} + b$

这个电路的输出方程可以用叠加原理写为：

$$V_{OUT} = -V_{IN}\left(\frac{R_F}{R_G}\right) + V_{REF}\left(\frac{R_1}{R_1+R_2}\right)\left(\frac{R_F+R_G}{R_G}\right) \tag{4-46}$$

在对式（4-46）与式（4-15）的各项进行比较后，可以得出 m 和 b：

$$|m| = \frac{R_F}{R_G} \tag{4-47}$$

$$b = V_{REF}\left(\frac{R_1}{R_1+R_2}\right)\left(\frac{R_F+R_G}{R_G}\right) \tag{4-48}$$

我们现在来设计一个范例 3 的实例电路，设计指标为：当$V_{IN} = -0.1V$时$V_{OUT} = 1V$；当$V_{IN} = -1V$时$V_{OUT} = 6V$；$V_{REF} = V_{CC} = 10V$，$R_L = 100\Omega$，以及 5%的电阻容差。由设计指标可知，这个电路的电源电压是 10V，但这个电压已经超过了TLV247X所允许的最大电源电压。此外，这个电路必须驱动一条另一端被端接的电缆，而这条电缆看上去等于两个 50Ω电阻的串联。这就是说，运放必须能驱动 6/100 = 60mA的电流。如果想使用理想的运放方程，那么上述这些严格的设计指标就迫使我们只能选用相对较新的运放。TLC07X有极好的单电源输入特性和很大的输出电流驱动能力，所以我们选用这个运放。利用电路的直线方程［式（4-13）］并结合上面的电路指标，可以得到下面这一组联立方程［式（4-49）和式（4-50）］：

52

$$1 = (-0.1)m + b \tag{4-49}$$

$$6 = (-1)m + b \tag{4-50}$$

从这两个方程，可以找出 $b = 0.444$ 和 $m = -5.6$，并由式（4-47）得到 R_G与 R_F之间的关系式：

$$|m| = 5.56 = \frac{R_F}{R_G} \tag{4-51}$$

$$R_F = 5.56R_G \tag{4-52}$$

令 $R_G = 10k\Omega$，因而 $R_F = 56.6k\Omega$。但这个 56.6kΩ 不是 5%的标准电阻值，因此把 R_F选择为 56kΩ。R_1和 R_2的阻值可以由式（4-48）计算如下：

$$b = V_{CC}\left(\frac{R_F+R_G}{R_G}\right)\left(\frac{R_1}{R_1+R_2}\right) = 10\left(\frac{56+10}{10}\right)\left(\frac{R_1}{R_1+R_2}\right) \tag{4-53}$$

$$R_2 = \frac{66-0.4444}{0.4444}R_1 = 147.64R_1 \tag{4-54}$$

这个实例电路的最终电路方程是：

$$V_{OUT} = -5.56V_{IN} + 0.444 \tag{4-55}$$

根据式（4-54），我们选择 $R_1 = 2k\Omega$，因而 $R_2 = 295.28k\Omega$。由于 295.28kΩ 不是 5%的标准电阻值，所以把 R_2选择为 300kΩ。R_2的选择值与计算值之差，对 b 的影响微不足道。我们把最后的电路示于图 4-17，对这个电路测得的传递曲线示于图 4-18。

53

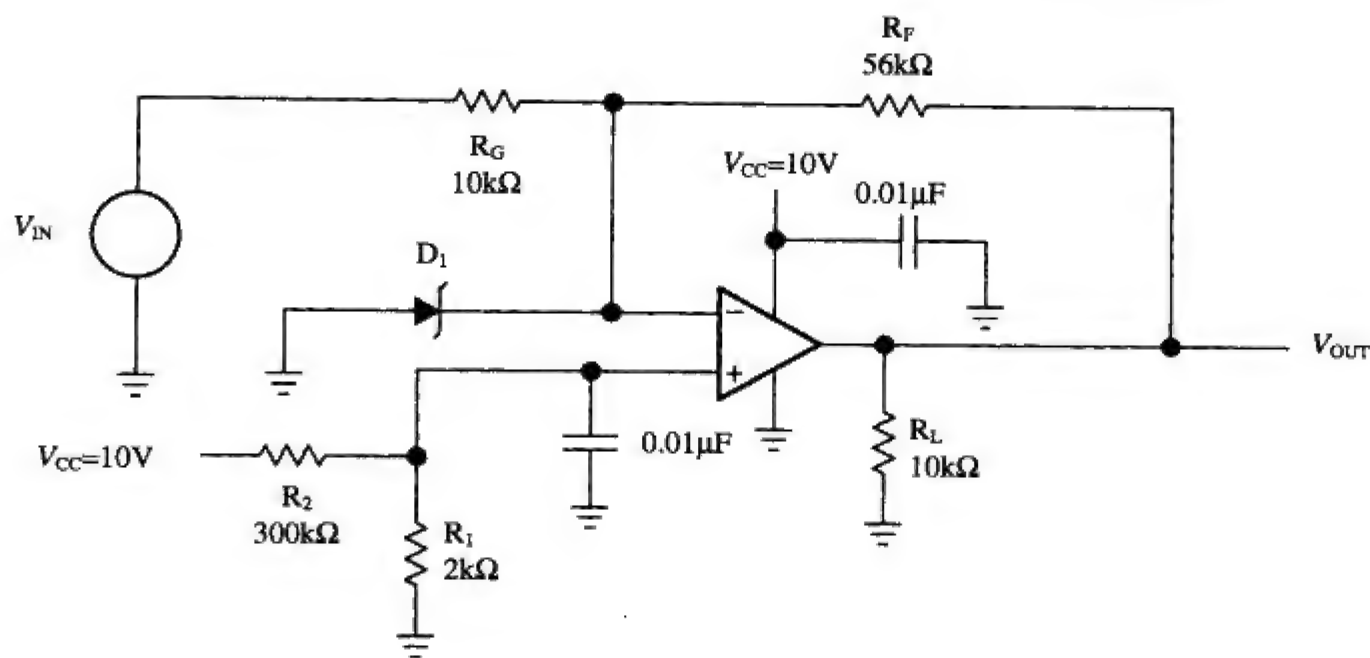


图 4-17 范例 3 的实例电路

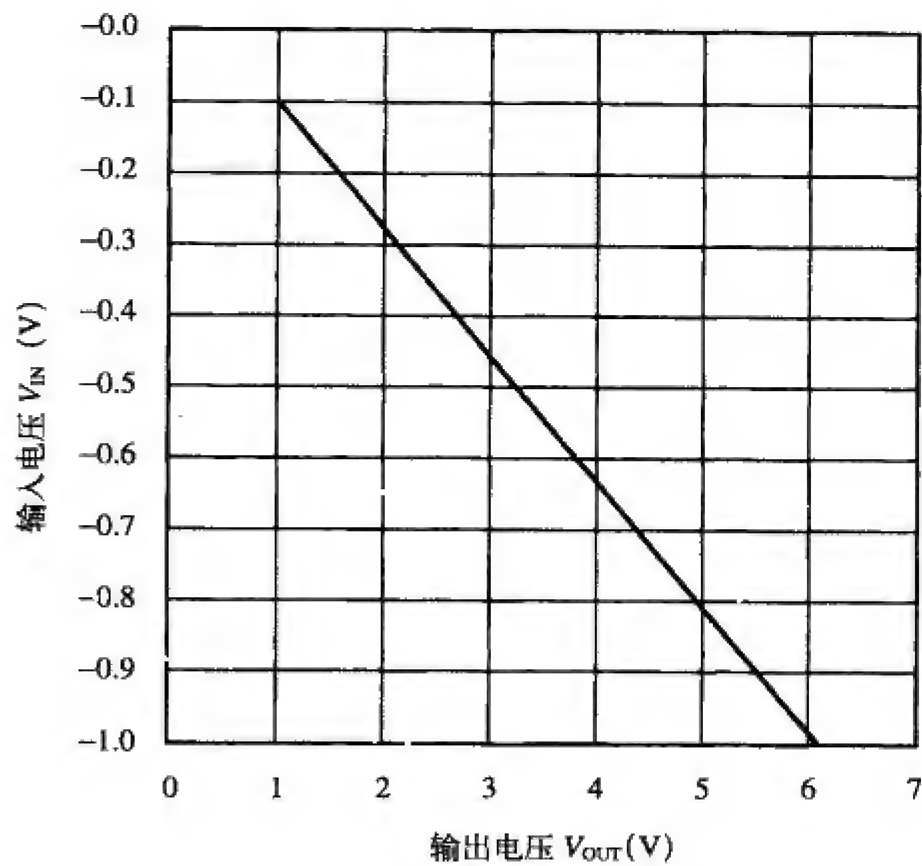


图 4-18 对范例 3 的实例电路所测得的传递曲线

只要图 4-17 中的电路工作正常，就表示电路在处理负电压输入时没有出什么问题，因为这时的 TLC07X 反相端引脚一定处于一个正电位上。运放的正输入引脚上大约有 65mV 的电压。由于我们假设误差电压为零，所以正常工作的运放可以使反相输入端保持在大约 65mV 的同一电位上。但是，当把 V_{CC} 关断而输入电路中存在一个负电压的时候，这个负电压的大部分将出现在运放的反相输入引脚上。

最谨慎的方法是使用一个二极管 D_1，把它的阴极连到运放的反相输入引脚，而把它的阳极

接地。如果有一个负电压加到运放的反相输入端上，就会被二极管钳位到地。这个二极管应该选择为锗或肖特基二极管，因而这个二极管的电压降大约只有 200mV，这个很小的电压对于大多数运放的输入端是无害的。作为进一步的预防措施，可以把 R_G 分裂成两个电阻，然后把这个二极管接入到两个电阻之间的连接点上[①]。这就在二极管与运放反相输入端之间放置了一个限流电阻。

4.3.4 范例 4：$V_{OUT} = -mV_{IN} - b$

我们可以用图 4-19 中的电路来实现范例 4 的一个解。这个电路的方程可以用叠加定理写出。我们先分别计算由 V_{IN} 和 V_{REF} 这两个输入信号产生的响应，然后把两个响应加在一起，就得到式（4-56）。

$$V_{OUT} = -V_{IN}\frac{R_F}{R_{G1}} - V_{REF}\frac{R_F}{R_{G2}} \tag{4-56}$$

54 ~ 55

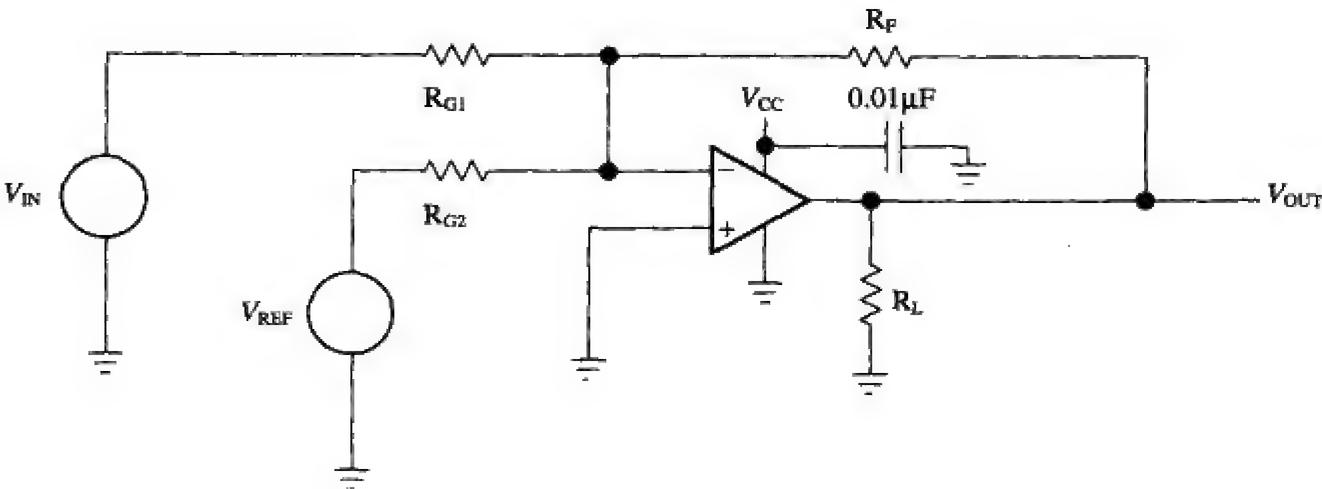


图 4-19 范例 4 的电路图，$V_{OUT} = -mV_{IN} - b$

比较式（4-56）和式（4-16）中的各项，可以得到 m 和 b 的表达式：

$$|m| = \frac{R_F}{R_{G1}} \tag{4-57}$$

$$|b| = V_{REF}\frac{R_F}{R_{G2}} \tag{4-58}$$

这里的第四个实例电路有下面的设计指标：当 $V_{IN} = -0.1\text{V}$ 时 $V_{OUT} = 1\text{V}$，当 $V_{IN} = -0.3\text{V}$ 时 $V_{OUT} = 5\text{V}$；$V_{REF} = V_{CC} = 5\text{V}$，$R_L = 10\text{k}\Omega$，以及 5%的电阻容差。式（4-59）和式（4-60）是利用电路的直线方程［式（4-13）］并结合本实例电路的设计指标而得出的一组联立方程：

$$1 = (-0.1)m + b \tag{4-59}$$

$$5 = (-0.3)m + b \tag{4-60}$$

① 把图中二极管的阴极从反相输入端改为与 R_G 的两个分裂电阻的中点相连。——译者注

从这两个方程，可以找出 $b = -1$ 和 $m = -20$。使其中的 m 值等于式（4-57），就可得到式（4-61）和式（4-62）：

$$|m| = 20 = \frac{R_F}{R_{G1}} \tag{4-61}$$

$$R_F = 20R_{G1} \tag{4-62}$$

令 $R_{G1} = 1\text{k}\Omega$，因而 $R_F = 20\text{k}\Omega$。R_{G2} 可以由式（4-58）计算为：

$$|b| = V_{REF}\left(\frac{R_F}{R_{G2}}\right) = 5\left(\frac{R_F}{R_{G2}}\right) = 1 \tag{4-63}$$

$$R_{G2} = \frac{R_F}{0.2} = \frac{20}{0.2} = 100\ \text{k}\Omega \tag{4-64}$$

这个实例电路的最终方程式为：

56

$$V_{OUT} = -20V_{IN} - 1 \tag{4-65}$$

我们把最终的电路示于图 4-20；对这个电路测得的传递曲线示于图 4-21。

我们采用 TLV247X 来搭建测试电路，因为这个运放有很宽的动态范围。对电路测得的传递曲线非常接近理论曲线，这是由于使用了高性能运放的原因。

只要图 4-20 中的电路工作正常，就说明电路在处理负电压输入时没有出现什么问题，因为这时的 TLV247X 反相端引脚一定处于地电位。运放的正输入端是接地的，由于我们假设误差电压为零，所以处于正常工作的运放也一定会把运放的反相输入端引脚保持在地电位上。当 V_{CC} 被关断而输入电路中存在负电压的时候，这个负电压的大部分将出现在运放的反相输入引脚上。

最谨慎的做法是使用一个二极管 D_1，把它的阴极接到运放的反相输入端，而把它的阳极接地。如果有一个负电压加到运放的反相输入引脚上，就会被二极管钳位到地。二极管应该选择为锗或肖特基的，因而使二极管上的电压降大约在 200mV，这个很小的电压对于大多数运放的输入端是无害的。作为进一步的改进，可以把 R_{G2} 分裂成两个电阻（$R_{G2A} = R_{G2B} = 51\text{k}\Omega$），再把一个电容接入到这两个电阻的连接点。这就给 V_{CC} 串联了一个电源滤波器。

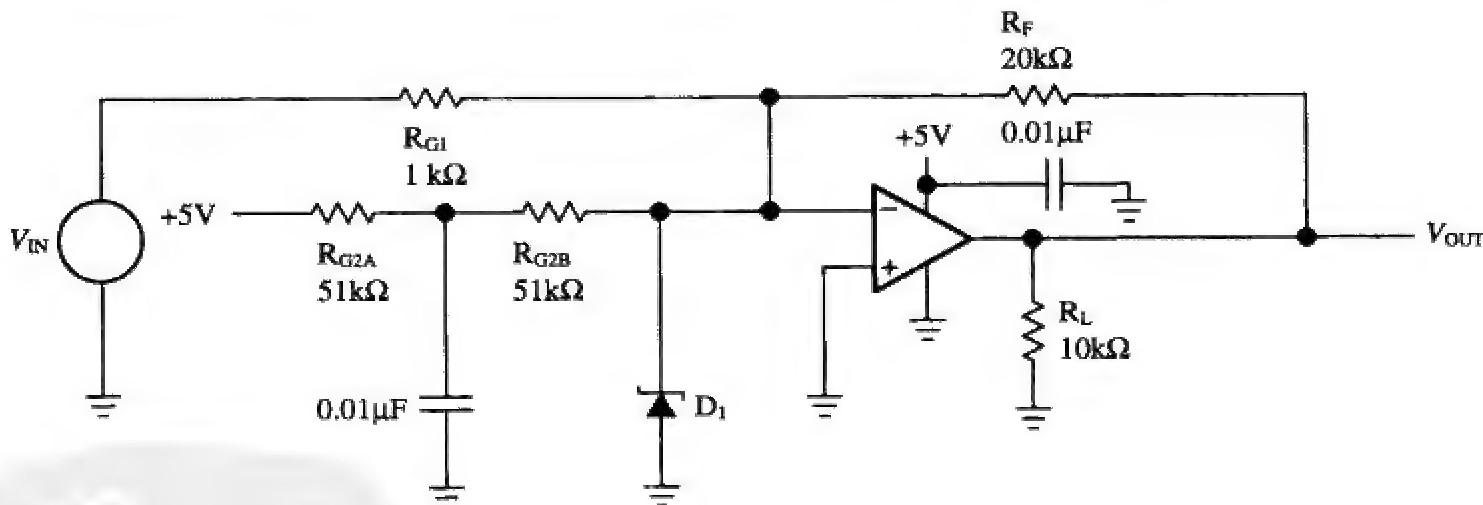


图 4-20 范例 4 的实例电路

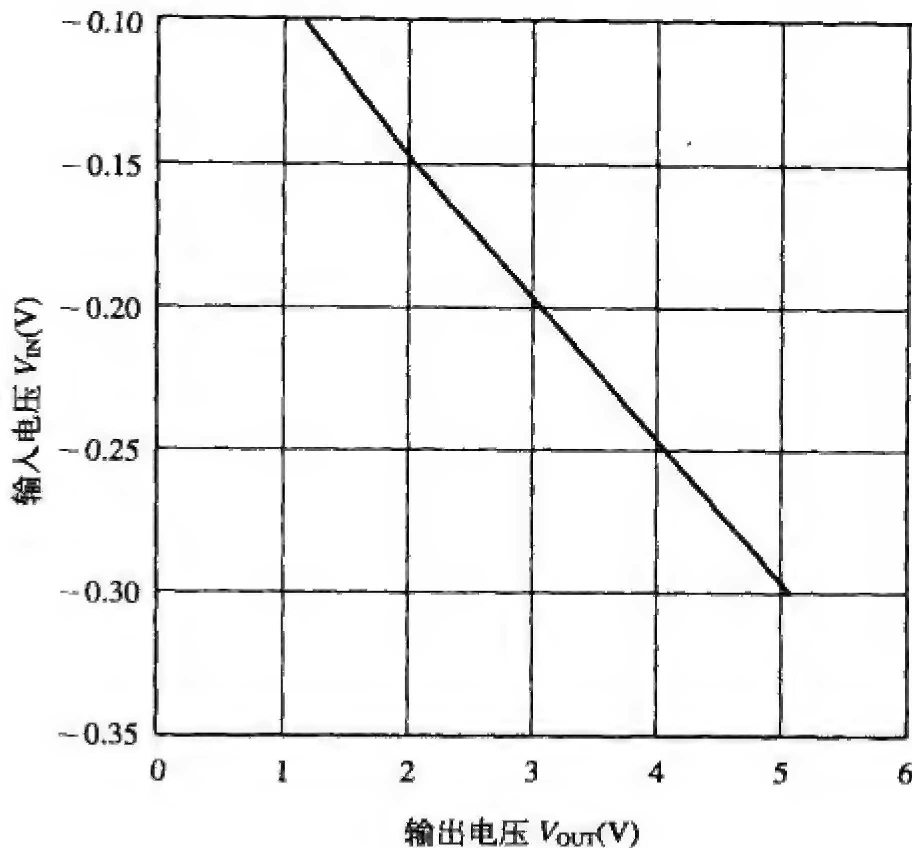


图 4-21 对范例 4 的实例电路所测得的传递曲线

4.4 小结

单电源运放的设计要比分裂电源运放更为复杂，但如果使用一种合理的设计方法，就可以得到非常好的结果。单电源设计曾经被认为受到了技术上的限制，因为比较老式的运放缺乏性能上的优点。然而，像 TLC247X、TLC07X 和 TLC08X 这些新的运放具有极佳的单电源参数。因此，当正确使用在电路中时，这些运放可以给出与它们相应的分裂电源运放一样好的轨到轨性能。

单电源运放的设计通常要包含某种形式的偏置，这就需要考虑更多的因素。因此，单电源运放的设计需要一些规则和方法。本章所推荐的用于单电源运放设计的方法如下。

- 把要求的指标数据代入直线方程以得到一组联立方程，然后求解联立方程组以获得 m 和 b（一条直线的斜率和截距）。
- 用 m 和 b 确定出方程形式，也就是范例形式。
- 选择符合这一形式的电路结构。
- 对选择的电路结构写出电路方程，然后通过比较计算出电阻值。
- 搭建电路，输入数据，验证性能。
- 对电路进行非正常操作下的测试（切断测试电路的电源，而仍然加上接口电源，然后对输入的过压、欠压等状态进行测试）。
- 按需要加入保护元件。
- 重新测试一遍。

57 ~ 58

当按照这一步骤进行设计时，会取得很好的结果。单电源电路设计者也许会扩展他们的视野，但新的难题需要新的解法。应该知道，一个线性运放只能唯一地产生一条直线的方程，而这样一种方程只有四种形式。新的难题也许会包含多路输入、共模电压抑制或其他一些要求，59但上面这个方法是可以经过扩展以解决这些难题的。



第 5 章　四个范例以外的电路

5.1　应用的延伸

我们已经在前一章介绍了四个范例，而且还讲到了其他一些结构，比如，在前半部分中讲到了无失调电压的反相和同相放大电路。虽然这些结构覆盖了大多数的应用，但我们还是需要提到另外一些电路。这最好用表 5-1 来说明。表中给出了前面已经讲到过的电路，还标注了它们的章节序号。那些没有放在圆括号内的，是本章将要讲述的范例。为了简洁起见，这一章将不讨论带有负基准电压的范例，因为负基准电压是极少被制造和使用的。也是为了简洁起见，我们不再像第 4 章那样推导具体的电路方程。其实，这些方程都已经被推导过了，而且使用了与前一章相同的分压器规则、叠加定理和其他定理。

表 5-1　以增益与偏移电压分类的范例

		偏移电压 < 0	偏移电压 = 0	偏移电压 > 0
同相	增益 > 1	范例 2（4.3.2 节）	同相放大器（3.2 节）	范例 1（4.3.1 节）
	增益 = 1	5.4 节	同相缓冲器	
	增益 < 1		5.2 节	5.3 节
	增益 = 0	电压基准源		
反相	增益 < −1	5.7 节	5.5 节	5.6 节
	增益 ⩾ −1	范例 4（4.3.4 节）	反相放大器（3.3 节）	范例 3（4.3.3 节）

61

显然还应该再介绍一些电路，尤其是衰减器方面的电路。为了有一套完整的工具，以便能理解设计过程中所遇到的增益与失调电压之间的每一个组合，设计者就需要知道除了他们最熟悉的电路（反相和同相放大器以及同相缓冲器）以外的更多范例。第 4 章给出的那四个范例扩充了大家所熟悉的基本电路，我们在这一章将给出其余的范例。但本章不再介绍电压基准源。

5.2　零偏移的同相衰减器

在所有这些新的范例中，最简单的是同相衰减器的范例（见图 5-1）。它是利用分压器原理（2.3 节）再增加一个单位增益的运放缓冲器而构成的。

62

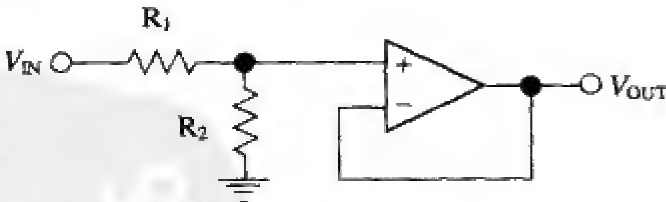


图 5-1　同相衰减器：$V_{OUT} = mV_{IN}$，$m = R_2/(R_1 + R_2)$

5.3 正偏移的同相衰减器

具有正偏移电压的同相衰减器范例（见图 5-2）是由同相衰减器经过很小的改动得到的，这就是增加了第二个输入端，用做基准电压的接入，而这个基准电压也将被分压器所衰减。

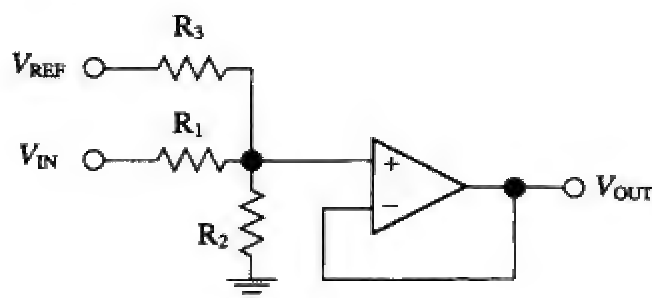


图 5-2 正偏移的同相衰减器：$V_{OUT} = mV_{IN} + b$，$m = (1/R_1)/(1/R_1 + 1/R_2 + 1/R_3)$，$b = V_{REF} \times (1/R_3)/(1/R_1 + 1/R_2 + 1/R_3)$

5.4 负偏移的同相衰减器

具有负偏移电压的同相衰减器范例（见图 5-3）是同相缓冲器的另一个经过稍微改动之后的电路。在这个范例中，基准电压不是通过叠加接入到同相输入端的，而是通过反相放大级接入到反向输入端的。这里唯一的限制是，基准电压的增益必须等于或大于运放的稳定增益。

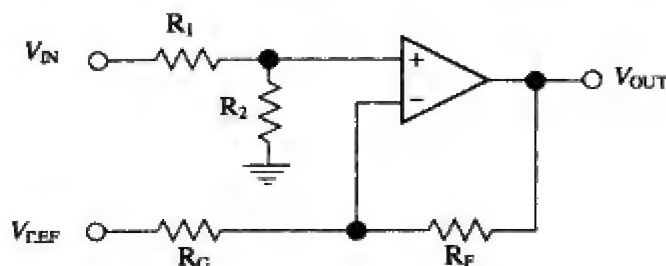


图 5-3 负偏移的同相衰减器：$V_{OUT} = mV_{IN} - b$，$m = [R_2/(R_1 + R_2)] \times [1/(R_F/R_G)]$，$b = V_{REF} \times (R_F/R_G)$

5.5 零偏移的反相衰减器

在所有范例中，这是最经常出现设计错误的电路。许多没有经验的设计者试图用外推的方法，通过使 R_G 大于 R_F 而把一个反相放大级变成一个衰减器，但却建成了一个不稳定的电路。对这一问题的最简单的解法是使用一个分压器，再后随一个单位增益缓冲器，如 5.2 节中叙述的那样。如果一定需要反相放大级，那也可以用一个类似的方法：在反相放大级的输入端增加一个分压器。

该电路的电阻之间的关系非常简单易懂，我们可以参阅图 5-4。R_{IN} 被分裂成 R_{INA} 和 R_{INB}，但两者之和不可大于 R_F。在增加了 R_{ATTEN} 之后，这一级的有效衰减值可以取任意所需的值，而电路中由 R_{INB} 和 R_F 构成的增益总是在 1~2 之间。

63

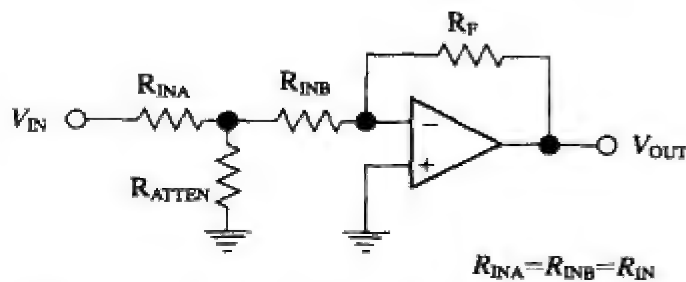


图 5-4 零偏移的反相衰减器：$V_{OUT} = -mV_{IN}$，$m = (R_F \times R_{ATTEN})/[R_{IN} \times (R_{IN} + R_{ATTEN})]$

5.6 正偏移的反相衰减器

如果一个反相衰减器需要有正偏移电压，就可以把 5.5 节和 5.2 节结合起来（见图 5-5）。但应该知道，偏移电压也将以 V_{IN} 同样的衰减因子而衰减。

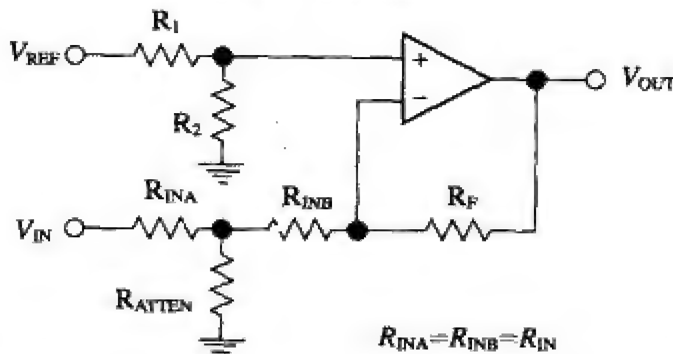


图 5-5 正偏移的反相衰减器：$V_{OUT} = mV_{IN} + b$，$m = (R_F \times R_{ATTEN})/[R_{IN} \times (R_{IN} + 2R_{ATTEN})]$，$b = V_{REF} \times [R_2/(R_1 + R_2)] \times [1 + R_F/(R_{IN} + R_{IN} \| R_{ATTEN})]$

5.7 负偏移的反相衰减器

如果反相衰减器要求有负偏移电压，就可以把基准电压加到反相输入端上，这实际上使用了反相输入端上电压相加的方法（见图 5-6）。这里再想说一遍，必须保证 V_{REF} 放大通路上的增益大于 1，否则将产生不稳定。 [64]

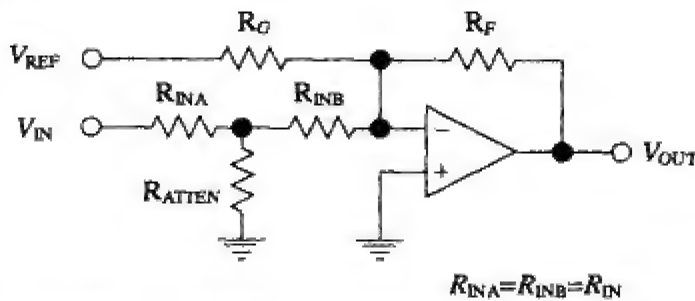


图 5-6 负偏移的单位增益反相放大器：$V_{OUT} = mV_{IN} - b$，$m = (R_F \times R_{ATTEN})/[R_{IN} \times (R_{IN} + 2R_{ATTEN})]$，$b = V_{REF} \times R_F/R_G$

5.8 小结

上面这些电路应该能为设计者提供一种设计任何接口电路的方法。当然，这些放大和偏移电路的主要用途还是在输入电压与数据转换器之间的接口电路。设计者也许还要在接口电路中加入滤波功能，这将在后面几章中讨论。 [65]

第 6 章 反馈与稳定性理论

Ron Mancini

6.1 为什么要研究反馈理论

所有运放的增益都随频率的增加而下降，而增益的下降又引起精度的下降，这是因为理想运放的假设（$a \Rightarrow \infty$）不再成立。对于大多数实际的运放，在频率达到 10Hz 以前开环增益就开始下降了。所以，为了能够预测运放的闭环特性，就必须理解反馈。在实际应用中，运放的操作是通过反馈实现的，而且，运放的这种操作还与运放在给定频率点的开环增益有关。设计者必须理解反馈理论，以便能对任何开环增益和任何频率点的电路响应进行预测。

分析工具与药物是有些相似的，因为两者都让人不快，但又不可没有。药物往往味苦，或者有副作用。对于分析工具，我们需要付出大量艰苦的努力，才能掌握、使用并取得成果。药物帮助身体与疾病作斗争，而分析工具帮助我们理解和设计反馈电路。

本章给出的对分析工具的描述只是对其中最重要内容的一个概述。这个概述可达到的详细程度，在无需阅读其他资料的前提下，足以指导你下一步的学习。当然，对这一领域的深入研究，将需要阅读本书后面的参考文献以及与之相关的数千篇文献。阿司匹林这种家庭中使用的药品，加上良好的保健习惯，可以应对大多数的健康问题，而这些分析工具也同样可以解决大多数的电路设计问题。

67

理想运放电路的设计是可以不用反馈分析工具的，但这些电路只限于低频下使用。我们只有理解了反馈分析工具，才可以更好地理解像振铃和振荡这样的 AC 响应。

6.2 框图数学与操作

电子系统和电路经常用框图来表示，而框图有它一套独特的代数和变换规则[1]。我们使用框图，是因为它是一种简便的图形表示法，可以用来描述实际系统的输入与输出之间的因果关系。框图也可以用来方便地描述元件之间的功能关系。我们并不需要对框图的功能有详细的了解就可以对框图进行操作。

每个框的输入阻抗被假设为无穷大，因而避免了负载的问题。而且，每个框的输出阻抗被假设为零，因而每个框都有很高的扇出。实际的阻抗值是由系统设计者确定的，所以这种扇出的假设总是成立的，因为框图设计者总要遵照系统设计者的规定。每个框的功能是把输入量与框内的量相乘（见图 6-1），除非框内另有说明。框内的量可以是一个常数，如图 6-1c 那样，也可以是一个包含拉普拉斯变换的复杂的数学函数。这些框可以执行以时间为变量的操作，比如微分和积分。

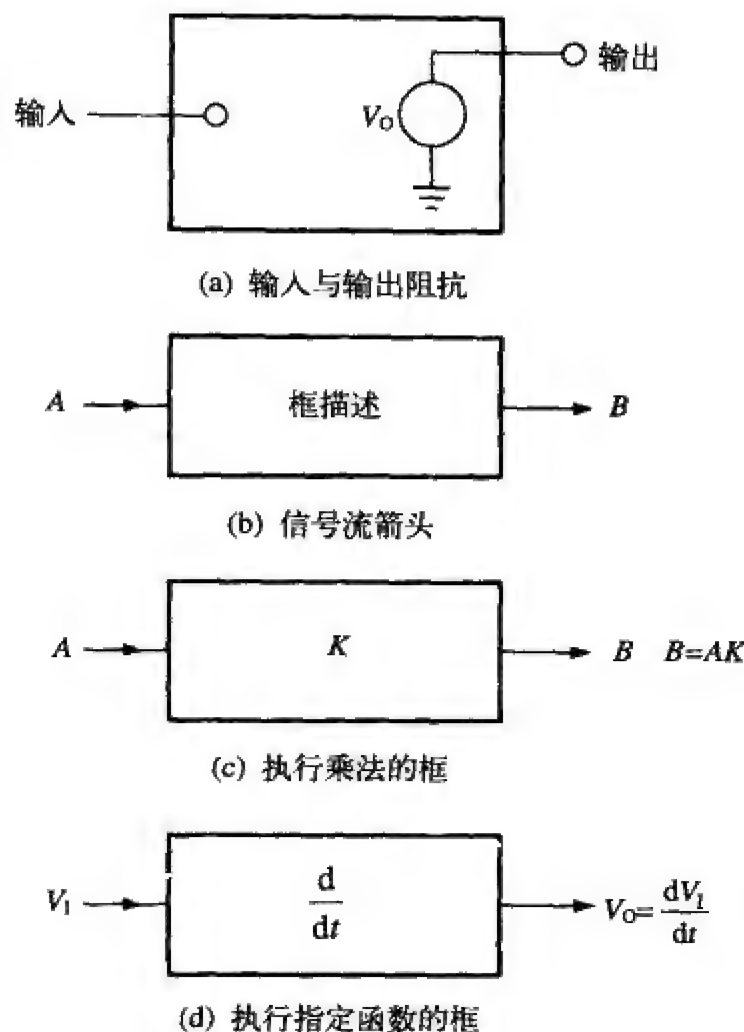


图 6-1 框的定义

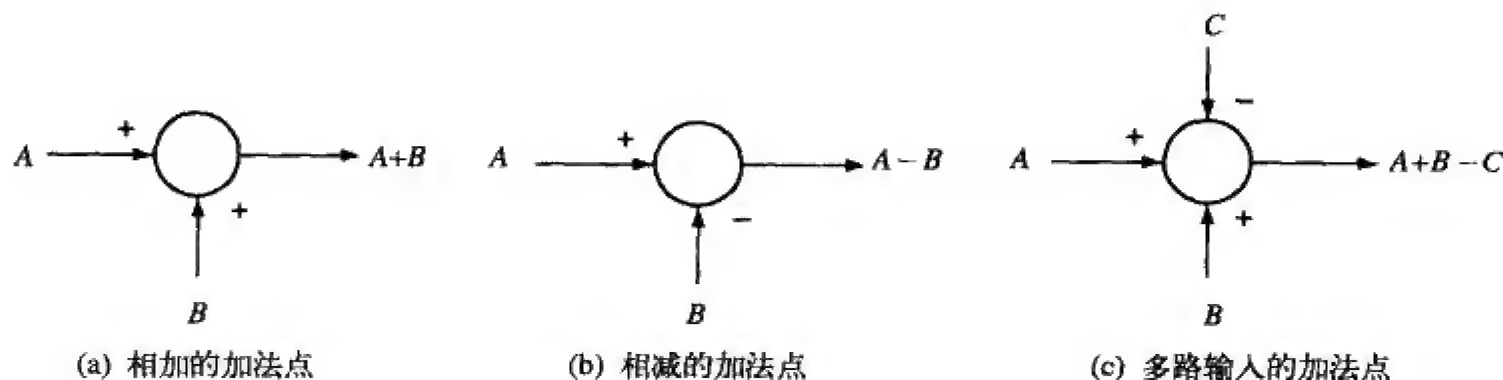


图 6-2 加法点

加法和减法是用特殊的框完成的，这个框叫*加法点*。图 6-2 给出了几个加法点的例子。加法点可以有无数个输入，可以完成加或减，也可以混合使用正负号，因此可以在一个加法点内同时完成加法和减法。图 6-3 对典型控制系统中的一些术语作了定义，而图 6-4 对典型的电子反馈系统中的术语作了定义。多环路的反馈系统（见图 6-5）看起来很吓人，但可以通过列出方程并求解 V_{OUT}/V_{IN} 而把它们简化为一个单环路反馈系统，如图 6-5 所示。把多环路反馈系统化简为单环路反馈系统的一种比较简单的方法是：遵循和使用框图的变换规则，这就是图 6-6 中的情况。

68 ~ 69

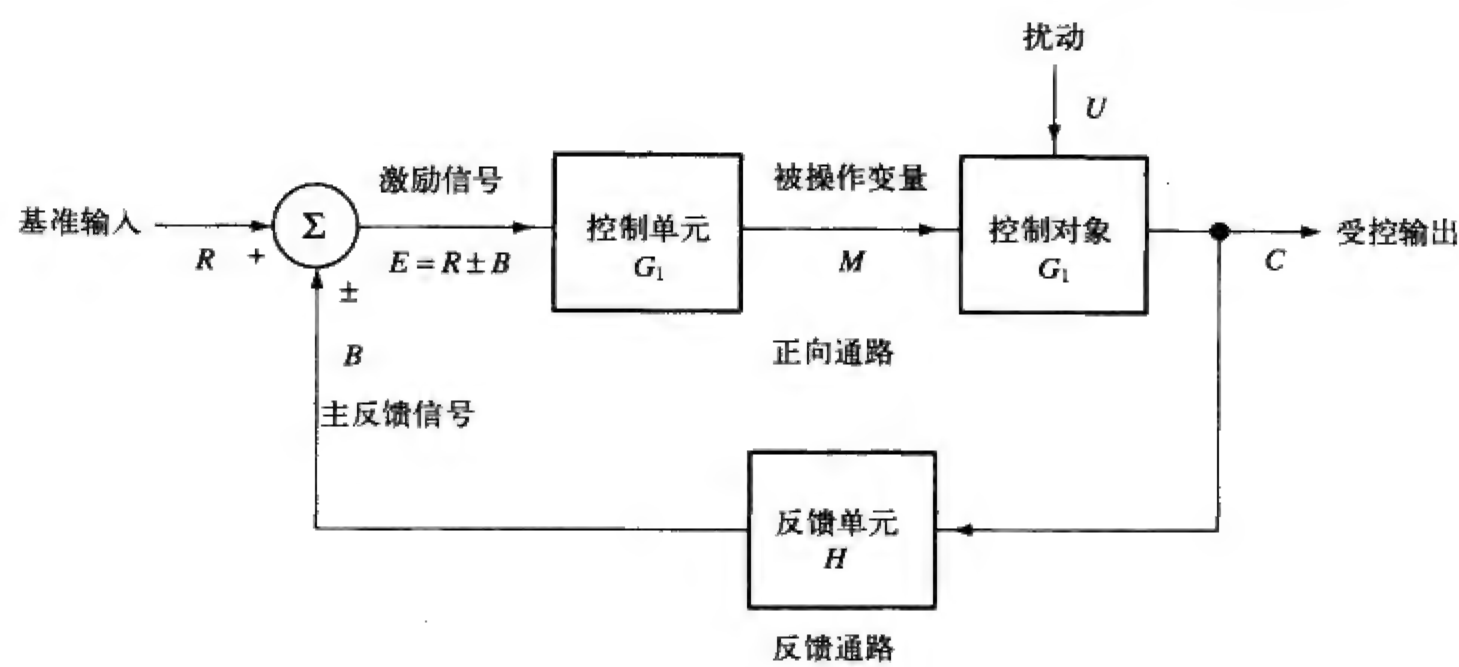


图 6-3　控制系统术语的定义

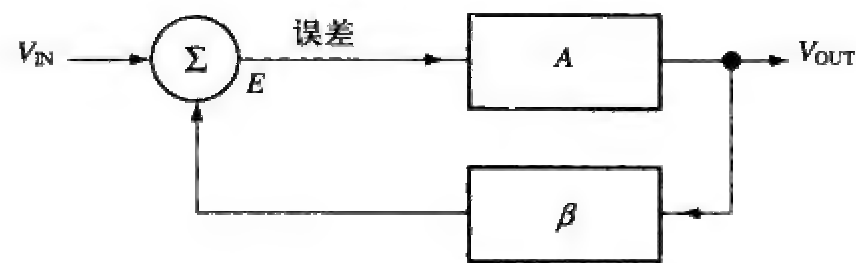


图 6-4　电子反馈电路的定义

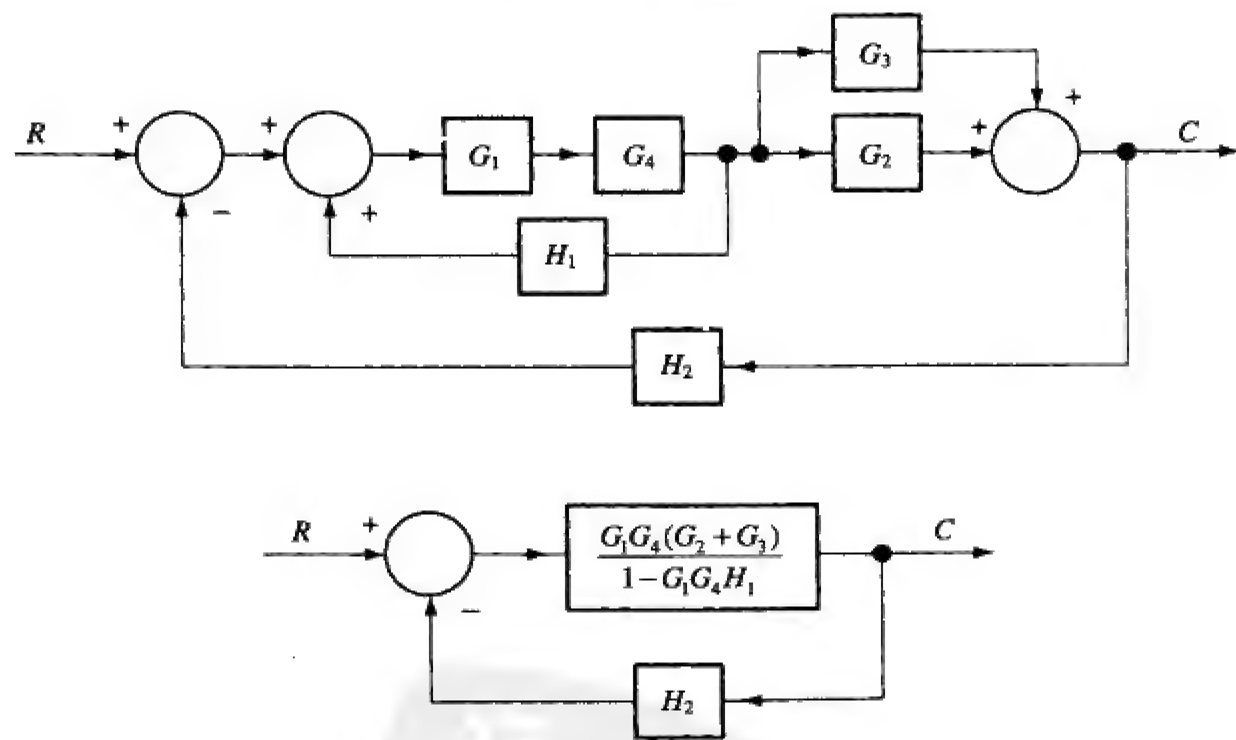


图 6-5　多环路反馈系统

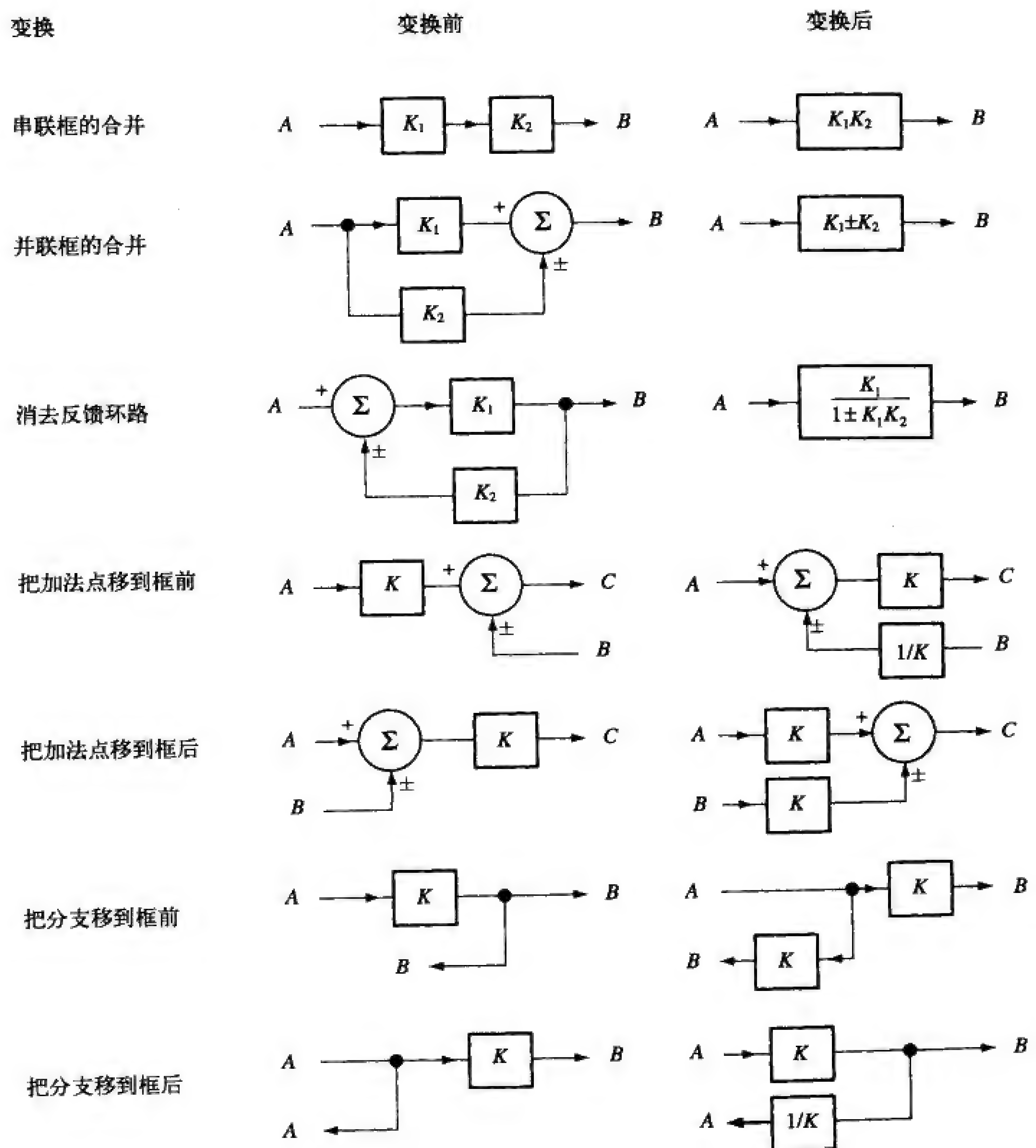


图 6-6 框图的变换

框图有下面的简化规则。

- 合并串联框。
- 合并并联框。
- 消去内部反馈环路。
- 左右移加法点。

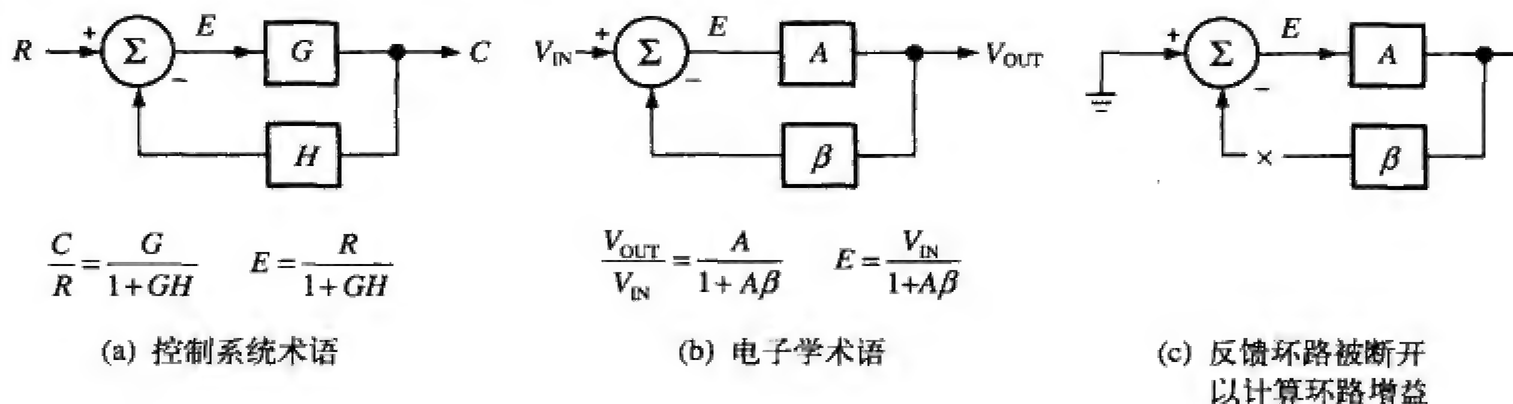
- 左右移分支点。
- 重复上述步骤，直至达到典范形式。

图 6-6 给出了框图的各种变换规则。框图变换的目的是把框图简化到典范形式，因为典范形式的反馈环路是反馈环路中最简单的，而且典范形式的分析方法已经得到了严格的论证。由于所有的反馈系统都可以化简到典范形式，所以，所有的反馈系统都可以用同一种数学过程进行分析。对于反馈系统的每一个输入，都存在一个对应的典范环路；虽然稳定性的动态特性是与输入无关的，但输出结果是依赖于输入的。在一个多输入的反馈系统中，我们可以对每一个输入进行独立的输出响应分析，然后通过叠加原理把它们加在一起。

6.3 反馈方程与稳定性

图 6-7 画出了反馈环路的典范形式，并标注了控制系统和电子系统的术语。这两套术语没有什么不同，只是面向不同的系统工程师。但它们的数学过程是有含义的，而且对两套术语是完全一样的。在这里的分析中，我们将使用电子学术语和负反馈的符号，因为在下面几章中将要讨论的是电子学方面的应用。

70 ~ 72



(a) 控制系统术语 (b) 电子学术语 (c) 反馈环路被断开以计算环路增益

图 6-7 控制与电子学的典范反馈系统的比较

典范系统的输出方程可以写为式 (6-1)：

$$V_{OUT}=EA \tag{6-1}$$

误差方程可以写为式 (6-2)：

$$E=V_{IN}-\beta V_{OUT} \tag{6-2}$$

利用式 (6-1) 和式 (6-2)，可以得到式 (6-3)：

$$\frac{V_{OUT}}{A}=V_{IN}-\beta V_{OUT} \tag{6-3}$$

合并同类项后，可以得到式 (6-4)：

$$V_{OUT}\left(\frac{1}{A}+\beta\right)=V_{IN} \tag{6-4}$$

对上式整理后，可以得到反馈系统的经典形式 [式 (6-5)]：

$$\frac{V_{OUT}}{V_{IN}}=\frac{A}{1+A\beta} \tag{6-5}$$

当式(6-5)中的量 $A\beta$ 变得相对于1来说非常大的时候，这个1就可以被忽略，因而式(6-5)简化为式(6-6)，这就是理想反馈方程。在 $A\beta >> 1$ 的条件下，系统的增益是由反馈因子 β 确定的。我们通常使用稳定的无源元件来实现这个反馈因子。因此，在理想状态下，闭环增益是可预测的和稳定的，因为 β 是可预测的和稳定的。

$$\frac{V_{OUT}}{V_{IN}}=\frac{1}{\beta} \tag{6-6}$$

$A\beta$ 这个量非常重要，所以我们给它一个特别的名称：**环路增益**。在图6-7c中，当把输入电压接地（对于电流输入，则为开路）和把环路断开时，所计算出的增益就是环路增益 $A\beta$。应该知道，这里所使用的是复数，而复数有幅度和方向。当环路增益接近-1，或者用数学表示为 $1\angle -180°$ 时，式（6-5）即趋于 $1/0 \Rightarrow \infty$。这时，电路的输出将沿着一条直线方程，以最大的速度趋于无穷大。如果输出不受能量的限制，这个电路将摧毁整个世界。幸好，电路是有能量限制的，所以当电路到达某个限制状态后就不再向前。

73

当电路的输出接近电源电压时，电路中的有源器件会呈现出非线性现象，而这个非线性把增益降低到使环路增益不再等于 $1\angle -180°$。这个时候，电路可以做两件事：第一，电路可以在到达电源电压后稳定在那里；第二，电路可以反转方向（因为存储的电荷将迫使输出电压继续改变），奔向电源的负端。

第一种状态，即电路稳定在电源电压上，被叫做**锁定**（lookup）：电路将一直停留在锁定状态，直到电源被切断。第二种状态，即电路在电源的两个端电压之间来回跳动，被叫做**振荡**。应该知道，环路增益 $A\beta$ 是唯一确定电路或系统稳定性的因素。在计算环路增益时，输入是被接地或断开的，所以，输入对稳定性没有任何影响。

在对式（6-1）和式（6-2）进行合并和整理之后，可以得到式（6-7）。这是系统或电路的误差方程：

$$E=\frac{V_{IN}}{1+A\beta} \tag{6-7}$$

首先可以看出，误差信号是与输入信号成正比的。这是预期的结果，因为较大的输入信号产生较大的输出信号，而较大的输出信号需要较大的驱动电压①。误差将随着环路增益的增加而减小，因此，大的环路增益对于降低误差是有好处的。

6.4 反馈电路的伯德分析法

H. W. 伯德（Bode）提出了一种用于反馈放大器分析的快速、精确和简单的方法，他把这一技术写成了一本书，于1945年出版[2]。在伯德这本书问世的时候，运算放大器还没有发明出

① 指误差信号 E。——译者注

来，但在一般的分类中，运放属于反馈放大器，所以，运放可以容易地用伯德的方法进行分析。在分析反馈电路时所用到的数学运算是很复杂的，因为这些运算包含了乘法和除法。但伯德发明的伯德图方法通过使用图形技术而简化了分析。

74

伯德方程是一些对数方程，它们的形式为 $20\lg[F(\omega)] = 20\lg[|F(\omega)|] +$ 相角。那些通常需要乘法和除法的计算，现在可以用加减法来完成，因为这些都是对数方程。加法和减法可以用作图来完成，因而方便了计算，同时又给设计者提供了图形化的电路性能。式（6-8）是针对图6-8中那个低通滤波器写出的。

$$\frac{V_{OUT}}{V_{IN}}=\frac{\frac{1}{Cs}}{R+\frac{1}{Cs}}=\frac{1}{1+RCs}=\frac{1}{1+\tau s} \tag{6-8}$$

其中，$s = j\omega$，$j = \sqrt{-1}$，$RC = \tau$。

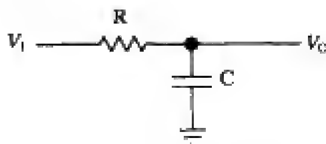


图 6-8　低通滤波器

这个传递函数的幅度为 $|V_{OUT}/V_{IN}| = 1/\sqrt{1^2+(\tau\omega)^2}$ 。当 $\omega = 0.1/\tau$ 时，幅度 $|V_{OUT}/V_{IN}| \approx 1$；当 $\omega = 1/\tau$ 时，幅度等于 0.707；当 $\omega = 10/\tau$ 时，幅度 ≈ 0.1。我们用直线近似法把这几个点画在了图6-9中。图中的负斜率为−20dB/十倍频，也就是−6dB/倍频。幅度曲线在与转折点相交之前画成了一条水平线，这个转折点位于 $\omega = 1/\tau$ 处。负斜率是从这个转折点开始的，因为幅度是从这一点开始下降的。在频率非常低的时候，增益等于 1，也就是 0dB；在转折频率处，增益等于 0.707，也就是−3dB；在更高的频率区，增益保持以−20dB/十倍频的斜率下降。

75

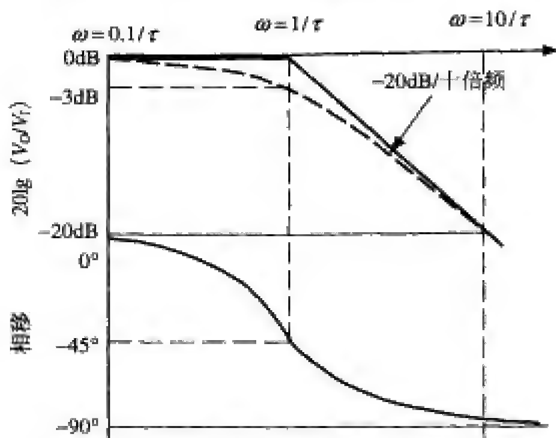


图 6-9　低通滤波器传递函数的伯德图

这个低通滤波器的相移，或者其他任何传递函数的相移，都是用式（6-9）计算的[①]：

$$\phi = \arctan\left(\frac{\text{实部}}{\text{虚部}}\right) = -\arctan\left(\frac{\omega\tau}{1}\right) \tag{6-9}$$

相移的近似表示是非常困难的，因为正切函数是非线性的。一般情况下，我们只需知道一个有源电路在 0dB 交点附近的相位信息，因而就减少了计算量。这个滤波器的相移也被画在了图 6-9 中，而且我们都记得，90° 的正切为∞，60° 的正切为 $\sqrt{3}$，30° 的正切为 $\sqrt{3}/3$。记住这三点的正切值就可画出近似的相移曲线。

出现在分母中的转折点叫做*极点*，极点引起增益曲线下降。与此相反，出现在分子中的转折点叫做*零点*，零点使增益曲线上升。当传递函数中有多个零极点时，各个零极点是分别作图的，然后把各个零极点的曲线用作图的方法加在一起。如果多个零极点或者一对零极点有相同的转折点，那么它们的图形是互相重叠的。多重极点或多重零点使斜率变成 20dB/十倍频的整数倍。 [76]

图 6-10 中的带阻滤波器是一个具有多个零极点的传递函数的例子。我们把这个带阻滤波器的传递函数写在式（6-10）中：

$$G = \frac{V_{\mathrm{OUT}}}{V_{\mathrm{IN}}} = \frac{(1+\tau s)(1+\tau s)}{2\left(1+\dfrac{\tau s}{0.44}\right)\left(1+\dfrac{\tau s}{4.56}\right)} \tag{6-10}$$

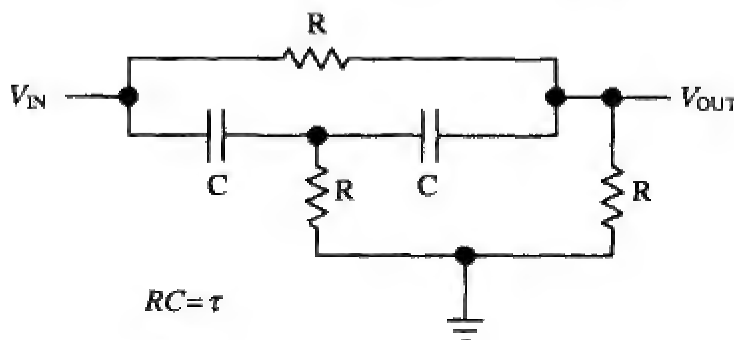


图 6-10 带阻滤波器

图 6-11 中画出了各个极点和零点的曲线图；图 6-12 是组合的零极点图。

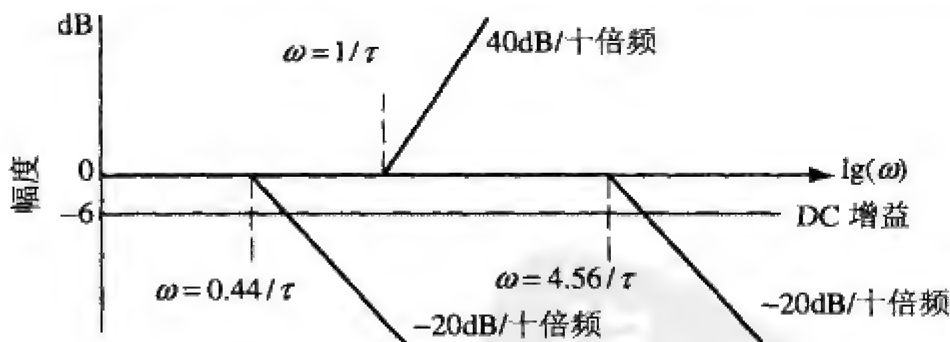
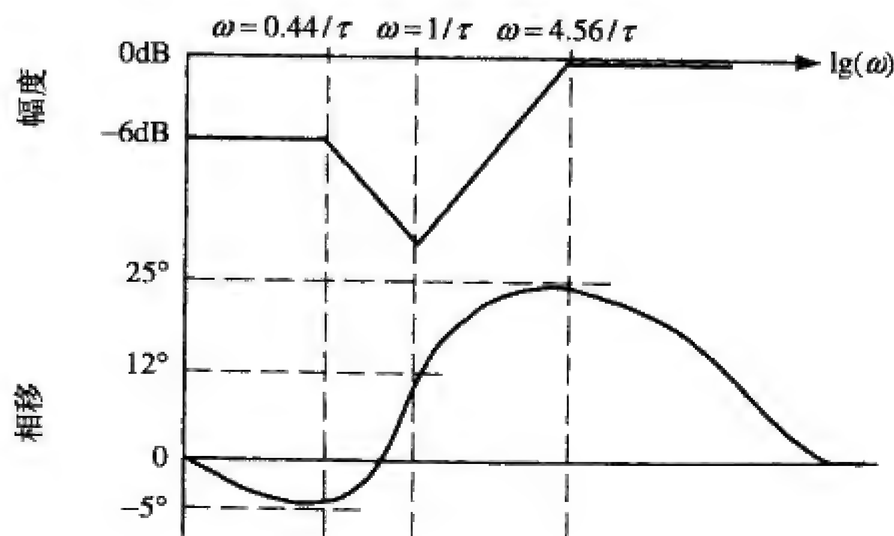


图 6-11 一个带阻滤波器的各个零点和极点的曲线

① 式（6-9）中的 $\omega\tau/1$ 由式（6-8）令 $s=j\omega$ 导出。——译者注



77

图 6-12　一个带阻滤波器的零极点组合曲线

在图 6-11 的零极点曲线图中，可以看到 DC 增益等于 1/2，这个增益被画成了从-6dB 截距开始的一条水平线。有两个零点出现在同一转折频率处，因而相加成 40dB/十倍频的斜率。两个极点的曲线画在了它们位于 $\omega = 0.44/\tau$ 和 $\omega = 4.56/\tau$ 的两个转折频率处。图 6-12 中的组合幅度曲线与幅度轴相交于-6dB，这是由于 DC 增益的原因，然后在第一个极点处转折向下。当幅度曲线到达双重零点时，第一个零点与第一个极点相抵消，而第二个零点使曲线转折向上。向上的斜率一直行进到第二个极点的转折频率点，此时第二个极点与第二个零点相互抵消。从这一频率点开始，幅度曲线进入平坦区。

当所有的零极点都相距很远，也就是十倍频或更大时，它们的伯德图是很容易画出的。随着零极点之间越来越靠近，曲线图就越来越难画。由于正切函数的原因，相位曲线变得尤其难画。但如果首先挑选一些最重要的频率点，画出它们的简图，也可以得到非常不错的近似[3]。伯德图可以使设计者对零极点的位置有非常好的了解，而且，在对可能使用的补偿技术进行快速性能评估的时候，也是非常有价值的。当情况变得很关键的时候，就必须进行精确的计算和绘图，以得到精确的结果。

我们来考虑式（6-11）：

$$\frac{V_{\mathrm{OUT}}}{V_{\mathrm{IN}}} = \frac{A}{1+A\beta} \tag{6-11}$$

对式（6-11）取对数后，可以得到式（6-12）：

$$20\lg\left(\frac{V_{\mathrm{OUT}}}{V_{\mathrm{IN}}}\right) = 20\lg(A) - 20\lg(1+A\beta) \tag{6-12}$$

如果 A 和 β 中都不包含零极点，那就不存在转折点。这样，式（6-12）的伯德图看起来就像图 6-13 那样。由于没有极点提供负相移，所以电路是不会振荡的。

所有实际的放大器都有许多极点，但这些极点一般都是被内部补偿了的，因此，这些放大器都表现为只有一个单极点。这样的放大器会有一个类似于式（6-13）那样的表达式：

78

$$A=\frac{a}{1+\mathrm{j}\dfrac{\omega}{\omega_a}} \tag{6-13}$$

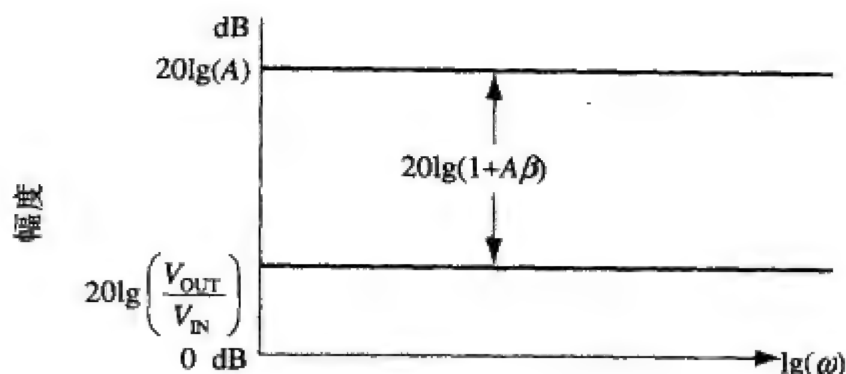


图 6-13 当式（6-12）中没有零极点时

图 6-14 中画出了这种单极点放大器的增益曲线。

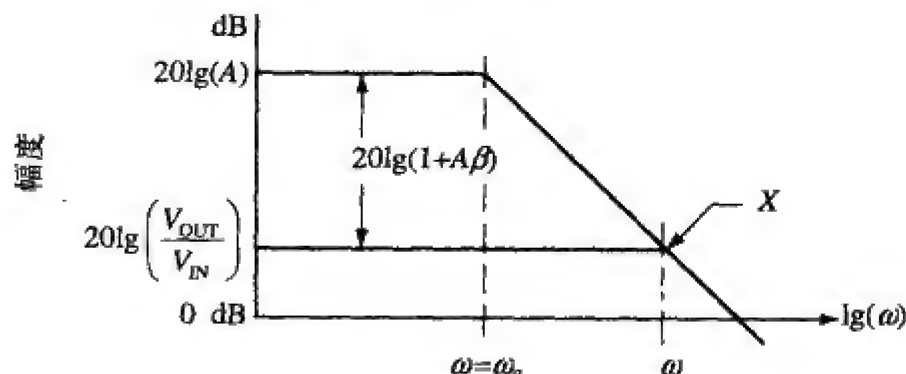


图 6-14 当式（6-12）中有一个单极点时

放大器的增益 A 与幅度轴相交于 20lg(A)，并且在 $\omega = \omega_a$ 处以−20dB/十倍频的斜率转折向下。这个负斜率将在大于转折点 $\omega = \omega_a$ 的所有频率区内一直继续下去。闭环电路的增益与幅度轴相交于 20lg(V_{OUT}/V_{IN})，由于增益中既没有零点也没有极点①，所以闭环电路的增益是一个常数。这个常数一直延伸并与放大器的增益曲线相交于 X 点。在与放大器增益曲线相交之后，闭环增益便跟随放大器增益而向下，因为现在的电路增益完全由放大器所确定。

79

实际上，闭环增益在 X 点之前就开始下降了，当到达 X 点时已经下降了 3dB。在点 X，闭环增益与放大器增益之间的差值为 3dB，也就是说，在式 (6-12) 中，后面的那一项−20lg $(1 + A\beta)$ = −3dB。3dB 的幅度等于 $\sqrt{2}$，因此有 $\sqrt{1+|A\beta|^2}=\sqrt{2}$。去除根号之后，就可得到 $|A\beta| = 1$。有一种方法[4]把相移和稳定性与闭环增益曲线的斜率关联了起来，但我们在这里只讨论伯德图的方法。此外，M. E. Van Valkenberg 对零极点以及零极点之间的相互作用做了非常精辟的讨论[5]，其行文如优美的散文，使讨论变得生动活泼。

① 零极点位于这一频率区的高端。——译者注

6.5　环路增益曲线是理解稳定性的关键

稳定性是由环路增益决定的，当 $A\beta = -1 = 1\angle -180°$ 时，就出现不稳定或振荡。如果增益的幅度超过 1，一般会因电路的非线性而减小到 1，所以，振荡一般是在增益幅度超过 1 的情况下产生的。

我们先来考虑振荡器的设计，而振荡器是依靠非线性来降低增益幅度的。如果工程师是在标称的电路条件下设计出增益幅度等于 1 的电路，那么在最坏情况下，电路的增益幅度将下降到小于 1，使振荡停止。因此，严谨的工程师总是在最坏情况下设计出增益幅度等于 1 的电路，同时也就知道在最优条件下的增益幅度将比 1 大很多。这些工程师依靠了电路的非线性把增益幅度降低到恰当的数值，而他们所付出的代价是得到了较差的失真性能。有时候，会采用一种折中的设计方法，这就是，在反馈环路里加入一个像灯泡那样的非线性元件，以便通过对增益的控制来避免产生失真。

有些高增益的控制系统总是使用大于 1 的增益幅度，但这些系统是通过对相移的处理来避免振荡的。那些把放大器推向极优频率特性的放大器设计者必须特别小心，不可使环路增益的相移积累到 180°。过冲和振铃的问题会出现在环路增益到达 180° 相移之前，所以，放大器设计者必须对环路的动态特性保持密切的注视。振铃和过冲的问题将在下一节讨论，这一节将强调如何防止振荡。

80

式（6-14）是许多电路所具有的环路增益传递函数的形式，我们将给出详细分析：

$$A\beta = \frac{K}{[1+\tau_1 s][1+\tau_2 s]} \tag{6-14}$$

式中的 K 是 DC 增益，而 DC 增益是一条截距等于 20lg（K）的直线。我们把式（6-14）的伯德图示于图 6-15 中。图中画出了它的两个转折点 $\omega = \omega_1 = 1/\tau_1$ 和 $\omega = \omega_2 = 1/\tau_2$。每个转折点给曲线增加−20dB/十倍频的斜率，而且在转折点处积累起了 45° 的相移。由于这个传递函数有两个转折点，所以被称为双斜率传递函数。当曲线穿越 0dB 时的斜率指出了电路的相移和产生振荡的可能性。应该知道，一个单斜率的曲线只能积累起 90° 的相移，所以，当传递函数以一个单斜率的速率穿越 0dB 时，是不会振荡的。但是，一个双斜率系统可以积累起 180° 的相移，因此，一个具有双斜率或更大斜率的传递函数是可能振荡的。

一个单斜率曲线在穿越 0dB 时是稳定的，而一个双斜率或更大斜率的曲线在穿越 0dB 时，根据所积累相移的大小，可以是稳定的，也可以是不稳定的。图 6-15 中定义了两个稳定性术语：相位裕度 ϕ_M 和增益裕度 G_M。在这两个术语中，相位裕度要重要得多，因为相移是稳定性的关键所在。相位裕度是对实际的相移与理论上引起振荡所需要的 180° 相移之间差值的一种度量，而且，相位裕度的测量和计算是在 0dB 穿越点上进行的。增益裕度的测量与计算是在 180° 相位穿越点上进行的。相位裕度可以用式（6-15）来表示：

81

$$\phi_M = 180 - \arctan(A\beta) \tag{6-15}$$

图 6-15 中的相位裕度非常小，大约只有 20°，所以很难从伯德图上进行测量和预测。设计者也许不希望有 20° 的相位裕度，因为这样的一个系统会有很大的过冲和振铃；这一情况同时

也指出，在对很小的相位裕度进行计算时需要非常仔细。这个电路本身是稳定的，不会振荡，因为相位裕度是正的。而且，具有最小相位裕度的电路有最高的频率响应和最大的带宽。

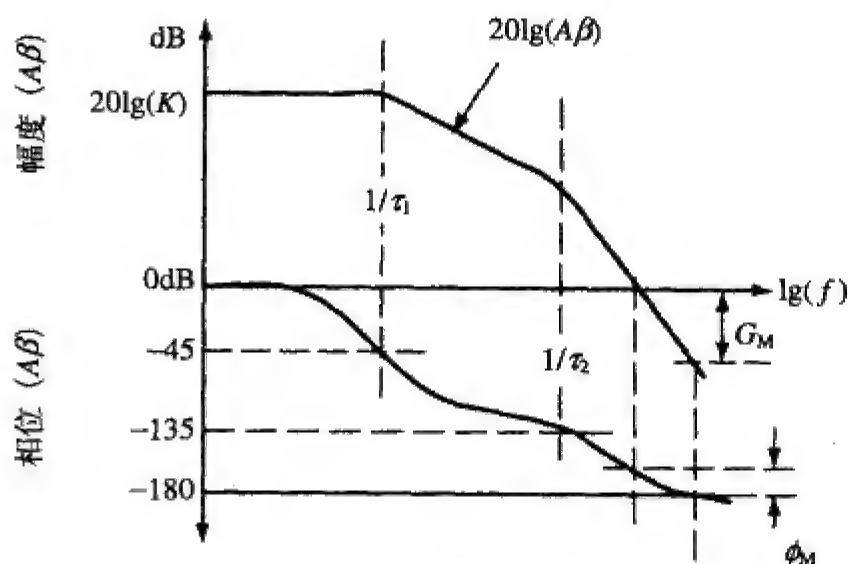


图 6-15 式（6-14）的幅度与相位曲线

如果把环路增益增加到 $K + C$，就使幅度曲线向上平移，如图 6-16 所示。如果极点的位置保持不变，那么相位裕度就会像图中那样减小到零，电路就会振荡。这个电路处于这种情况下是非常不好的，因为由于制造中的容差和电路的最坏情况，当你希望它放大时，它会振荡；当你希望它振荡时，它会放大。

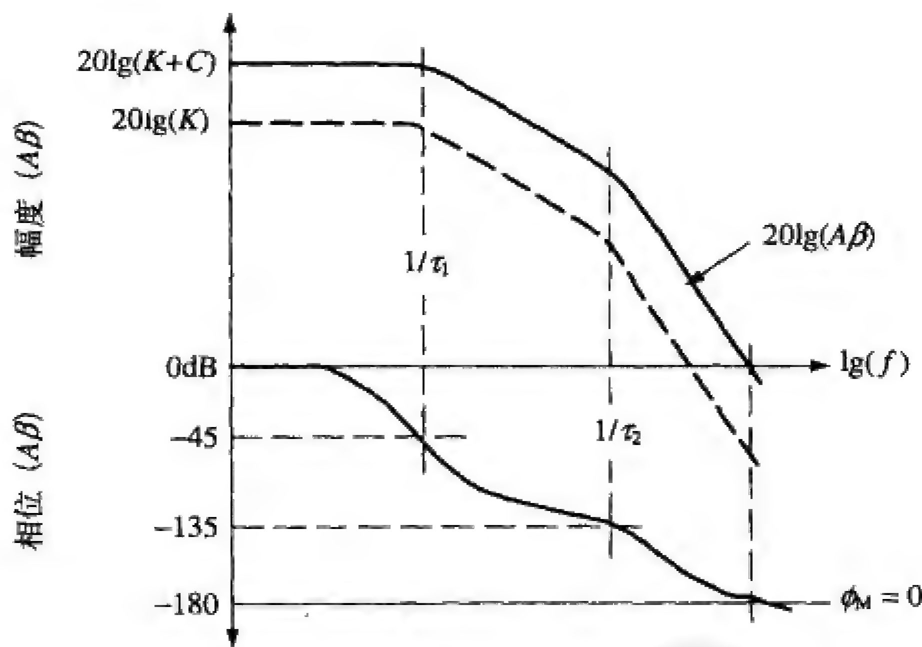


图 6-16 当环路增益增加到 $K + C$ 时的幅度与相位曲线

82

图 6-17 中的两个电路极点靠得比较近，结果是相移积累得比较快。图中的相位裕度等于零，这是因为环路增益的相移在幅度穿越 0dB 之前就已经达到了 180°。这个电路是要振荡的，但又不是一个非常稳定的振荡器，因为在 180° 相移附近的过渡区内显得非常平缓。稳定的振荡器在穿越 180° 时要有一个非常突变的过程。

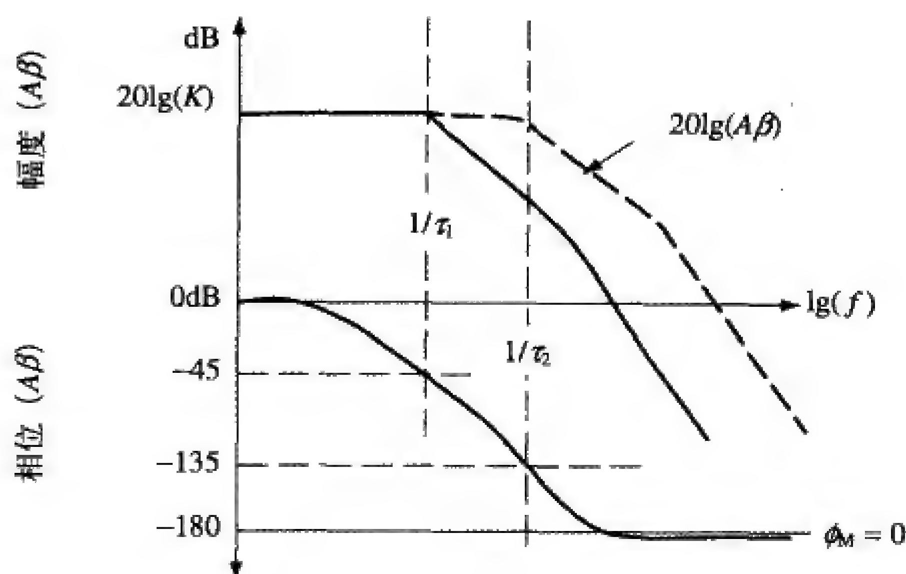


图 6-17　极点距离减小后的环路增益的幅度与相位曲线

当闭环增益增加时，反馈因子 β 就减小，因为在理想情况下 $V_{OUT}/V_{IN} = 1/\beta$。这又使环路增益 $A\beta$ 下降，所以稳定性就增加。换句话说，增加闭环增益会使电路更加稳定。如果不是振荡器设计者，稳定性就不是很重要，因为对于线性放大器而言，那些离开振荡很远时所发生的过冲和振铃，就已经是不可容忍了。关于过冲和振铃的情况将在下面讨论。

6.6　二次方程和振铃与过冲的预测

二次方程是反馈系统分析中最常用的近似方法，因为它所描述的是包含两个极点的电路。所有实际的电路都要比两个极点更复杂，但除了其中的一小部分电路外，其余的都可以表示为一个两极点的等值电路。二次方程在电子学和控制技术中得到了最广泛的描述[6]。

83

$$(1+A\beta)=1+\frac{K}{(1+\tau_1 s)(1+\tau_2 s)} \tag{6-16}$$

在对式（6-16）进行代数处理①之后，可以得到式（6-17）的形式：

$$s^2+s\frac{\tau_1+\tau_2}{\tau_1\tau_2}+\frac{1+K}{\tau_1\tau_2}=0 \tag{6-17}$$

在对式（6-17）与二次控制方程［式(6-18)］的对应项比较之后，可以得到阻尼系数 ζ 和固有频率 ω_N 的表达式：

$$s^2+2\zeta\omega_N s+\omega_N^2 \tag{6-18}$$

$$\omega_N=\sqrt{\frac{1+K}{\tau_1\tau_2}} \tag{6-19}$$

① 需要令上式等于零。——译者注

$$\zeta = \frac{\tau_1 + \tau_2}{2\omega_N \tau_1 \tau_2} \tag{6-20}$$

在对这些方程比较之后，可以得到以阻尼系数表示的相位裕度和百分比过冲的公式：

$$\phi_M - M = \arctan(2\zeta) \tag{6-21}$$

式（6-21）成立的条件是两个极点必须间隔很远。

84

我们把这两个最重要的等式画在了图 6-18 中[①]。这个曲线图可以使设计者在知道了增益和极点位置的时候，确定出相位裕度和过冲。

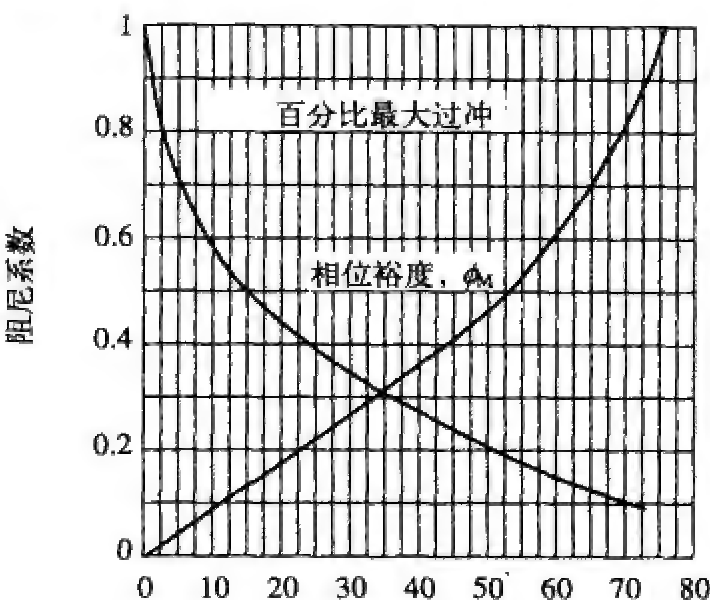


图 6-18 相位裕度和过冲与阻尼系数之间的关系曲线

在使用图 6-18 时，首先从计算出的阻尼系数开始，比如阻尼系数为 0.4，这就得到 25%的过冲和 42° 的相位裕度。如果设计者要求的电路指标是 5% 的最大过冲，那么阻尼系数必须为 0.78，这时的相位裕度是 62°。

参考文献

1. Williams Distefano Stubberud III. (1967). *Theory and Problems of Feedback and Control Systems.* Schaum's Outline Series. New York: McGraw-Hill.

2. Bode,H. W. (1945). *Network Analysis and Feedback Amplifier Design.* New York: Van Nostrand.

3. Frederickson, Thomas. (1988). *Intuitive Operational Amplifiers.* New York: McGraw-Hill.

4. Bower, J. L., and P. M. Schultheis. (1961).*Introduction to the Design of Servomechanisms.* 5.

5. Van Valkenberg, M. E. (1964). *Network Analysis.* Englewood Cliffs, NJ:Prentice-Hall.

6. Del Toro, V., and S. Parker. (1960).*Principles of Control Systems Engineering.* New York: McGraw-Hill.

85

① 原文未给出百分比过冲的公式。——译者注

第 7 章 非理想运放方程的导出

Ron Mancini

7.1 引言

运放中的误差来源有两类，用一般的分类方法可以分为 DC 误差和 AC 误差。DC 误差的例子有输入失调电压和输入偏置电流。DC 误差在运放可使用的频率范围内是保持恒定的，因此，输入偏置电流在 1kHz 下是 10pA，在 10kHz 下也是 10pA。由于 DC 误差具有恒定的和可控的性质，所以对它们的讨论将推迟到后面几章中进行。

AC 误差是易变的。我们在这里对 AC 误差进行分析的方法，是导出一组考虑到 AC 误差的非理想方程。AC 误差可以在 DC 状态下出现，但随着工作频率的增加，AC 误差会变得越来越糟。AC 误差的一个很好的例子是 CMRR（Common Mode Rejection Ratio，共模抑制比）。大多数运放都有一个确保的 CMRR 指标，但这个指标只在 DC 或非常低的频率下才有效。当我们进一步阅读数据手册时，可以发现 CMRR 会随着工作频率的增加而下降。归入 AC 误差的其他几个指标有输出阻抗、电源抑制比、峰到峰输出电压、差分增益、差分相位和相位裕度等。

差分增益是最重要的 AC 指标，因为其他的 AC 指标都是由差分增益导出的。在前面，我们一直把差分增益叫做*运放增益*或*运放开环增益*，我们将继续使用这些术语。在数据手册中，这个术语叫做*差分增益*。

正如前面几章中所说的，当频率增加时，运放的增益就降低，误差就增加。这一章将导出几个方程，用以说明增益的改变所产生的这些影响。我们将首先回顾基本典范反馈系统的稳定性，因为运放方程的导出使用了相同的技术。

放大器是用像晶体管这样的有源元件构建的。而晶体管的主要参数，比如晶体管的增益，是易于漂移的，此外，来自许多不同制造商的元件都存在初始的不精确性，因此，用这些元件构建的运放同样易于漂移和不精确。不过，这种漂移和不精确可以通过使用负反馈而得以减小甚至消除。运放电路就是采用了这种反馈的结构，使电路的传递方程与放大器本身的参数无关（几乎完全无关），而只取决于外部无源元件。外部无源元件可以采购成满足几乎任何漂移或精度的要求，限制这些无源元件使用的只是它们的成本和体积。

运放一旦加有反馈，运放电路就可能变为不稳定。有些放大器属于一种叫做*内部补偿运放*的类别，这些运放包含了一些有时被广告里说成可以避免不稳定的内部电容。虽然工作在指定条件下的内部补偿运放是不应该振荡的，但也有许多这样的电路仍然会有相对的不稳定性，这说明这些电路本身存在着很差的相位响应和易于产生振铃与过冲的问题。唯一绝对稳定的内部补偿运放只是那种躺在实验台上且未加电源的运放！所有其他的内部补偿运放都会在某些外部电路条件下产生振荡。

非内部补偿或者外部补偿的运放，在没有加上起稳定作用的外部元件时，是不稳定的。这种情况对许多应用是个缺点，因为这些运放需要增加额外的元件。然而，没有内部补偿的运放可以使高明的电路设计者完全地发挥出运放的全部性能。于是，设计者面临两种选择：采用已由 IC 制造商做了内部补偿的运放，或者由设计者自己对运放做外部补偿。除了由运放制造商做好补偿之外，其他的运放都必须在 IC 外面做补偿。非常有意思的是，为了满足要求很高的应用，内部补偿的运放也还需要进行外部补偿。

补偿是通过增加外部元件以修改电路的传递函数来实现的，并以此使电路变成无条件稳定。对运放进行补偿有几种不同的方法，每种补偿方法都有它的优点和缺点。我们必须对补偿以后的运放电路进行分析，以确定补偿的效果。此外，根据补偿对于闭环传递函数的改善效果，往往可以确定出哪种补偿方法会有最大的收效。 88

7.2 典范方程的回顾

一般性的反馈系统框图见图 7-1。这个简单的框图足以用来确定任何系统的稳定性。

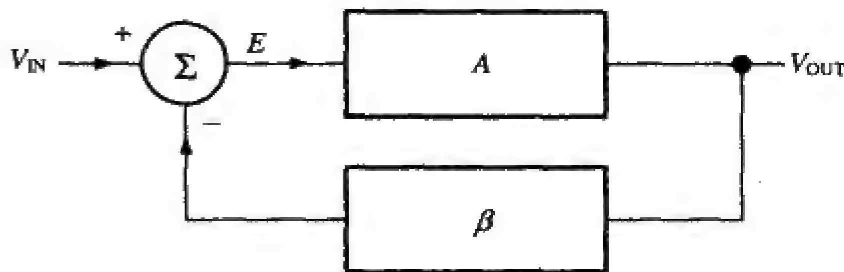


图 7-1 反馈系统的框图

把输出方程和误差方程重复如下：

$$V_{OUT} = EA \tag{7-1}$$

$$E = V_{IN} - \beta V_{OUT} \tag{7-2}$$

利用式（7-1）和式（7-2）可以得到式（7-3）：

$$\frac{V_{OUT}}{A} = V_{IN} - \beta V_{OUT} \tag{7-3}$$

合并同类项之后，可以得到式（7-4）：

$$V_{OUT}\left(\frac{1}{A} + \beta\right) = V_{IN} \tag{7-4}$$

把各项整理之后，可以得到反馈方程的经典形式：

$$\frac{V_{OUT}}{V_{IN}} = \frac{A}{1 + A\beta} \tag{7-5}$$

89

可以看出，当式（7-5）中的量 $A\beta$ 变成相对于 1 非常大的时候，式（7-5）即简化为式（7-6）。式（7-6）叫做*理想反馈方程*，因为它取决于假设 $A\beta >> 1$。当放大器被认为具有理想品质的时候，这个方程有着广泛的用途。在 $A\beta >> 1$ 的条件下，系统增益将由反馈因子 β 确定。我们是

用稳定的无源元件来实现这个反馈因子的，因此，理想的闭环增益是可预测的和稳定的，因为β是可预测的和稳定的。

$$\frac{V_{OUT}}{V_{IN}}=\frac{1}{\beta} \tag{7-6}$$

$A\beta$这个量非常重要，因此我们给了它一个特殊的名称：**环路增益**。我们来考察图7-2，在把输入电压接地（若电流输入则是断开）和把环路断开之后，所计算出的增益就是环路增益$A\beta$。这里需要注意的是，这是一些复数运算，复数有幅度和方向。当环路增益趋于−1或者用数学式表示为$1\angle-180°$的时候，式（7-5）就趋于无穷大，因为$1/0\Rightarrow\infty$。这时，电路的输出将沿着一条直线方程、以尽可能快的速度奔向无穷大。如果输出不受能量限制，这个电路将摧毁整个世界，好在电路的能量受到电源的限制，所以，这个世界丝毫未损。

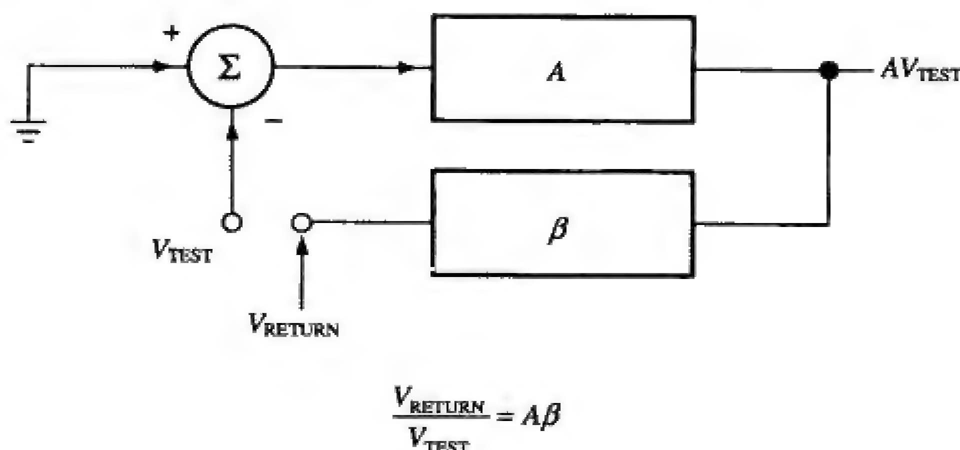


图7-2　断开反馈环路以计算环路增益

当电路输出趋于电源电压时，电路中的有源器件会表现出非线性，而这种非线性降低了放大器的增益，使环路增益不再等于$1\angle-180°$。现在，电路可以做两件事：第一，电路可以稳定在电源的一个端电压上；第二，电路可以改变方向（因为存储的电荷会使输出电压继续改变），奔向电源的另一端。

90

在第一种情况下，电路稳定在电源的一个端电压上，这叫做**锁定**。电路将一直保持在这个锁定状态，直到电源被切断。在第二种情况下，电路在电源的两个端电压之间来回跳动，这叫做**振荡**。我们应该知道，环路增益$A\beta$是唯一一个确定电路或系统稳定性的因子。当计算环路增益时，首先要把输入接地或断开，因为输入不会对稳定性有任何影响。我们将在后面对环路增益这个判别准则进行深入分析。

把式（7-1）和式（7-2）合并和整理之后，可以得到式（7-7），这个等式给出了系统或电路的误差：

$$E=\frac{V_{IN}}{1+A\beta} \tag{7-7}$$

首先可以看出，误差是与输入信号成正比的。这是所期望的结果，因为较大的输入信号产生较大的输出信号，而较大的输出信号需要较大的驱动电压。其次，环路增益与误差成反比。

误差会随环路增益的增加而减小。因此，大的环路增益对于减小误差是很有用的。但大的环路增益同时也降低了稳定性，所以，在误差和稳定性之间总是存在折中关系。

7.3 同相运放

图 7-3 中画出了一个同相运放电路。图中加入了哑变量 V_B，以使计算比较简单，a 是运放的增益。

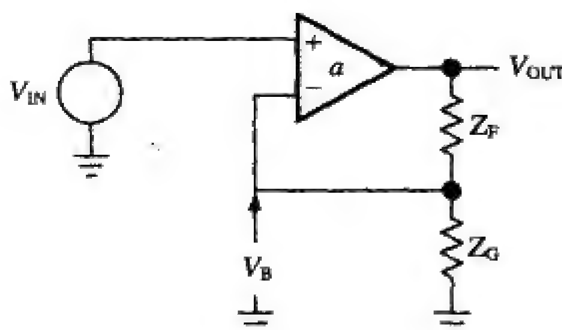


图 7-3 同相运放

式（7-8）是这个放大器的传递方程：

$$V_{OUT} = a(V_{IN} - V_B) \tag{7-8}$$

同相运放的输出方程可以利用分压器规则导出。在使用分压器规则的时候，我们实际上假设运放的输出阻抗很低。

$$V_B = \frac{V_{OUT}Z_G}{Z_F + Z_G}，当 I_B = 0 时 \tag{7-9}$$

利用式（7-8）和式（7-9），可以得到式（7-10）：

$$V_{OUT} = aV_{IN} - \frac{aZ_G V_{OUT}}{Z_G + Z_F} \tag{7-10}$$

对式（7-10）整理之后，可以得到式（7-11），它给出了这个同相电路的传递函数：

$$\frac{V_{OUT}}{V_{IN}} = \frac{a}{1 + \frac{aZ_G}{Z_G + Z_F}} \tag{7-11}$$

我们把式（7-5）重写一遍，编号为式（7-12），以便于比较两个等式中的对应项：

$$\frac{V_{OUT}}{V_{IN}} = \frac{A}{1 + A\beta} \tag{7-12}$$

通过对式（7-11）与式（7-12）的比较，可以得到式（7-13），这是同相运放的环路增益方程。这个环路增益方程确定了电路的稳定性。此外，上面的比较还指出了同相电路的开环增益 A 就是运放的开环增益 a。

$$A\beta = \frac{aZ_G}{Z_G + Z_F} \tag{7-13}$$

92

式（7-13）也可以利用图 7-4 导出，图中的同相运放处于开环状态。

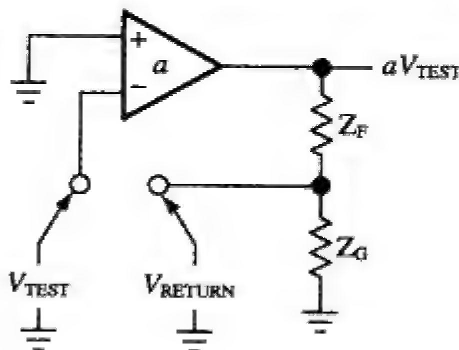


图 7-4 开环下的同相运放

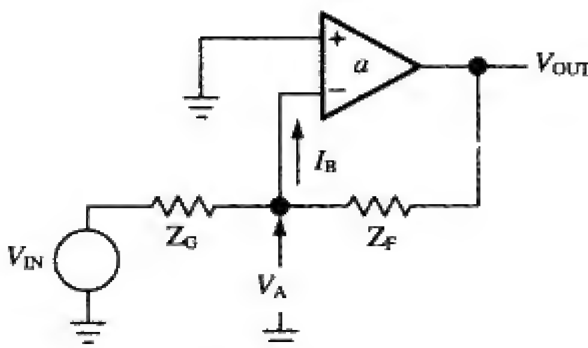
在把测试电压 V_{TEST} 乘以运放的开环增益之后，就得到运放的输出电压 aV_{TEST}。然后，用分压器规则得到式（7-14）。在对式（7-14）进行一些代数处理后，可以得到式（7-15）。这是同相运放的环路增益，而且与式（7-13）完全一样：

$$V_{RETURN}=\frac{aV_{TEST}Z_G}{Z_F+Z_G} \tag{7-14}$$

$$\frac{V_{RETURN}}{V_{TEST}}=A\beta=\frac{aZ_G}{Z_F+Z_G} \tag{7-15}$$

7.4 反相运放

图 7-5 表示了一个反相运放电路。图中加入了哑变量 V_A 是为了使计算比较容易；a 是运放的开环增益。



93

图 7-5 反相运放

式（7-16）写出了这个电路的传递方程：

$$V_{OUT}=-aV_A \tag{7-16}$$

式（7-17）中的节点电压方程是利用叠加定理和分压器规则得到的。式（7-18）是利用式（7-16）和式（7-17）得出的。

$$V_A=\frac{V_{IN}Z_F}{Z_G+Z_F}+\frac{V_{OUT}Z_G}{Z_G+Z_F}\text{，当 }I_B=0\text{ 时} \tag{7-17}$$

$$\frac{V_{OUT}}{V_{IN}}=\frac{\dfrac{-aZ_F}{Z_G+Z_F}}{1+\dfrac{aZ_G}{Z_G+Z_F}} \tag{7-18}$$

式（7-18）是反相运放的传递函数。通过对式（7-18）与式（7-12）的比较，我们又得到了式（7-13），而这也是图 7-5 中反相运放电路的环路增益方程。通过比较还可以知道，反相电路的开环增益 A[1]是与同相电路的运放开环增益 a 不同的。[2]

我们把反馈环路断开后的反相运放示于图 7-6 中，这个电路可以用来导出式（7-19）中的环路增益：

$$\frac{V_{RETURN}}{V_{TEST}}=\frac{aZ_G}{Z_G+Z_F}=A\beta \tag{7-19}$$

94

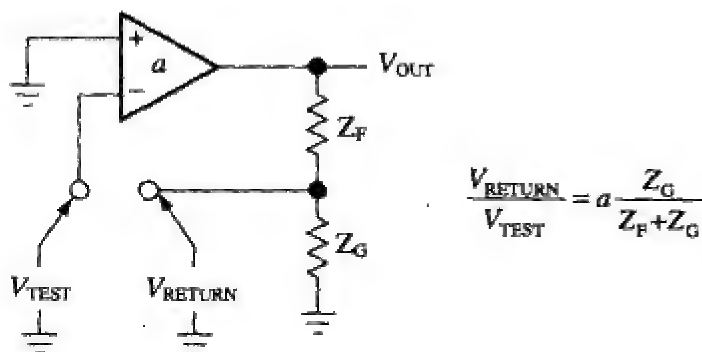


图 7-6 反相运放：把反馈环路断开是为了计算环路增益

分析到这里，我们必须对几件事做一说明。首先，式（7-11）和式（7-18）中的同相和反相方程的传递函数是不同的。对于同样的一组 Z_G 和 Z_F 值，无论增益的大小还是极性都是不同的。其次，两个电路的环路增益是完全一样的，这就是式（7-13）和式（7-19）。因此，这两个电路在稳定性方面的特性也是完全相同的，虽然两者的传递方程是不同的。这就得出了一个重要的结论：*稳定性与电路的输入无关*。最后，图 7-1 中的增益框 A[3]，对于每一个运放电路都是不同的。通过对式（7-5）、式（7-11）和式（7-18）的比较，可以看出，同相时 $A_{NONIN}=a$，反相时 $A_{INV}=-aZ_F/(Z_G+Z_F)$。

7.5 差分运放

我们把差分放大器的电路画在图 7-7 中。图中加入哑变量 V_E 是为了计算的方便，a 是开环增益。

---

① 指式(7-18)的分子。——译者注

② 运放开环增益 a 与电路结构无关，它是运放的特性；此外，运放开环增益 a 和电路开环增益 A 不是一回事，但同相电路的开环增益 A 则恰好等于运放的开环增益 a。——译者注

③ A 也叫电路的开环增益。——译者注

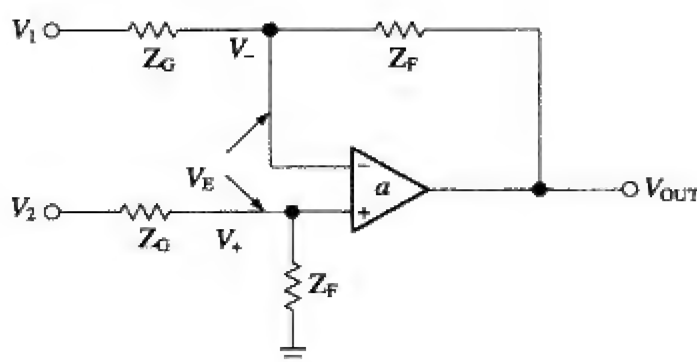


图 7-7　差分放大器电路

式（7-20）是电路的传递方程：

$$V_{OUT} = aV_E = a(V_+ - V_-) \tag{7-20}$$

式（7-21）中的正输入电压 V_+是利用分压器规则写出的：

95

$$V_+ = V_2 \frac{Z_F}{Z_F + Z_G} \tag{7-21}$$

式（7-22）中的负输入电压 V_-是利用叠加定理和分压器规则写出的：

$$V_- = V_1 \frac{Z_F}{Z_F + Z_G} + V_{OUT} \frac{Z_G}{Z_F + Z_G} \tag{7-22}$$

结合式（7-20）、式（7-21）和式（7-22），可以得到式（7-23）：

$$V_{OUT} = a\left(\frac{V_2 Z_F}{Z_F + Z_G} - \frac{V_1 Z_F}{Z_F + Z_G} - \frac{V_{OUT} Z_G}{Z_F + Z_G}\right) \tag{7-23}$$

在使用代数处理之后，式（7-23）可简化为式（7-24）：

$$\frac{V_{OUT}}{V_2 - V_1} = \frac{\dfrac{aZ_F}{Z_F + Z_G}}{1 + \dfrac{aZ_G}{Z_F + Z_G}} \tag{7-24}$$

通过比较可以得到式（7-25），而且我们发现式（7-25）中的环路增益与式（7-13）和式（7-19）中的环路增益完全一样。

$$A\beta = \frac{aZ_G}{Z_G + Z_F} \tag{7-25}$$

96

这再一次表明，稳定性是由环路增益确定的，而环路增益只与闭环增益有关，与输入无关。

第 8 章　电压反馈运放的补偿

Ron Mancini

8.1　引言

VFA（Voltage Feedback Amplifier，电压反馈放大器）已经有了大约 60 年的历史，但从它出现的第一天起，就一直是电路设计者面临的问题。我们可以看到，使运放变得灵巧和精确的反馈技术，同时也使运放有不稳定的倾向。运放的电路结构中使用了一个高增益的放大器，而电路的参数是由外部的反馈元件确定的。这种放大器有非常高的增益，所以如果没有外部反馈元件，就是最微小的输入信号也会使放大器输出级进入饱和。由于运放是大家经常使用的，所以，我们将对这一结构进行仔细的分析，但分析的结果同样适用于其他许多电压反馈电路。CFA（Current Feedback Amplifier，电流反馈放大器）是与 VFA 相似的，但两者之间也存在非常大的差异，因此有必要单独讨论。

作为电子线路中的一个术语，*稳定性*经常被定义为处于一个非振荡的状态。这是对稳定性一词的一个糟糕的和不精确的定义。稳定性是一个相对的词语，但这个提法会使大家感到不快，因为相对性的判定是漫无边际的。在振荡的电路和不振荡的电路之间划一条直线是很容易的，由此我们可以理解为什么有些人会把振荡作为稳定与不稳定之间的自然分界线。

在远低于振荡的频率区内，反馈电路就开始呈现出很差的相位响应、过冲和振铃，这些效应是电路设计者不希望见到的。本章不是讨论振荡器的，所以我们将从性能方面来对*相对稳定性*作一定义[①]。事实上，当设计者确定了什么样的折中性能可以接受的时候，也就确定了他们的电路将具有什么样的相对稳定性。对于相对稳定性的一个度量是阻尼因子 ζ。阻尼因子是与相位裕度有关的，因此，相位裕度也是对于相对稳定性的一个度量。最稳定的电路具有最长的响应时间、最小的带宽、最高的精度和最小的过冲。而最不稳定的电路具有最快的响应时间、最大的带宽、最低的精度和一定量的过冲。

未做任何修整的运放，在不加一定形式的补偿时，是会振荡的。第一批 IC 运放是非常不易稳定的，但在 20 世纪 60 年代的时候，有许多优秀的模拟电路设计工程师，有了他们的工作，这些运放才得以应用。内部补偿的运放是在 20 世纪 60 年代后期出现的，当时的目的是为了使运放可以容易地被每一个人使用。遗憾的是，内部补偿的运放牺牲了大量的带宽，而且在某些条件下依然会振荡。由此可见，要想使用运放就必须理解补偿的问题。

内部补偿提供了稳定性与性能之间在最坏情况下的折中。未补偿的运放需要更多的关注，但可以做更多的事。这两种补偿状态，我们都要在这里讨论。

补偿是一个以 RC 网络对电路进行明智修整的过程，用以对运放或电路的不完美性进行弥

① 此性能是指过冲与振铃。——译者注

补。有许多问题都可以引起不稳定，因此也就有了许多的补偿方案。

8.2　内部补偿

运放在内部补偿之后可以省去外部元件，而且可以被运放知识不足的设计者使用。对模拟电路进行补偿，是需要一定模拟知识的。内部补偿的运放，当按照应用说明书中的规定使用时，一般是稳定的。但内部补偿的运放也不是无条件稳定的。运放是一个多极点系统，在内部补偿之后，这些运放在很大频率范围内看起来就像是一个单极点系统。然而，内部补偿大大降低了运放可能达到的闭环带宽。

内部补偿有几种实现方法，其中最常用的方法是在电压放大晶体管的集电极与基极之间跨接一个电容（见图 8-1）。密勒效应把这个电容值扩大了大约等于这一级增益的那么多倍。因此，用密勒效应补偿时，只需要小容量的电容。

98

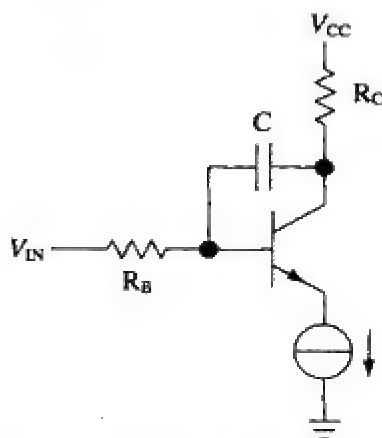


图 8-1　密勒效应的补偿方法

图 8-2 表示了一种老式运放（TL03X）的增益与相位曲线。当增益穿越 0dB（增益 = 1）时，相移近似于 108°。因此，这个运放必须采用二阶系统的模型，因为相移已经超过了 90°。这个电路产生的相位裕度是ϕ = 180° - 108° = 72°，所以应该是非常稳定的。从图 8-3 可以得出，阻尼因子等于 1 时，期望过冲等于 0。可是，图 8-2 中却出现了大约 10%的过冲，这是未预料到的；但在对图 8-2 考察之后，我们进一步发现，两条曲线的负载电容是不同的。脉冲响应曲线的负载是 100pF，而增益与相移曲线图中却使用了 25pF。所以，增加的这部分负载电容便引起了相位裕度的损失。[①]

99

为什么负载电容会使运放不稳定呢？我们来仔细观察增益与相位响应曲线中从 1MHz 到 9MHz 的区间。在这一区间内，我们可以看出增益曲线的斜率发生了急剧变化，而相位的斜率也变成了接近 120°/十倍频。增益与相位斜率的急剧变化，证明了在这个区域内存在多个极点。负载电容是与运放的输出阻抗一起工作的，并由此形成一个极点；但这个新的极点会与运放内部的那些极点相互影响。随着负载电容数值的增加，由负载电容引起的这个极点会向低频区移动，引起在 0dB 穿越频率点上更大的相移。关于这一点的证明，可以参阅 TL03X 的数据手册，

① 本节中讨论的应该都是内部补偿运放。——译者注

那里还给出了振铃和振荡与负载电容之间的关系曲线。

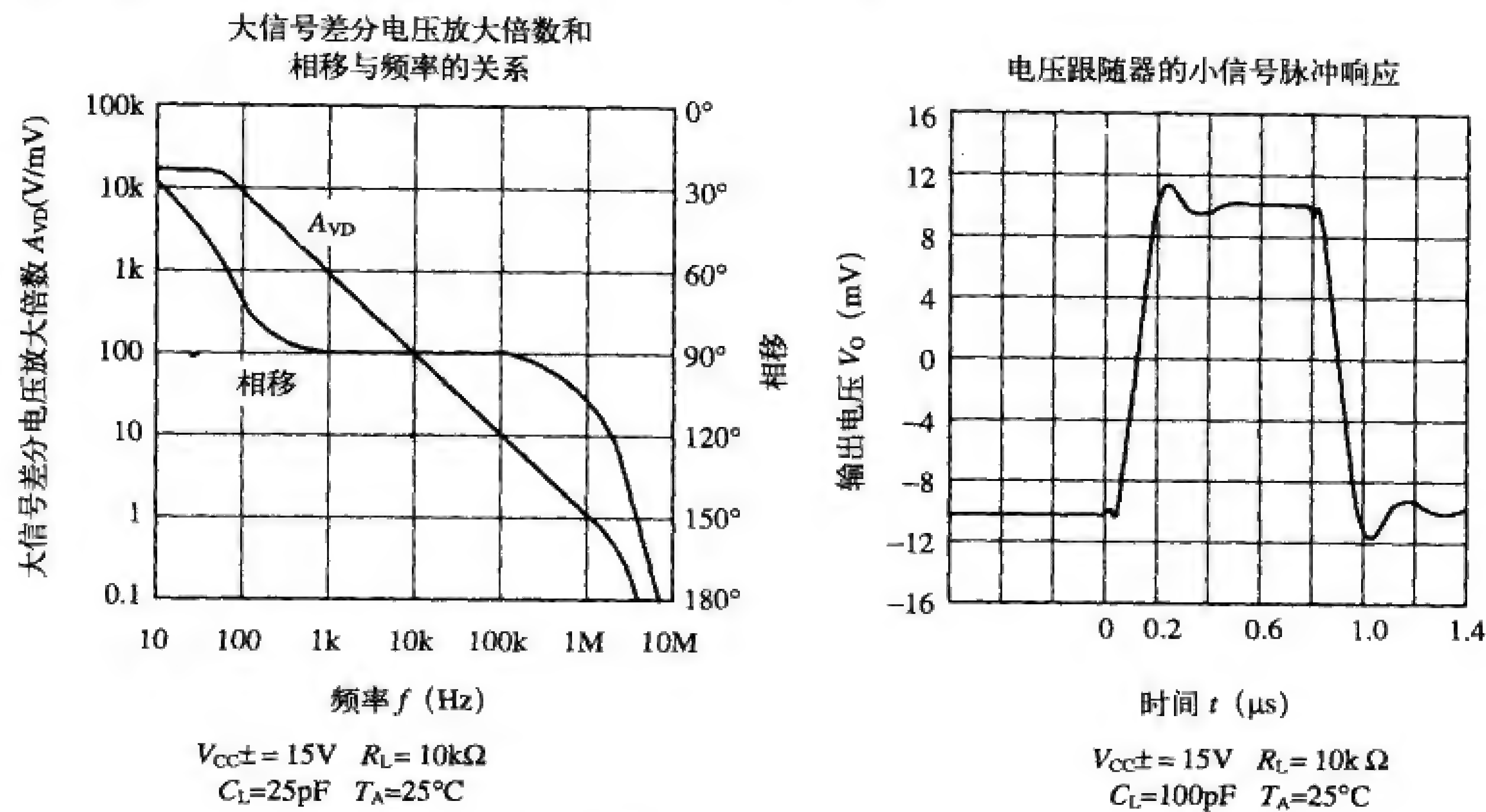


图 8-2 TL03X 的频率和时间响应曲线

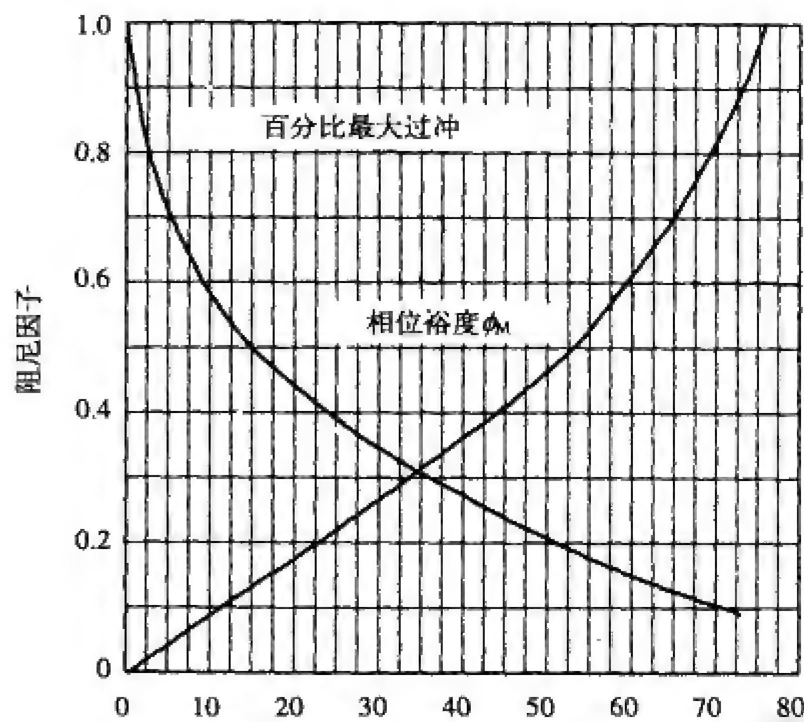


图 8-3 相位裕度和百分比过冲与阻尼因子的关系

图 8-4 画出了 TL07X 运放的类似曲线，TL07X 是一种比较新的运放系列。从图中可以看出，当增益穿越 0dB 时，相移大约为 100°。这就产生了一个 80°的相位裕度，这个数值接近于无条件稳定。在 0dB 穿越点之后大约一个十倍频的区域内，相位曲线的斜率变成了 180°/十倍频。这个剧烈的斜率变化使我们对 80°的相位裕度有所怀疑；而且，当相位急剧改变的时候，增益曲线也必须急剧改变。这个增益与相位曲线也许不会全错，但肯定是过于乐观了。 [100]

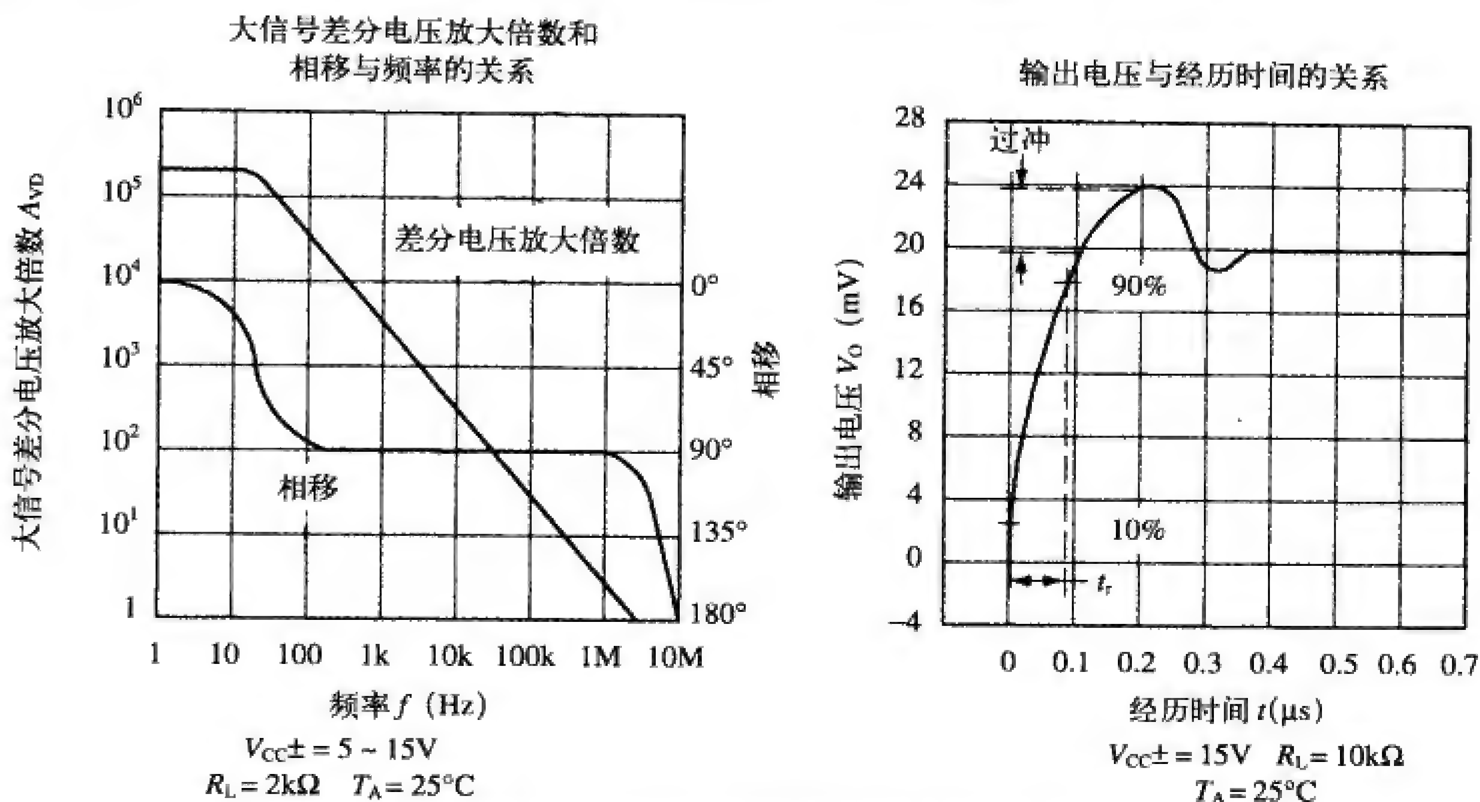


图 8-4 TL07X 的频率和时间响应曲线

图 8-4 中的 TL07X 脉冲响应曲线表示出了大约 20%的过冲。图中未指出有任何负载电容，因而无法解释一个似乎是无条件稳定的运放怎么会呈现出这么大的过冲。这里一定有什么东西弄错了：是分析弄错了，是曲线弄错了，还是参数弄错了。图 8-5 中画出了 TL08X 系列运放的曲线；这个运放系列是 TL07X 的姐妹系列。它的增益与相位曲线以及脉冲响应与 TL07X 几乎是一样的；但在 TL08X 的脉冲响应图中，我们找到了 100pF 的负载电容。这个小小的练习给我们指出了三个有价值的观点：第一，如果数据看来有错，那么这些数据可能真是错了；第二，即使是制造厂的人也会弄错；第三，负载电容会使运放产生振铃、过冲或振荡。

101

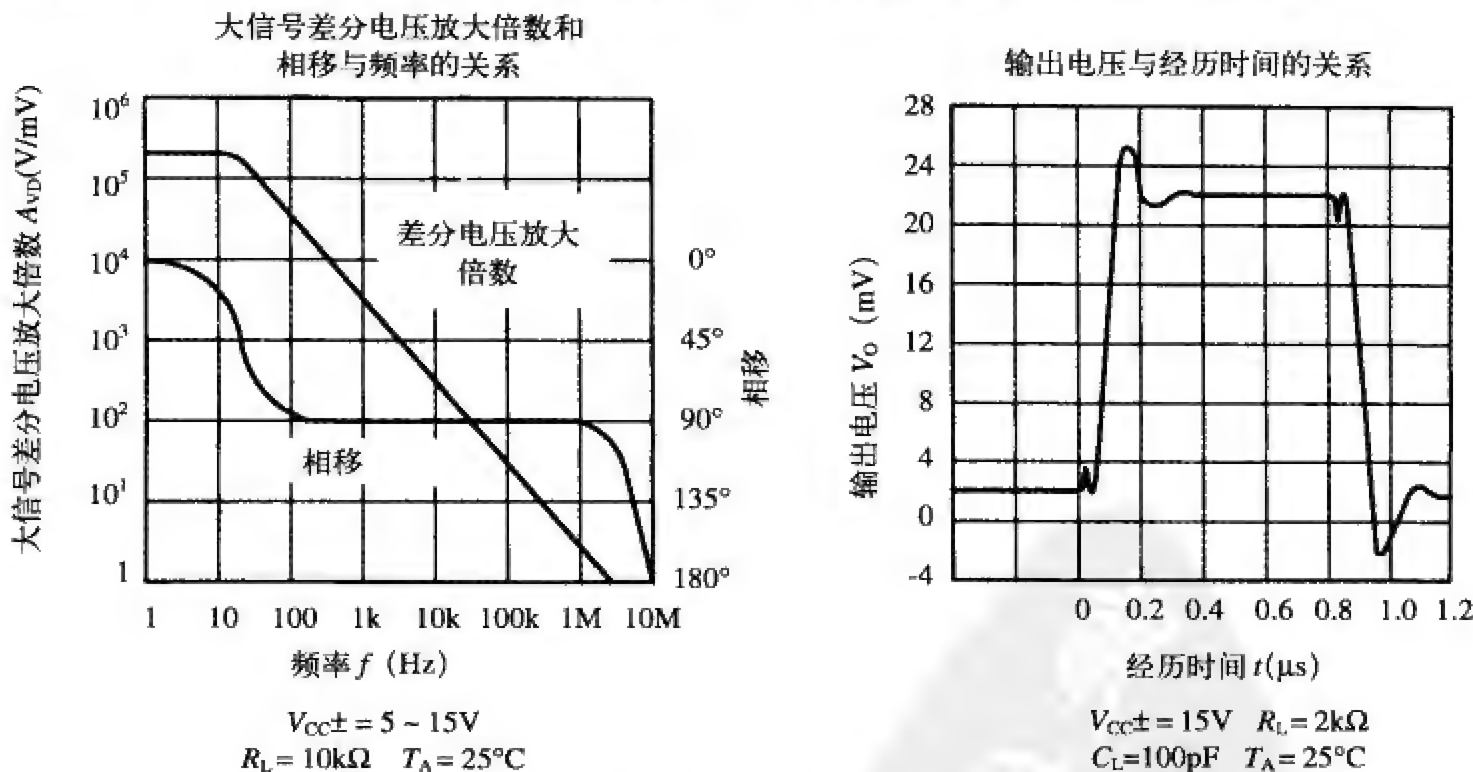


图 8-5 TL08X 的频率和时间响应曲线

我们现在来分析图 8-6 和图 8-7 中 TLV277X 运放系列的频率和时间响应曲线。首先可以看出，图中的数据比较讲究，因为相位响应被表示成了以度为单位的相位裕度。其次，增益和相位曲线都是在非常大负载电容（600pF）下得出的，所以，这些曲线具有某种实用价值。最后，相位裕度与电源电压有关。

在图 8-6 中，当 $V_{CC} = 5V$ 时，在 0dB 穿越点的相位裕度为 60°，而当 $V_{CC} = 2.7V$ 时，相位裕度就变为 30°。这两个相位裕度可以分别转换成在 $V_{CC} = 5V$ 下的 18%期望过冲和在 $V_{CC} = 2.7V$ 下的 28%期望过冲。遗憾的是，图 8-7 中的时间响应曲线是用 100pF 的负载电容得出的，因此，我们无法仔细核对这些数据。在图 8-7 中，当 $V_{CC} = 2.7V$ 时的过冲大约为 2%，但我们几乎无法合计出在 600pF 负载电容时的过冲会是多少。图中的小信号脉冲响应是以毫伏级的信号测量的，这种测量方法比使用满幅信号测量更为实际。

我们都喜欢使用内部补偿的运放，因为这些运放使用起来很方便，也不需要外部补偿元件。但它们的缺点是带宽受到了内部补偿的限制。运放的开环增益将最终（当开环增益出现在环路增益中的时候）确定运放电路的误差。在使用同相缓冲器的结构和 50kHz（$V_{CC} = 2.7V$）的条件下，TLV277X 的误差被限定在 1%，因为在这一频率上的运放增益是 40dB。电路设计者可以使用各种技巧，例如，用一个电容对运放的某个部分进行旁路以提升高频增益，但误差依然是 1%。我们应该记住式（8-1），因为它确定了误差的大小。如果 TLV277X 不是内部补偿，倒是可以用外部补偿的方法来获得 50kHz 下更小的误差，因为我们此时可以把增益做得非常高。 [102]

$$E = \frac{V_{IN}}{1+A\beta} \tag{8-1}$$

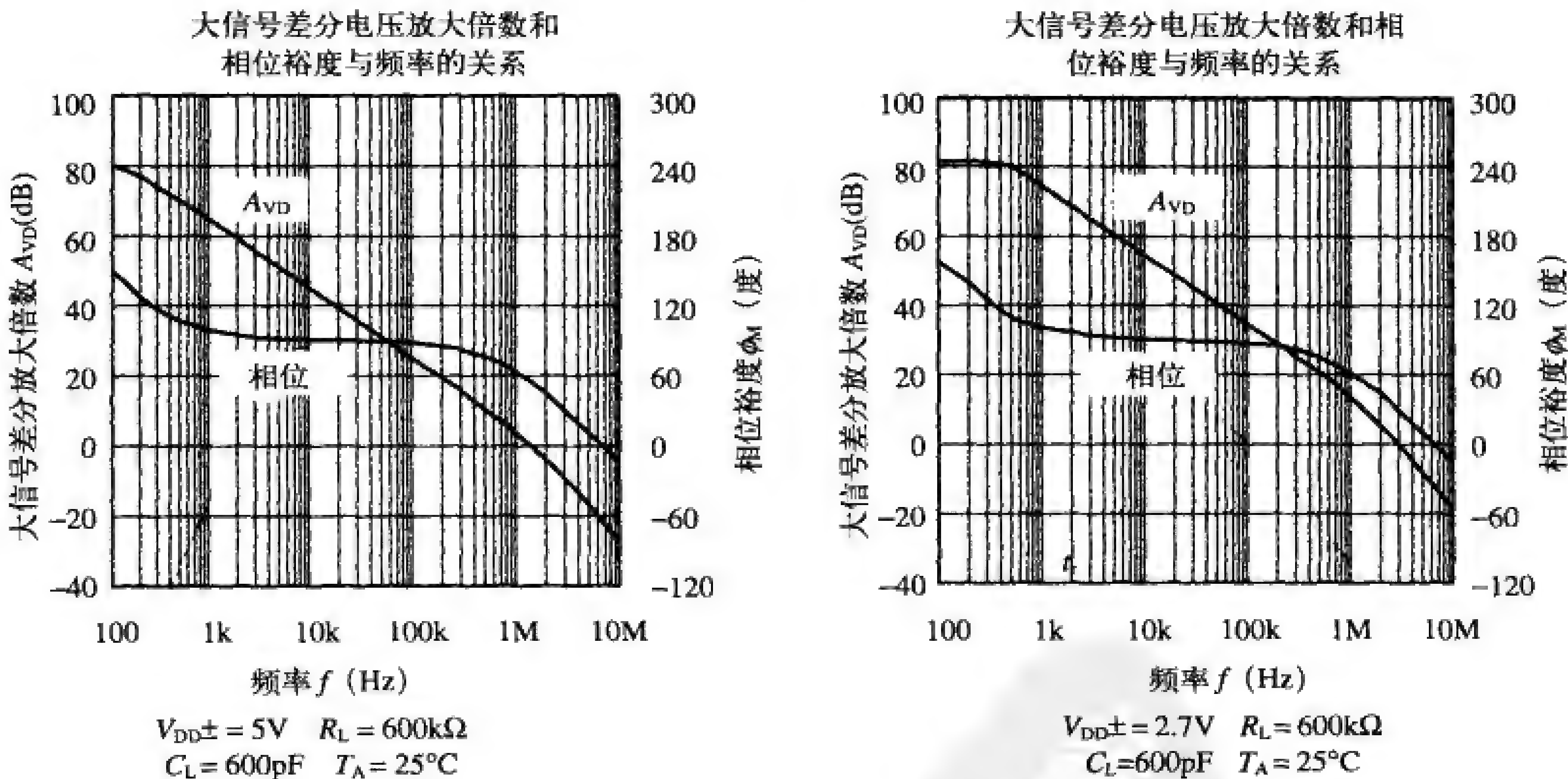
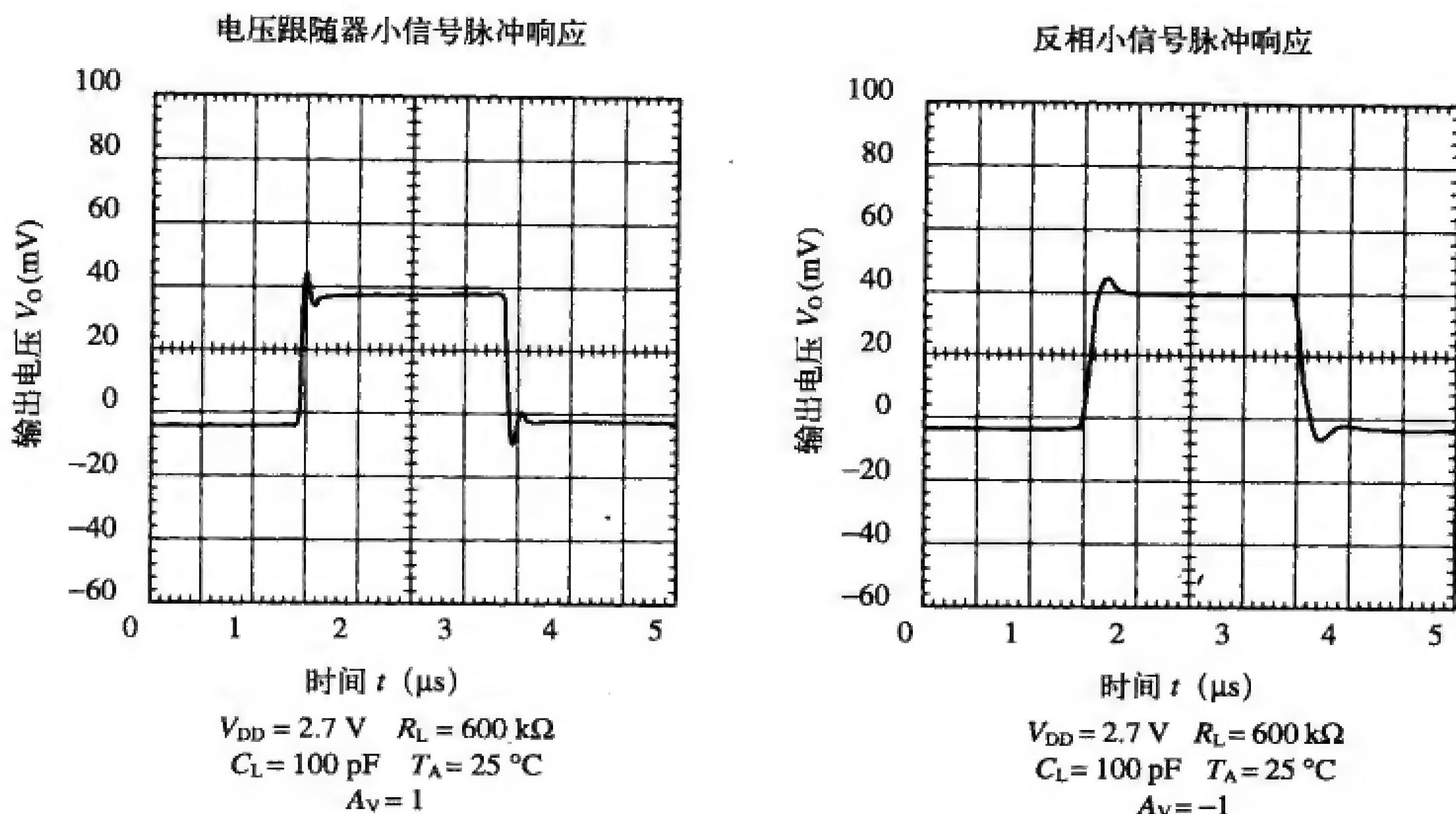


图 8-6 TLV277X 的频率响应曲线



103

图 8-7 TLV277X 的时间响应曲线

8.3 外部补偿、稳定性与电路性能

没有人会无缘无故地去补偿一个运放，设计者补偿运放是有理由的，这个理由通常是稳定性。他们希望一个运放能够在一个会给运放带来潜在不稳定的电路中完成某个功能。有些电路结构确实会引起振荡，这就使已经内部补偿的和没有内部补偿的运放都要做外部补偿。下面几节将对若干种可能变得不稳定的电路结构进行分析，而读者在需要时可以对这些外部补偿技术进行扩展和延伸。

对运放做外部补偿还有其他一些理由，这包括降低噪声、使幅度响应变得平坦或者从运放获取可能最大的带宽。运放是会产生噪声的，系统也是会产生噪声的。噪声包含了许多频率成分。当把一个低通滤波器加入到信号通路中的时候，这个滤波器就可以降低高频噪声。补偿可以用来使运放在高频区产生滚降，使闭环响应产生滚降，因而使运放用作一个噪声滤波器。另一方面，内部补偿的运放是用二次方程的模型表示的，这个意思是说，对于一个阶跃输入，运放的输出电压会有过冲。当不需要这个过冲（对应于频率响应中的峰值）的时候，我们可以使用外部补偿把相位裕度增加到 90°，这时的频率响应就不会有峰值。未补偿的运放可以有最大可能的带宽。但我们需要用外部补偿来使未补偿的运放变得稳定，而这种外部补偿是可以针对具体电路进行专门设计的，这样就可以产生与脉冲响应要求相一致的最大可能的带宽。[①]

104

① 这最后一句也许是外部补偿的全部目的。——译者注

8.4 主极点补偿

我们在前面讲到，容性负载有可能引起不稳定，因此，以电容作为输出负载的运放结构是我们必须分析的。这种以电容作为输出负载的电路叫做主极点补偿，因为如果由运放的输出阻抗与负载电容所构成的极点的位置与零频靠得很近，这个极点就变成处于支配地位。我们把这样的一个运放电路示于图 8-8。图 8-9 中画出了它的开环电路，用以计算环路增益 $A\beta$。

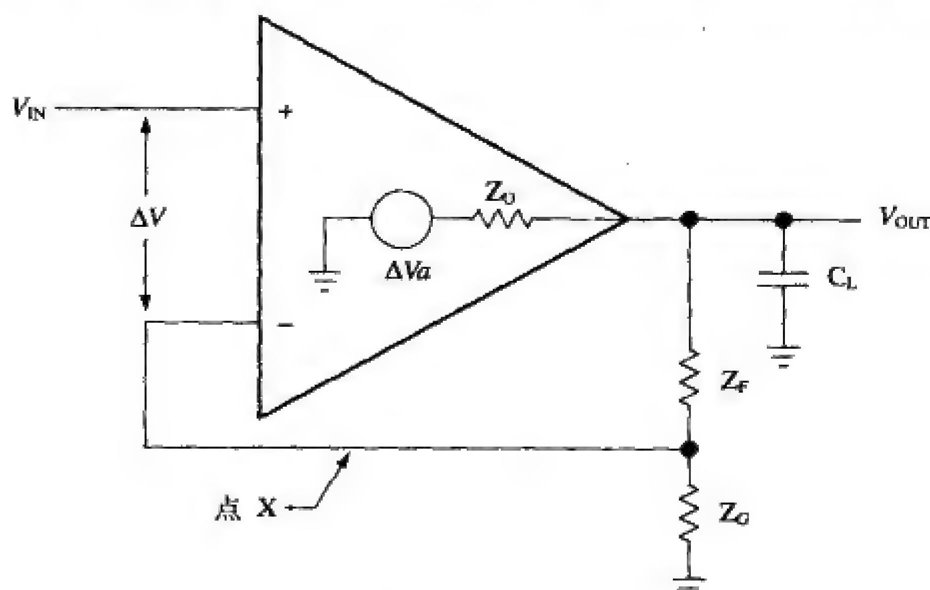


图 8-8 带有容性负载的运放

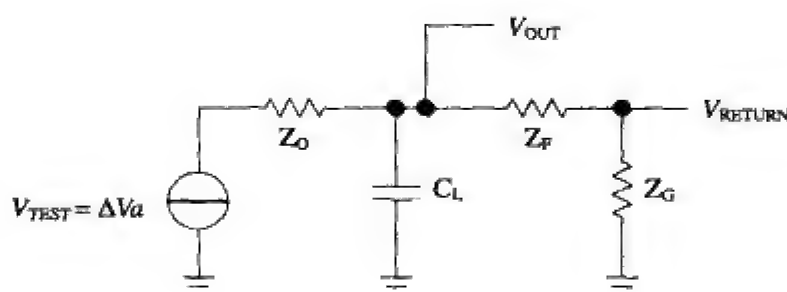


图 8-9 带有容性负载的运放，环路被断开以计算环路增益 $A\beta$

105

在图 8-9 中，我们首先从电容往左看，然后把看到的变为戴维宁等效电路：

$$V_{TH} = \frac{\Delta Va}{Z_O C_L s + 1} \tag{8-2}$$

$$Z_{TH} = \frac{Z_O}{Z_O C_L s + 1} \tag{8-3}$$

这样，输出方程就可以写为：

$$V_{RETURN} = \frac{V_{TH} Z_G}{Z_G + Z_F + Z_{TH}} = \frac{\Delta Va}{Z_O C_L s + 1}\left(\frac{Z_G}{Z_F + Z_G + \dfrac{Z_O}{Z_O C_L s + 1}}\right) \tag{8-4}$$

对上式整理之后，可以得到式（8-5）：

$$\frac{V_{\text{RETURN}}}{V_{\text{TEST}}}=A\beta=\frac{\dfrac{aZ_G}{Z_F+Z_G+Z_O}}{\dfrac{(Z_F+Z_G)Z_OC_Ls}{Z_F+Z_G+Z_O}+1} \tag{8-5}$$

在假设$(Z_F + Z_G) >> Z_O$之后，式（8-5）可以简化为式（8-6）：

$$A\beta=\frac{aZ_G}{Z_F+Z_G}\left(\frac{1}{Z_OC_Ls+1}\right) \tag{8-6}$$

在式（8-7）中，运放被表示为一个二阶系统的模型。在把这个二阶模型代替式（8-6）中的 a 之后，就可得到式（8-8），这就是主极点补偿电路的稳定性方程：

$$a=\frac{K}{(s+\tau_1)(s+\tau_2)} \tag{8-7}$$

106

$$A\beta=\frac{K}{(s+\tau_1)(s+\tau_2)}\frac{Z_G}{Z_F+Z_G}\frac{1}{Z_OC_Ls+1} \tag{8-8}$$

从式（8-8）可以得出下面几个结论，但这些结论还与极点的具体位置有关。如果对式（8-7）中的运放传递函数画出的伯德图看起来像图 8-10 中的样子，那么它的相位裕度只有 25°，因而会有大约 48%的过冲。当由 Z_O 和 C_L 引入的极点向低频区移动时，就会接近 $1/\tau_2$ 极点，因而增加了系统的相移。增加了相移，也就是增加了频率响应中的峰值和降低了稳定性。在实际电路中，许多负载都是容性的，尤其是电缆。一个像图 8-10 中那样的运放在驱动容性负载时，就会出现振铃。或者说，当这样的运放没有足够的相位裕度以接纳由负载引起的相移时，负载电容就会使内部补偿的运放出现频率响应的峰值和不稳定。

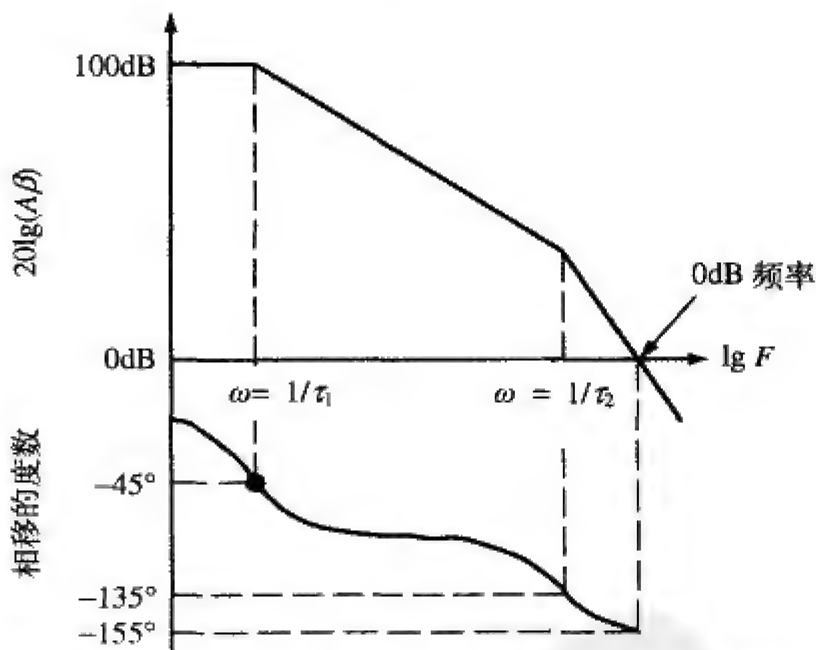


图 8-10 式（8-7）所描述的运放的可能的伯德图

一个未补偿运放的伯德图看起来会像图 8-11 那样。我们可以看出，由于两个转折点靠得很近，因此在 0dB 的穿越点之前就已经积累起了大约 180°的相移。这个运放是不能用的，很可能是不稳定的。我们经常使用主极点补偿来使这样的一些运放变得稳定。如果把一个主极点（在

本例中是 ω_D）放置在恰当的地方，就可以使增益下降，因而使 τ_1 在 0dB 穿越点仅产生 45°的相位。所以，在引入主极点之后，运放是以 45°的相位裕度而稳定的，但运放的增益在频率大于 ω_D 的区域内则大为下降。这个方法在用于运放内部补偿时会很有效[①]，但很少用于运放的外部补偿，因为确实需要主极点补偿时，便宜的分离元件电容随时都有[②]。 107

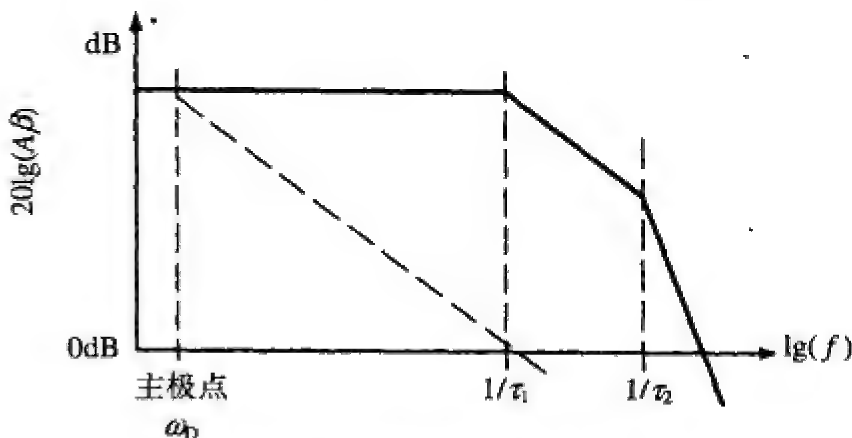


图 8-11　主极点补偿曲线

如果假设 $Z_O << Z_F$，那么闭环传递函数的计算就非常容易，因为此时的 C_L 可以被包含到反馈环路内[③]。图中的理想闭环传递方程是与同相运放的式（7-11）一样的，这里再重写一次，编号为式（8-9）：

$$\frac{V_{OUT}}{V_{IN}}=\frac{a}{1+\frac{aZ_G}{Z_G+Z_F}} \tag{8-9}$$

当 $a\Rightarrow\infty$时，式（8-9）即简化为式（8-10）：

$$\frac{V_{OUT}}{V_{IN}}=\frac{Z_F+Z_G}{Z_G} \tag{8-10}$$

由此可知，只要运放在驱动容性负载时有足够的顺性[④]（compliance）和电流，同时 Z_O 又很小，那么图 8-8 中这个电路工作起来就好像电容不存在似的。但是，当电容达到足够大时，它的极点就会与运放的极点相互作用，引起不稳定。当电容特别大时，它会完全损毁运放的带宽，因而降低了噪声，同时还有很大的低频增益。

8.5　增益补偿

当运放电路的闭环增益与环路增益相关时，比如在电压反馈运放中，我们就可以通过改变闭环增益而使电路变得稳定。这种补偿不能用于电流反馈运放，因为电流反馈运放的环路增益 108

① 指密勒电容补偿，见 8.2 节。——译者注

② 比如需要低通滤波时；但通常的外部补偿都是针对具体应用以获得最佳补偿性能。——译者注

③ 指图 8-8 中。——译者注

④ "顺性"不是一个严格的运放参数，意思是处于线性区，所以电路的行为很规矩。如果进入饱和或截止区，电路就不那么顺从了。——译者注

与理想闭环增益之间不存在某种数学关系。我们把环路增益方程重复于式（8-11）。可以看出，式中确实包含了闭环增益参数 Z_G 和 Z_F，因此，可以通过对这两个闭环增益参数的变动来改善电路的稳定性：

$$A\beta = \frac{aZ_G}{Z_G + Z_F} \tag{8-11}$$

图 8-12 中表示了原先的环路增益曲线，此时的闭环增益等于 1，这条曲线非常接近于不稳定。如果把闭环的同相增益改变成 9，那么环路增益就从 $K/2$ 改变到 $K/10$[①]。环路增益在伯德图（见图 8-12）上的截距就会下移 14dB，因而使电路变得稳定。

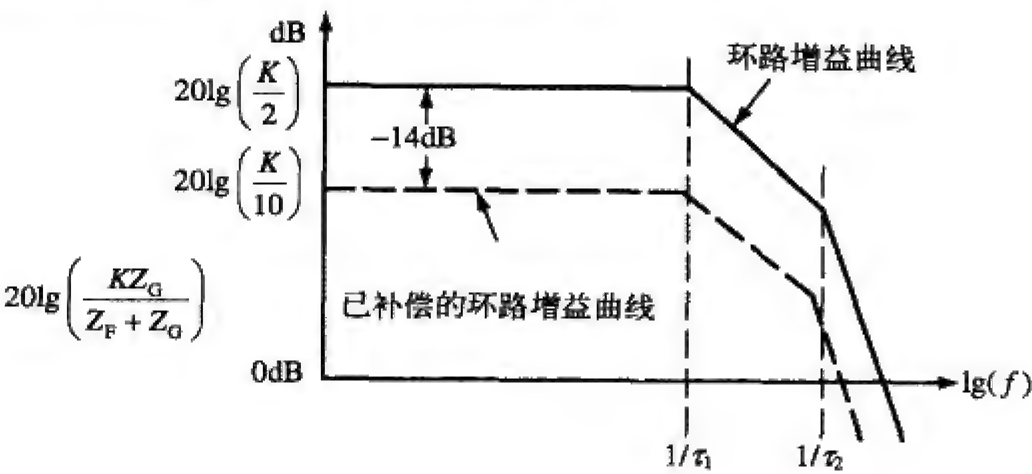


图 8-12　增益的补偿

增益补偿可以用于反相和同相的运放电路，因为在这两种情况下，环路增益方程中都包含了闭环增益参数。当闭环增益增加时，精度和带宽都会下降。只要具体的应用能够承受较高的闭环增益，增益补偿便是可以采用的最好的补偿类型。有些通常被内部补偿的运放，也有以未补偿运放的形式出售的，这时，制造商会给出运放的最低稳定增益的限制。只要运放在被设计的电路中的增益超过了数据手册中规定的这个稳定增益值，这便是一种经济和安全的工作方式。

109

8.6　超前补偿

有时候，运放的封装和连线所引起的分布电容会迫使电路设计者使用超前补偿的方法。图 8-13 表示了这样一个超前补偿电路。我们可以看到那个与 R_F 并联的电容，这个电容往往是由印制板上的走线与地线平面之间的分布电容组成[②]，而高频电路设计者会使用很长的走线，以降低或消除这个电容[③]。不过，这里是坏事的，到另一个地方可以变成好事，因为对 R_F 增加并联电容是一种稳定运放和减小噪声的好方法。我们先来分析稳定性，然后分析闭环性能。

① 这等于将闭环增益参数 $Z_F:Z_G$ 从 1∶1 变为 9∶1，但此时只有反相的闭环增益才能等于 1 和 9，而非同相闭环增益。——译者注

② 分布电容 C 应该与地线无关。——译者注

③ 基于传输线理论。——译者注

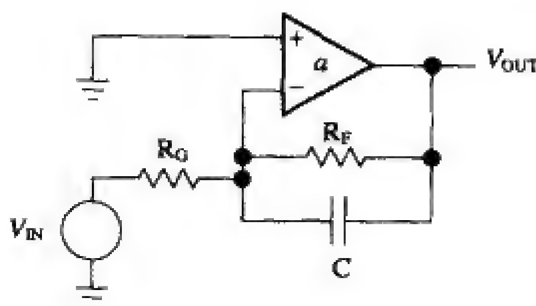


图 8-13 超前补偿电路

超前补偿电路的环路增益方程由式（8-12）给出：

$$A\beta=\left(\frac{R_G}{R_G+R_F}\right)\left(\frac{R_FCs+1}{R_G\|R_FCs+1}\right)\left(\frac{K}{(s+\tau_1)(s+\tau_2)}\right) \tag{8-12}$$

从式（8-12）可以看出，补偿电容对环路方程引入了一个极点和一个零点。但其中的零点总是出现在极点之前，因为 $R_F > R_F\|R_G$。当这个零点被恰当放置时，可以对 τ_2 极点和它的相移起到抵消作用。图 8-14 中的实线表示了原先的传递函数。当 R_FC 的零点被置于 $\omega = 1/\tau_2$ 时，它就抵消了 τ_2 极点，使伯德图继续以–20dB/十倍频的斜率下降。当频率到达 $\omega = 1/(R_F\|R_G)C$ 时，$(R_F\|R_G)C$ 极点把斜率改变为–40dB/十倍频。只要零极点放置得恰当，这个电容是可以用来改善稳定性的。可是，它对闭环传递函数会有什么样的影响呢？为了回答这个问题，我们把反相运放闭环增益的表达式重复如下：

$$\frac{V_{OUT}}{V_{IN}}=\frac{\dfrac{-aZ_F}{Z_G+Z_F}}{1+\dfrac{aZ_G}{Z_G+Z_F}} \tag{8-13}$$

110

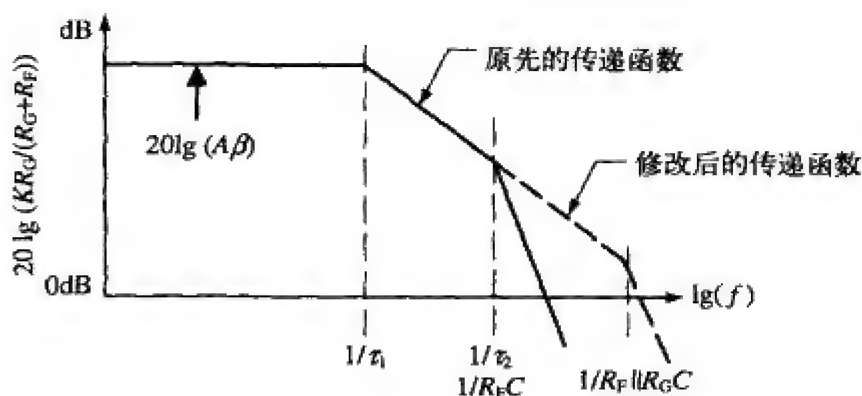


图 8-14 超前补偿的伯德图

当 a 趋于无穷大时，式（8-13）可以简化为式（8-14）：

$$\frac{V_{OUT}}{V_{IN}}=-\frac{Z_F}{Z_G} \tag{8-14}$$

在式（8-14）中，在用 $R_F\|C$ 代替 Z_F 和用 R_G 代替 Z_G 之后，就可得到式（8-15），这是超前补偿电路的理想闭环增益方程：

$$\frac{V_{OUT}}{V_{IN}}=-\frac{R_F}{R_G}\left(\frac{1}{R_FCs+1}\right) \tag{8-15}$$

这个反相放大器的正向增益可以用式（8-16）来表示。因为只要对式（8-13）和式（6-5）进行比较，就可确定出 A：

$$A=\frac{aZ_F}{Z_G+Z_F}=\left(\frac{aR_F}{R_G+R_F}\right)\left(\frac{1}{R_F\|R_G\,Cs+1}\right) \tag{8-16}$$

我们把运放的增益 a、正向增益 A 和理想闭环增益画在了图 8-15 中。图中的运放增益曲线只是用做参照。我们知道，反相运放的正向增益不等于运放的增益。从图中可以看出，正向增益被降低了 $R_F/(R_G+R_F)$这么个因子，而且还包含了一个高频极点。理想闭环增益则跟随了图中的那条理想曲线，直到 $1/R_FC$ 转折点（与 $1/\tau_2$ 转折点是同一位置），然后以−20dB/十倍频的斜率下降。由此可见，超前补偿牺牲了 $1/R_FC$ 转折点与正向增益曲线之间的带宽[①]。$1/R_FC$ 极点的位置决定了这个牺牲带宽的多少，而实际电路中的情况可以比这里显示的大得多。此外，由 R_F、R_G 和 C 引起的那个极点要到运放的增益穿越 0dB 之后才出现，因此这个极点不会影响到理想闭环传递函数。

111

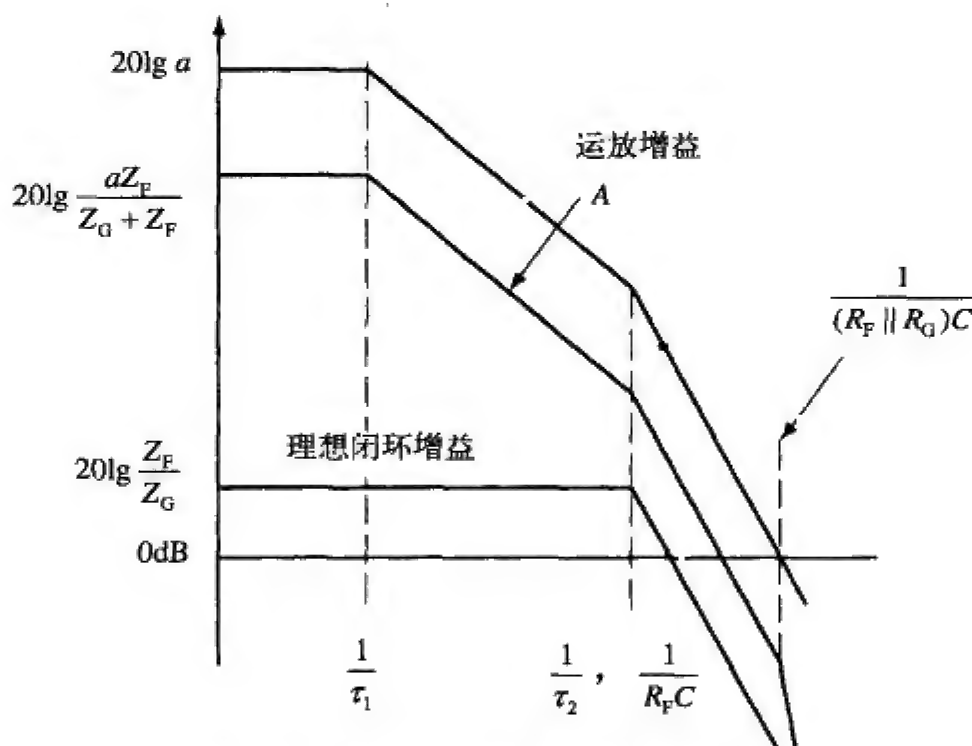


图 8-15　带有超前补偿的反相运放

同相运放的正向增益是 a，这可以将式（7-11）与式（7-5）进行比较而得出。同相运放的理想闭环增益由式（8-17）给出：

$$\frac{V_{OUT}}{V_{IN}}=\frac{Z_F+Z_G}{Z_G}=\left(\frac{R_F+R_G}{R_G}\right)\left(\frac{R_F\|R_G\,Cs+1}{R_FCs+1}\right) \tag{8-17}$$

① 此带宽指水平距离。——译者注

图 8-16 中表示了带有超前补偿的同相运放的曲线。图中的运放增益 a 和正向增益合用了一条曲线，这是因为在同相电路结构中，两者是完全一样的。理想曲线以一条平坦的直线开始，然后下降，这是因为它的闭环增益中包含了一个极点和一个零点。而极点总是比零点更靠近低频区，因为 $R_F > R_F \| R_G$。其中的零点使理想闭环增益曲线变成平坦，但它从来也没有什么用处，因为这个零点不可能落在极点上。R_FC 极点使闭环的带宽遭受损失，而这个损失的多少取决于闭环曲线与正向增益曲线之间的距离①。 112

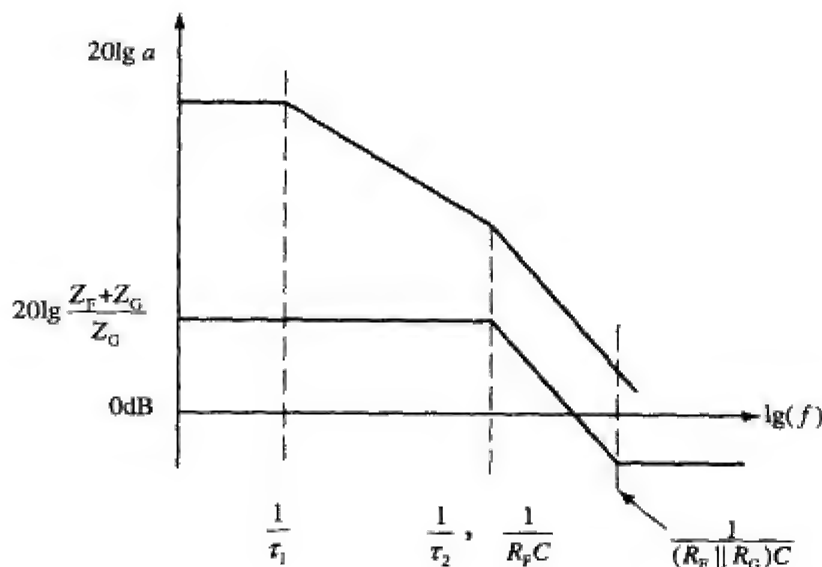


图 8-16 带有超前补偿的同相运放

虽然反相和同相电路的正向增益是不同的，但它们的闭环传递函数的形状却非常相似。随着闭环增益的增加，这个相似性会越来越明显，这是因为反相运放的正向增益会越来越接近于运放的增益。这一关系不是在每种情况下都成立，所以，必须对每个电路进行具体的分析，才可确定具体补偿方案对闭环的效果。

8.7 把补偿衰减器用于运放

运放输入端上的杂散电容是电路设计者总想设法避免的一个问题，因为这个电容可以降低稳定性并引起频率响应的峰值。图 8-17 的电路中就有一个杂散电容 C_G 连接在反相输入端与地之间。式（8-18）是这个电路在带有输入电容时的环路增益方程：

$$A\beta=\left(\frac{R_G}{R_G+R_F}\right)\left(\frac{1}{R_G \| R_F C_G s+1}\right)\left(\frac{K}{(\tau_1 s+1)(\tau_2 s+1)}\right) \tag{8-18}$$

113

具有很大输入电阻和反馈电阻的运放，会由于反相输入端上的杂散电容而容易变得不稳定。根据式（8-18），当 $1/(R_F \| R_G C_G)$ 这个极点移动到接近 τ_2 时，这个电路就被置于不稳定状态。对于 CMOS 运放的合理的元件值是 $R_F = 1\text{M}\Omega$、$R_G = 1\text{M}\Omega$ 以及 $C_G = 10\text{pF}$。由此引起的极点将出现在 318kHz，而这一频率要低于许多运放的 τ_2 转折点。这时，τ_1 极点会首先产生一个 90°的相

① 指水平距离。——译者注

移，$1/(R_F \| R_G C_G)$这个极点会在 318kHz 处增加 45°的相移，而 τ_2 极点大约从 600kHz 开始再增加一个 45°的相移。所以，这个电路会因为存在输入端上的杂散电容而变得不稳定。但这个电路可以通过增加一个反馈电容来进行补偿，这就是图 8-18 中的情况。

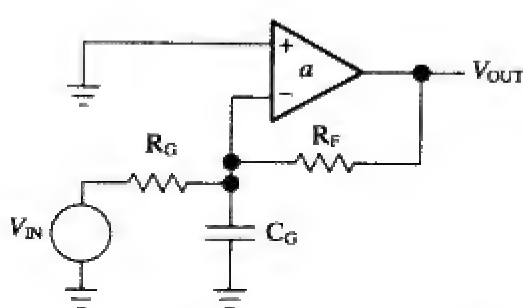


图 8-17　反相输入端上带有杂散电容的运放

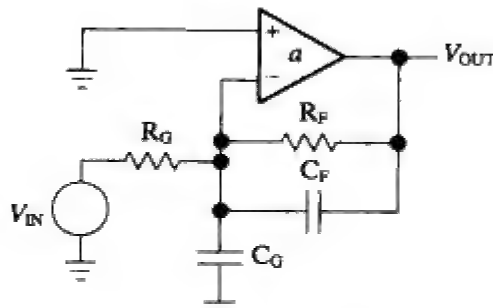


图 8-18　带有补偿衰减器的电路

式（8-19）给出了增加 C_F 之后的环路增益：

$$A\beta=\left[\frac{\dfrac{R_G}{R_G C_G s+1}}{\dfrac{R_G}{R_G C_G s+1}+\dfrac{R_F}{R_F C_F s+1}}\right]\left(\frac{K}{(\tau_1 s+1)(\tau_2 s+1)}\right) \tag{8-19}$$

如果 $R_G C_G = R_F C_F$，式（8-19）就可简化为式（8-20）：

114

$$A\beta=\left[\frac{R_G}{R_G+R_F}\right]\left(\frac{K}{(\tau_1 s+1)(\tau_2 s+1)}\right) \tag{8-20}$$

图 8-19 中画出了这个补偿衰减器的伯德图①。由于增加了正确的 $1/R_F C_F$ 转折点而抵消了 $1/R_G C_G$ 转折点，这样，环路增益就与这两个电容无关。我们现在来说明如何利用电容 C_F 的这一优点。C_F 可以用印制板上的一条很宽的矩形铜片来做，把铜片的一端与运放的输出端相连，然后把这条铜片置于 R_F 的下方，但紧贴在地线平面之上。切勿将这条铜片的另一端连接起来。我们可以通过逐步地切去一些铜片（剃须刀特好用）来对电路进行调节，直到把所有的峰值都去除为止。然后测出这条铜片的尺寸，再在印制板上敷设一条完全一样的走线。

反相和同相的闭环增益方程都是与频率有关的。式（8-21）是反相运放的闭环增益方程。当 $R_F C_F = R_G C_G$ 时，式（8-21）就可简化为式（8-22），而式（8-22）则与转折点无关。对于同相运放电路，情况是一样的。我们只有少数几种情况，补偿不会影响闭环增益的频率响应，这是其中之一。

$$\frac{V_{OUT}}{V_{IN}}=-\frac{\dfrac{R_F}{R_F C_F s+1}}{\dfrac{R_G}{R_G C_G s+1}} \tag{8-21}$$

① 这里的“补偿衰减器”是指图 8-18 中由 $R_F \| C_F$ 和 $R_G \| C_G$ 组成的无畸变的阻容电压衰减器，而非一般的运放衰减器。——译者注

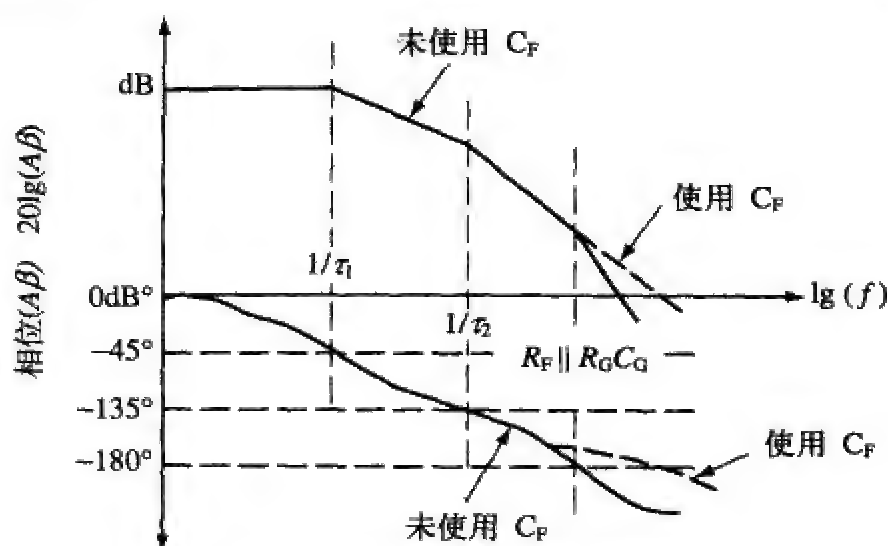


图 8-19 补偿衰减器的伯德图

当 $R_F C_F = R_G C_G$时，

$$\frac{V_{OUT}}{V_{IN}} = -\left(\frac{R_F}{R_G}\right) \tag{8-22}$$

115

8.8 超前滞后补偿

超前滞后补偿可以使电路变得稳定，而且不会牺牲闭环增益性能。我们经常把这种补偿方法用于未补偿运放，以得到极好的高频性能。图 8-20 表示了使用这种补偿的电路图，它的环路增益由式（8-23）给出：

$$A\beta = \frac{K}{(\tau_1 s+1)(\tau_2 s+1)} \frac{R_G}{R_G+R_F} \frac{RCs+1}{\frac{(RR_G+RR_F+R_G R_F)}{(R_G+R_F)}Cs+1} \tag{8-23}$$

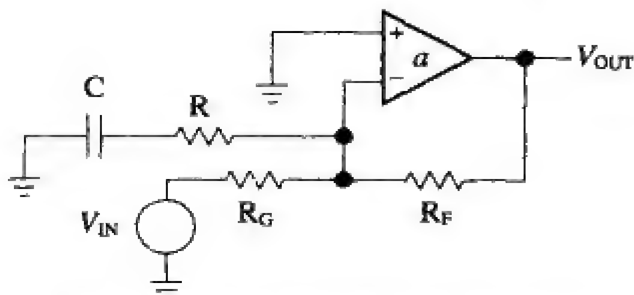


图 8-20 带有超前滞后补偿的运放

从图 8-21 可以看出，在 $\omega = 1/RC$ 处引入了一个极点，这个极点使转折频率处的增益降低 3 dB。当引入的零点出现在运放的第一个极点之前时，这个零点可以抵消由 $\omega = 1/RC$ 极点引起的相移[①]。这个相移在运放的第二个极点出现之前得到完全抵消，而电路此时的响应就好像由补

① 从式(8-23)可知，$1/RC$ 不是极点，而是零点，所以，这两句中所说的极点不是 $1/RC$，应该是式(8-23)中最后一个因式的分母；由于这个极点永远出现在 $1/RC$ 零点之前，所以就有图 8-21 中补偿网络的曲线形状，但图中表示零极点频率的 $1/RC$ 和 $1/((RR_G+R_FR+R_FR_G)/(R_F+R_G))C$ 应该交换位置才对，而式(8-23)经过求证是正确的，此外，图中补偿后的环路增益曲线是由 $20\lg|A\beta|$和补偿曲线相加而成，所以从交换位置后的 $1/RC$ 到 $1/\tau_1$ 应为水平线，而且在 $1/\tau_1$ 之后的增益也应有所提高。——译者注

偿网络引入的那个极点从未出现过那样。不过，此时的 $A\beta$ 被降低了 3dB 或更多，所以环路增益就在较低的频率处穿越 0dB。超前滞后补偿的漂亮之处在于理想的闭环增益不受影响，这将在下面说明。图 8-20 中输入电路的戴维宁等效电路可以用式（8-24）来计算，以戴维宁等效参数替代后的电路增益可以用式（8-25）来计算，而理想的闭环增益是用式（8-26）计算的：

116

$$V_{TH} = V_{IN}\frac{R+\frac{1}{Cs}}{R+R_G+\frac{1}{Cs}},\ R_{TH} = \frac{R_G\left(R+\frac{1}{Cs}\right)}{R+R_G+\frac{1}{Cs}} \tag{8-24}$$

$$V_{OUT} = -V_{TH}\frac{R_F}{R_{TH}} \tag{8-25}$$

$$-\frac{V_{OUT}}{V_{IN}} = \frac{R+\frac{1}{Cs}}{R+R_G+\frac{1}{Cs}}\frac{R_F}{\frac{R_G\left(R+\frac{1}{Cs}\right)}{R+R_G+\frac{1}{Cs}}} = \frac{R_F}{R_G} \tag{8-26}$$

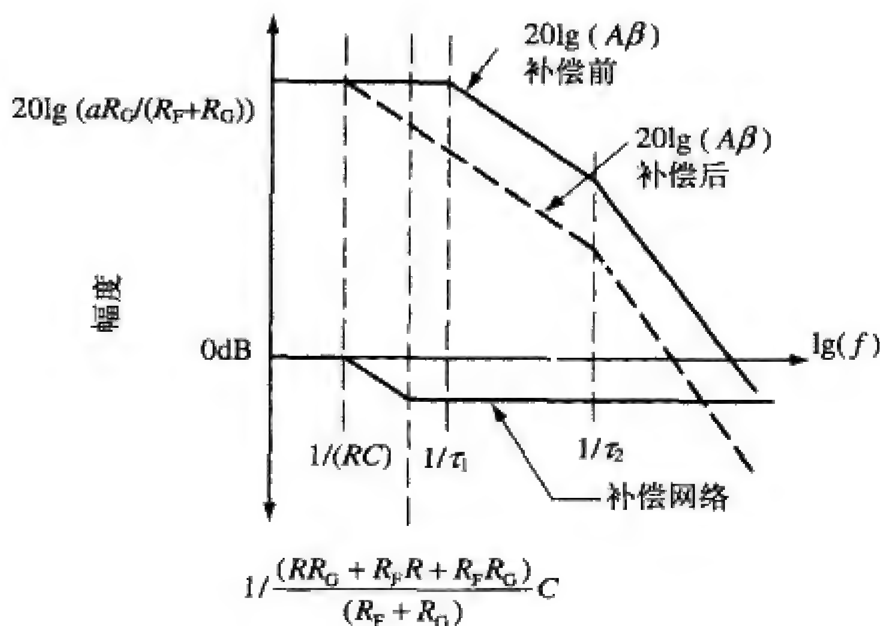


图 8-21　带有超前滞后补偿的运放的伯德图

从直觉上就可以得出式（8-26），因为 RC 网络是与虚地相连的。只要环路增益 $A\beta$ 很大，反馈操作就可以完全消除 RC 的闭环效应，而电路的工作就像不存在 RC 网络那样。图 8-22 中画出了带有超前滞后补偿的运放的闭环对数曲线。可以看出，由补偿引入的那两个零极点出现在了曲线刚开始的部分，因此在放大器的第一个极点出现之前就消失了。这就防止了零极点之间的相互作用，但这个条件对于稳定性则不是必需的[①]。

117

① 因为即使有相互作用，也是在比较低的频率区内，因而对 0 dB 穿越点不会有什么影响。——译者注

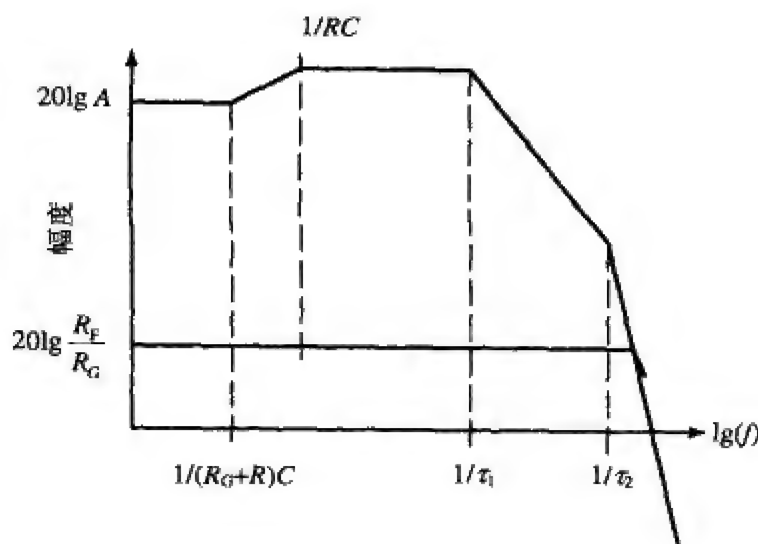


图 8-22 带有超前滞后补偿的运放的闭环曲线

8.9 各种补偿方法的比较

内部补偿的运放在某些电路条件下可以而且经常出现振荡。具体地说，内部补偿的运放在出现振荡或振铃时，还需要一个外部极点；而电路中的杂散电容经常为这种不稳定提供所需的相移。像电缆这样的负载往往会引起内部补偿运放的剧烈的振铃。

IC 设计中经常使用主极点补偿，因为这种方法很容易实现。它使闭环增益在很早时就开始滚降，因此，这个方法很少用做外部补偿，除非在需要滤波的时候。负载电容通常会使运放出现振铃，但还与具体的极点位置有关。很大的负载电容可以使运放变得稳定，因为大电容所起到的作用就是主极点补偿。

最简单的补偿形式是增益补偿。较高的闭环增益反映出较低的环路增益，而较低的环路增益则增加了稳定性。如果一个运放电路可以通过增加闭环增益来稳定，那就尽管这样做。

跨接在反馈电阻两端的杂散电容趋于使运放稳定，因为这是一种超前补偿形式。这种补偿方法可以用来限制电路的带宽，但会降低闭环增益[①]。

反相输入端上的杂散电容可以与反馈电阻和增益设置电阻的并联电阻组合起来，构成伯德图上的一个极点，该极点降低了电路的稳定性。这种效应通常出现在以 CMOS 运放构成的高阻抗电路中。增加一个反馈电容就可以构成一种用以抵消这个输入极点的补偿衰减器结构。这一抵消出现在输入时间常数与反馈 *RC* 时间常数相等的时候。在时间常数相等的条件下，运放的工作好像不存在杂散输入电容那样。实现补偿衰减器的一个极好的方法是，利用一条从输出端引出的导线和地线平面来构建一个分布反馈电容。 [118]

超前滞后补偿可以使运放稳定，还可以获得最好的闭环频率特性。与某些公开发表的观点相反，没有任何一个补偿方法可以把带宽增加到超过运放的带宽。而超前滞后补偿恰好给出了这个最佳的补偿带宽。

① 因为 C_F 使 Z_F 在高频时的值下降。——译者注

8.10 小结

稳定性准则经常被说成是不振荡，但应该是一种表现为峰值和振铃的电路性能。

用一个外部电容与运放并联的方法一般可以增加电路的带宽。有些运放上带有小弯勾，用以把并联电容与输入级中的某一部分相并联。这种做法可以增加带宽，因为它对高频进行了分流，避免流过那些带宽增益很低的放大级，但这个补偿方法的具体使用还要取决于运放的类型和制造商。

119　这里给出的补偿技术足以应对大多数的应用。当遇到新的和挑战性的应用时，读者可以使用这里勾画出的方法，发明你自己的补偿技术。



第 9 章　电流反馈运放的分析

Ron Mancini

9.1　引言

CFA（Current Feedback Amplifier，电流反馈放大器）没有传统差分放大器那样的输入结构，因此就失去了这一结构所固有的参数匹配的特性。CFA 的电路结构使它们无法获得像 VFA（Voltage Feedback Amplifier，电压反馈放大器）那样的精度，但这种牺牲了精度的电路结构，却可以得到更高的带宽和摆速。而且，CFA 的这种更高的带宽相对来说不容易受闭环增益的影响，因此，适用于 VFA 的恒定增益带宽积的限制，对于 CFA 则不复存在。与 VFA 相比，CFA 的摆速也取得了非常大的改善，因为它们的结构可以使输出级一直提供摆动电流，直到输出达到终值。一般来说，VFA 被用于精密的和一般的应用，而 CFA 被限制在 100 MHz 以上的高频应用。

虽然 CFA 缺少了 VFA 那样的精度，但在动态范围要求不严的 DC 耦合视频应用方面，它们仍然有足够的精度。与以前的高频放大器不同，CFA 已经去除了 AC 耦合的限制。它们虽然工作在千兆赫的范围，但通常是 DC 耦合的。此外，CFA 具有比 VFA 快得多的摆速，因而就有更快的上升和下降时间以及更低的交调失真。

9.2　CFA 模型

图 9-1 中给出了 CFA 的模型。CFA 的同相输入端与一个内部输入缓冲器的输入端相连，所以就有非常高的阻抗，大致等于双极晶体管的同相 VFA 的输入端阻抗。CFA 的反相输入端与输入缓冲器的输出端相连，所以，CFA 反相输入端的输入阻抗就等于这个缓冲器的输出阻抗。这个阻抗非常低，一般小于 50Ω，图中的 Z_B 就表示了缓冲器的这个输出阻抗。输入缓冲器的增益 G_B 被设计得尽量接近于 1。在电路计算中，这个增益 G_B 由于足够接近 1 而可以被忽略。

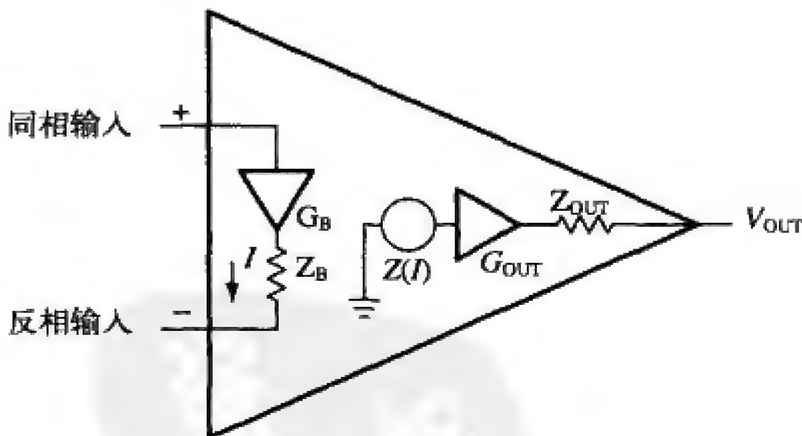


图 9-1　电流反馈放大器的模型

图中的输出缓冲器为放大器提供了很低的输出阻抗。同样，输出缓冲器的增益 G_{OUT} 也非常

接近于 1，因此，也可以在分析中予以忽略。此外，输出缓冲器的输出阻抗在计算中也是可以忽略的。这个参数只在驱动非常低的阻抗或容性负载时，才会影响到电路的性能，但一般情况并非如此。不过，输入缓冲器的输出阻抗是不能忽略的，因为它影响到高频时的稳定性。

电流控制的电流源 Z 是一个跨阻抗。CFA 中的这个跨阻抗起到了与 VFA 中增益相同的作用：这是一个使运放性能仅仅取决于无源元件的参数。通常，这个跨阻抗非常高，在兆欧的范围，所以，CFA 也就可以像 VFA 那样通过把反馈环路闭合的方式来获取精度。

9.3　稳定性方程的导出

稳定性方程是利用图 9-2 导出的。我们应该记得，稳定性与输入无关，而唯一地取决于环路增益 $A\beta$。我们把环路在 X 点断开，再加入一个测试信号 V_{TI}，就可以计算出返回信号 V_{TO}，122这样就导出了稳定性方程。

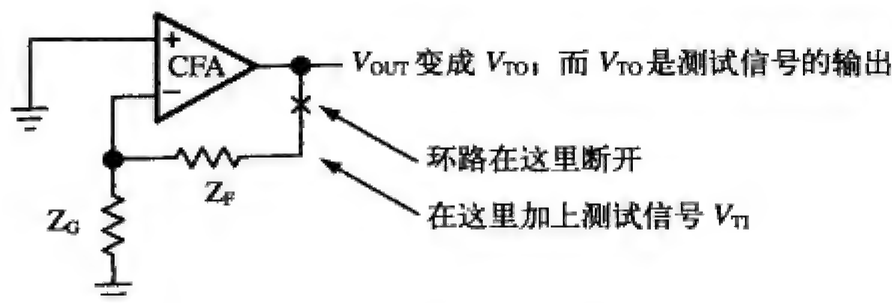


图 9-2　稳定性分析电路

图 9-3 画出了用于稳定性计算的电路，这是通过用图 9-1 中的模型代替图 9-2 中的 CFA 符号之后得到的。为了简化计算，我们已经把输入和输出缓冲器的增益和输出缓冲器的输出阻抗从电路中删除了。这种近似的做法对大多数应用都是恰当的。

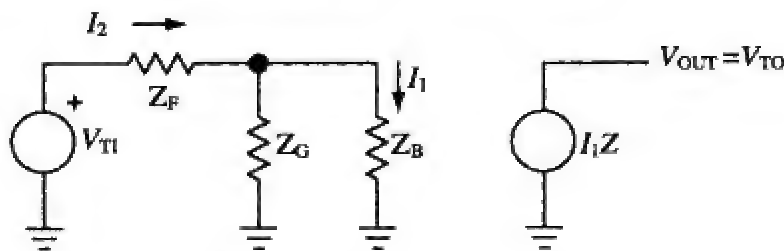


图 9-3　稳定性分析电路

式 (9-1) 写出了 CFA 的传递方程；同时，我们用基尔霍夫定理写出了式 (9-2) 和式 (9-3)：

$$V_{TO}=I_1Z \tag{9-1}$$

$$V_{TI}=I_2(Z_F+Z_G\|Z_B) \tag{9-2}$$

$$I_2(Z_G\|Z_B)=I_1Z_B \tag{9-3}$$

利用式 (9-2) 和式 (9-3) 可以得到式 (9-4)：

123

$$V_{TI}=I_1(Z_F+Z_G\|Z_B)\left(1+\frac{Z_B}{Z_G}\right)=I_1Z_F\left(1+\frac{Z_B}{Z_F\|Z_G}\right) \tag{9-4}$$

用式（9-4）除式（9-1），可以得到式（9-5），这就是开环传递方程。这个等式通常被叫做**环路增益**。

$$A\beta = \frac{V_{TO}}{V_{TI}} = \frac{Z}{\left[Z_F\left(1+\frac{Z_B}{Z_F \| Z_G}\right)\right]} \tag{9-5}$$

9.4 同相 CFA

同相 CFA 的闭环增益方程可以用图 9-4 导出，电路中已经加上了两个外部增益设置电阻。图 9-4 中还画出了两个缓冲器，但由于它们的增益都等于 1，而且被包含在反馈环路中，所以，这两个缓冲器的增益没有出现在计算中。

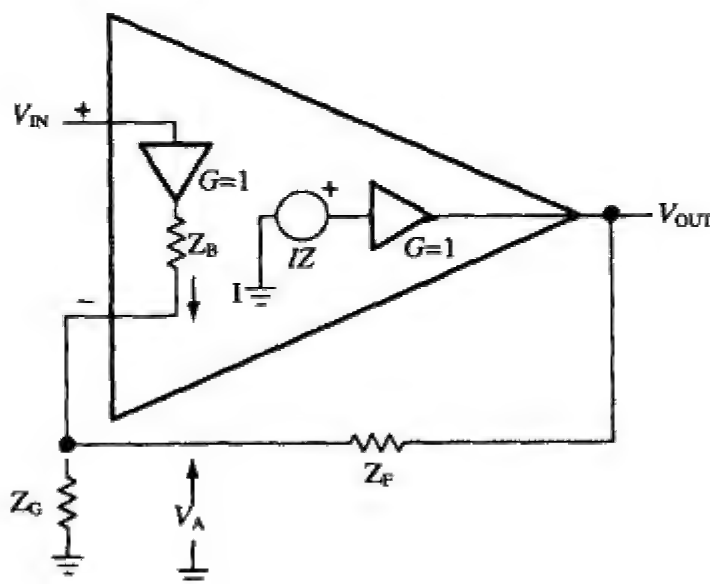


图 9-4 同相 CFA

式（9-6）是传递方程，式（9-7）是反相输入节点处的电流方程，而式（9-8）是输入回路方程。利用这些方程，可以得到闭环增益方程，这就是式（9-9）。

$$V_{OUT} = IZ \tag{9-6}$$

124

$$I = \left(\frac{V_A}{Z_G}\right) - \left(\frac{V_{OUT}-V_A}{Z_F}\right) \tag{9-7}$$

$$V_A = V_{IN} - IZ_B \tag{9-8}$$

$$\frac{V_{OUT}}{V_{IN}} = \frac{\dfrac{Z\left(1+\frac{Z_F}{Z_G}\right)}{Z_F\left(1+\frac{Z_B}{Z_F\|Z_G}\right)}}{1+\dfrac{Z}{Z_F\left(1+\frac{Z_B}{Z_F\|Z_G}\right)}} \tag{9-9}$$

当输入缓冲器的输出阻抗 Z_B 趋于零时，式（9-9）可以简化为式（9-10）：

$$\frac{V_{OUT}}{V_{IN}}=\frac{\dfrac{Z\left(1+\dfrac{Z_F}{Z_G}\right)}{Z_F}}{1+\dfrac{Z}{Z_F}}=\frac{1+\dfrac{Z_F}{Z_G}}{1+\dfrac{Z_F}{Z}} \tag{9-10}$$

当跨阻抗 Z 非常高的时候，式（9-10）中的 Z_F/Z 这一项就趋于零，因此，式（9-10）可以简化为式（9-11），这就是 CFA 的理想闭环增益方程。CFA 和 VFA 的理想闭环增益方程是完全一样的，而两者与理想方程差异的程度则取决于所做假设的合理程度。VFA 有一个假设：直接增益非常高；但 CFA 有两个假设，这就是，跨阻抗非常高和输入缓冲器的输出阻抗非常低。也许像我们所期望的那样，两个假设总要比一个假设更难满足，所以，CFA 与理想值的差距要大于 VFA。

125

$$\frac{V_{OUT}}{V_{IN}}=1+\frac{Z_F}{Z_G} \tag{9-11}$$

9.5　反相 CFA

反相 CFA 的结构（见图 9-5）是很少使用的，因为反相输入阻抗非常低（$Z_B \| Z_F + Z_G$）。当通过把 Z_G 选择为高阻值而使 Z_G 起到支配作用的时候，Z_G 即覆盖了 Z_B 的影响。这时，Z_F 也必须选择为高阻值，以便至少达到单位增益。而 Z_F 的高阻抗会使带宽性能变得很差，这可以在下一节中看到。如果把 Z_G 选择成低阻值，那么频率敏感的 Z_B 将使增益随频率的增加而增加。所有这些因素制约了反相 CFA 的使用。

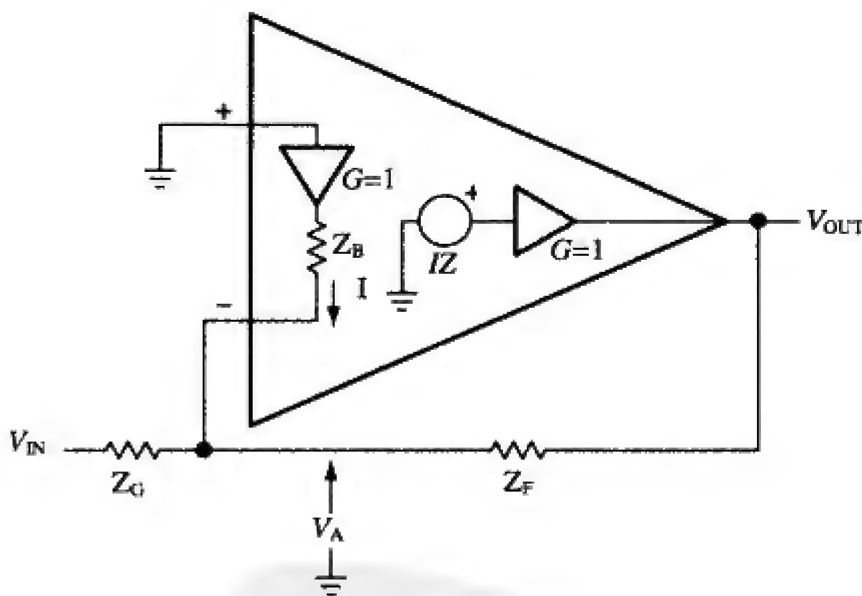


图 9-5　反相 CFA

式（9-12）写出了反相输入节点处的电流方程。式（9-13）确定了哑变量 V_A 的大小，而式

(9-14) 是 CFA 的传递方程。对这些方程进行合并和化简之后，可以得到式 (9-15)，这就是反相 CFA 的闭环增益方程。

$$I+\frac{V_{IN}-V_A}{Z_G}=\frac{V_A-V_{OUT}}{Z_F} \tag{9-12}$$

$$IZ_B=-V_A \tag{9-13}$$

$$IZ=V_{OUT} \tag{9-14}$$

126

$$\frac{V_{OUT}}{V_{IN}}=-\frac{\dfrac{Z}{Z_G\left(1+\dfrac{Z_B}{Z_F\|Z_G}\right)}}{1+\dfrac{Z}{Z_F\left(1+\dfrac{Z_B}{Z_F\|Z_G}\right)}} \tag{9-15}$$

当 Z_B 趋于零时，式 (9-15) 可以简化为式 (9-16)：

$$\frac{V_{OUT}}{V_{IN}}=-\frac{\dfrac{1}{Z_G}}{\dfrac{1}{Z}+\dfrac{1}{Z_F}} \tag{9-16}$$

当 Z 非常大时，式 (9-16) 就变为式 (9-17)，这是反相 CFA 的理想闭环增益方程：

$$\frac{V_{OUT}}{V_{IN}}=-\frac{Z_F}{Z_G} \tag{9-17}$$

反相 VFA 与 CFA 运放的理想闭环增益方程也是完全一样的。这两种结构的输入阻抗都要低于同相结构的输入阻抗，但 VFA 有一个假设，而 CFA 有两个假设。这里想再说一次，与前面同相电路的情况一样，CFA 不像 VFA 那样接近理想状态，因为 CFA 有两个假设。对于 Z_B 等于零的假设，在双极晶体管的情况下总是不成立的，这将在后面说明。CFA 几乎从未以差分放大器的结构使用过，这是因为 CFA 的两个输入阻抗完全不匹配。

9.6 稳定性分析

我们把式 (9-5) 中的稳定性方程重复在式 (9-18) 中：

$$A\beta=\frac{V_{TO}}{V_{TI}}=\frac{Z}{\left[Z_F\left(1+\dfrac{Z_B}{Z_F\|Z_G}\right)\right]} \tag{9-18}$$

127

把式 (9-9) 和式 (9-15) 与式 (9-18) 比较之后，可以看出，反相和同相的 CFA 运放有完全一样的稳定性方程。这是我们所预期的，因为任何反馈电路的稳定性都与环路增益有关，而输入信号对稳定性则毫无影响。从式 (9-18) 可以看出，影响稳定性的两个运放参数是跨阻抗 Z 和输入缓冲器的输出阻抗 Z_B。影响稳定性的外部元件是 Z_G 和 Z_F。设计者可以控制的是外部阻

抗，而作为外部阻抗一部分的杂散电容有时是不可控的。杂散电容是 CFA 中振铃和过冲的主要原因。此外，Z 和 Z_B 也是电路设计者无法控制的 CFA 运放参数，但设计者必须应对这些参数。

在利用伯德图确定稳定性之前，我们先对式（9-18）取对数，然后在图 9-6 中画出式（9-19）和式（9-20）这两条对数曲线：

128

$$20\lg|A\beta| = 20\lg|Z| - 20\lg\left|Z_F\left(1+\frac{Z_B}{Z_F\|Z_G}\right)\right| \tag{9-19}$$

$$\phi = \arctan(A\beta) \tag{9-20}$$

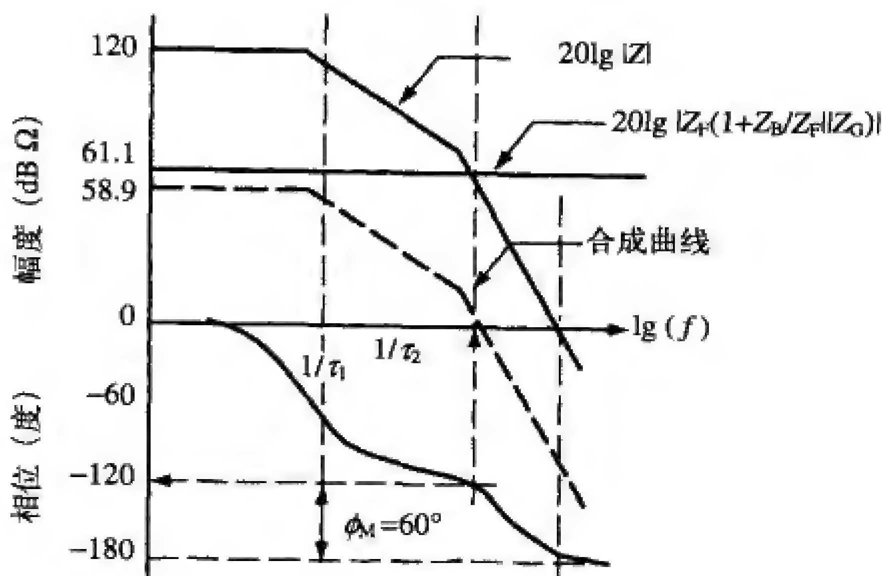


图 9-6　稳定性方程的伯德图

这样就可以使设计者对稳定性方程中的各个成分用图形的方法进行相加和相减。

图 9-6 中的曲线可以取以下的典型参数值：

$$Z = \frac{1\,\mathrm{M\Omega}}{(1+\tau_1 s)(1+\tau_2 s)} \tag{9-21}$$

$$Z_B = 70\,\Omega \tag{9-22}$$

$$Z_G = Z_F = 1\,\mathrm{k\Omega} \tag{9-23}$$

跨阻抗 Z 有两个极点，而且图 9-6 中的曲线表示出了在不加外部元件时运放是不稳定的，因为 20lg|Z|是在相移等于 180°之后才穿越 0dB 的。由于 Z_F、Z_B 和 Z_G 把环路增益降低了 61.1dB，才使电路变得稳定，因为此时有 60°的相位裕度。所以，Z_F 是对电路起到稳定作用的元件。由于 Z_B 非常小，所以，Z_B 和 Z_G 的并联没有对相位裕度有多少贡献；也就是说，Z_B 和 Z_G 对稳定性没有起什么作用。

制造商是在对 IC 进行特征化的时候确定出 R_F 最优值的。我们可以从图 9-6 中看到，当 R_F 超过了 IC 制造商所推荐的最优值的时候，稳定性就增加。这个稳定性的增加是有代价的，那就是降低了带宽。反之，当 Z_F 小于 IC 制造商所推荐的最优值的时候，稳定性便下降。因此，电路对输入阶跃的响应就会有过冲，也许还会有振铃。有时候，当 R_F 小于最优值时所引起的过冲

是可以容忍的，因为随着 Z_F 的减小，带宽则得以增加。Z_F 小于最优值时可以使响应出现峰值，这一点可以用来对电缆电容所产生的电缆压降进行补偿。

当 $Z_B = 0\Omega$ 和 $Z_F = R_F$ 时，环路增益方程变为 $A\beta = Z/R_F$。在这两个假设条件下，Z 和 R_F 即确定了电路的稳定性，而且，我们总可以找到 R_F 的一个值，以使电路稳定。跨阻抗和反馈电阻对稳定性有着主要的影响，而输入缓冲器的输出阻抗对稳定性只有很小的影响。由于 Z_B 是随频率的增加而增加的，所以，Z_B 在较高频率区内倾向于增加稳定性。我们可以把式（9-18）改写为式（9-24）；但由于在改写时已经做了一些处理，所以可以容易地看出式中包含了理想闭环增益：

$$A\beta = \frac{Z}{Z_F + Z_B\left(1 + \frac{R_F}{R_G}\right)} \tag{9-24}$$

129

由于理想闭环增益方程（反相和同相）出现在了式（9-24）的分母中[①]，所以，闭环增益会影响运放的稳定性。当 Z_B 趋于零时，分母中的闭环增益项也趋于零，而此时的运放就变成与理想闭环增益项无关。在这些假设条件下，R_F 决定了电路的稳定性，而且环路增益 $A\beta$ 的带宽与闭环增益无关。许多人认为 CFA 的带宽是与增益无关的，但这种说法的恰当性要求比率 Z_B/Z_F 非常低。

由于 Z_B 的重要性，我们有必要对它做进一步的探讨，为此，我们写出下面关于 Z_B 的表达式：

$$Z_B \cong h_{ib} + \frac{R_B}{\beta_0 + 1}\left[\frac{1 + \frac{s\beta_0}{\omega_T}}{1 + \frac{s\beta_0}{(\beta_0 + 1)\omega_T}}\right] \tag{9-25}$$

在低频区，$h_{ib} = 50\Omega$ 以及 $R_B/(\beta_0 + 1) = 25\Omega$，所以 $Z_B = 75\Omega$。在高频区，Z_B 将按照式（9-25）而变化。此外，式（9-25）中的晶体管参数是随晶体管类型的不同而不同的，也就是说，这些参数对于 NPN 和 PNP 晶体管是不同的。由于 Z_B 与所用的输出晶体管有关，而且与输出信号所处的工作象限有关，所以，Z_B 有一个极宽的变化范围。虽然 Z_B 在方程中只是一个很小的因子，但它对电流反馈运放却增加了不少的变数。

9.7 反馈电阻的选择

从上面的分析可知，反馈电阻 R_F 确定了稳定性，它同时还影响到闭环带宽，所以必须小心选择。在选择 R_F 的时候，大多数 CFA IC 制造商依靠了应用工程师和产品工程师，让他们在这方面投入大量的时间。他们对每一个同相增益值都会使用几个不同的反馈电阻，以此收集数据。然后挑选出一个在可接受峰值下产生稳定工作的折中的 R_F 值，而这个 R_F 值就被用做数据手册中对于这个特定增益下的推荐值。这个过程要对几个不同的增益值重复进行，以满足客户在使用时对不同增益的需求（经常使用的是 $G = 1$、2 或 5）。当设计者改变 R_F 值或增益值，使它们

130

① 指 R_F/R_G 和 $1+R_F/R_G$。——译者注

不同于数据手册中的推荐值时，将使带宽和稳定性都受到影响。

电路设计者如果必须选用一个不同于数据手册中推荐值的 R_F 值，就会遇到稳定性或带宽变窄的问题。降低 R_F 会降低稳定性，而增加 R_F 会降低带宽。那么，当设计者必须工作在一个不同于数据手册中增益值的时候，应该如何来做呢？设计者总要首先对新的增益值选择一个新的 R_F 值，但新的 R_F 值是否是最优值，则无法保证，所以这个值一般只是起始值。对于如何选择 R_F 起始值，我们可以有这样一个方法：首先假设环路增益 $A\beta$ 是一个线性函数；然后就可以假设，增益为 1 时的$(A\beta)_1$ 等于增益为 N 时的$(A\beta)_N$，而且这是一个在稳定性与增益之间的线性关系。式（9-26）和式（9-27）就是基于这个线性假设写出的：

$$\frac{Z}{Z_{F1}+Z_B\left(1+\frac{Z_{F1}}{Z_{G1}}\right)}=\frac{Z}{Z_{FN}+Z_B\left(1+\frac{Z_{FN}}{Z_{GN}}\right)} \tag{9-26}$$

$$Z_{FN}=Z_{F1}+Z_B\left[\left(1+\frac{Z_{F1}}{Z_{G1}}\right)-\left(1+\frac{Z_{FN}}{Z_{GN}}\right)\right] \tag{9-27}$$

式（9-27）使人相信，对于每一个新的增益值，我们都可以容易地选出一个新的 Z_F 值。实际世界中的情况可不是这样，这些假设并不是合理得完全靠得住。当改变到一个没有在数据手册中规定的新的增益时，式（9-27）最多也只能提供 R_F 的一个起始值，而我们必须经过测试才能找出 R_F 的最终值。

当数据手册中推荐的 R_F 值不能使用时，我们还可以有另一个方法，这就是使用图示技术来选择 R_F 的起始值。图 9-7 中的曲线是用表 9-1 中给出的 300MHz CFA 的典型数据画出的。[131]

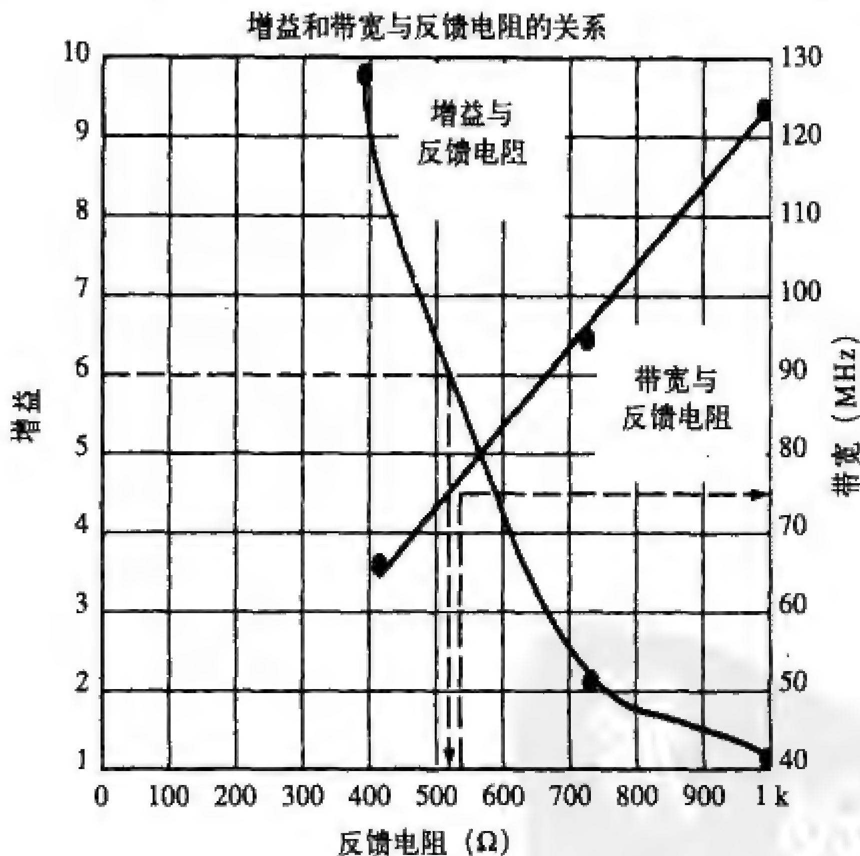


图 9-7　CFA 的 R_F、增益和带宽之间的关系曲线

表 9-1 与图 9-7 中曲线对应的一组数据

增益(A_{CL})	$R_F(\Omega)$	带宽(MHz)
+1	1000	125
+2	681	95
+10	383	65

我们假设以一个新的增益值（比如 $A_{CL}=6$）进入图中，然后水平右移，直到与增益与反馈电阻曲线相遇。然后垂直下移至电阻轴，得到一个新的 R_F 电阻值（此例为 500Ω）。再用这个新的 R_F 值从图中垂直向上，直到与带宽与反馈电阻曲线相遇。再移向带宽轴，就可得到一个新的带宽读数（此例为 75MHz）。作为一个起始值，你应该期望在增益等于 6 和 $R_F=500\Omega$ 下，得到大约 75MHz 的带宽。虽然这一技术可以得到比式（9-27）更可靠的数据，但运放的特殊性、电路板的杂散电容和电路板上的布线都要求我们必须进行大量的测试。也就是说，对每个新的工作点，都必须进行电路性能和稳定性方面的测试。

132

9.8 稳定性与输入电容

当设计者任凭电路板对反相输入节点与地之间引入分布电容的时候，就会使阻抗 Z_G 变成电抗。式（9-28）表示了这个新的阻抗 Z_G，而式（9-29）是描述这一情况的稳定性方程①：

$$Z_G=\frac{R_G}{1+R_GC_Gs} \tag{9-28}$$

$$A\beta=\frac{Z}{Z_B+\dfrac{Z_F}{Z_G^2+Z_BZ_G}} \tag{9-29}$$

$$A\beta=\frac{2}{R_F\left(1+\dfrac{R_B}{R_F\|R_G}\right)(1+R_B\|R_F\|R_GC_Gs)} \tag{9-30}$$

当 Z_G 由一个电阻和反相输入节点到地之间的杂散电容并联组成时，式（9-29）就是这样的一个稳定性方程。杂散电容 C_G 的值是固定的，因为它只取决于电路板的布图。由这个杂散电容所引起的极点则取决于 R_B，因为 R_B 主导了 R_F 和 R_G 的作用。由于 R_B 是随加工容差而变动的，所以 R_BC_G 极点的位置也容易受到 IC 制造容差的影响。当 R_BC_G 的并联阻抗变大时，该极点便向低频区移动，因而降低了电路的稳定性。最后，它将与 Z 中包含的那个 $1/\tau_2$ 极点相互作用，引起不稳定。

图 9-8 中表示了杂散电容对 CFA 闭环性能的影响。可以看到，C_G 的引入引起了 CFA 频率

① 式(9-29)分母中的单位不相符，所以一定有误。利用式(9-24)并经过一些代数运算之后，式(9-29)的分母可以写为 $Z_B+Z_F(1+Z_B/Z_G)$，或者按它的形式写为 $Z_B+Z_F(Z_G^2+Z_BZ_G)/Z_G^2$。式(9-30)经过求证是正确的，但分子的 2 应改为 Z。——译者注

响应曲线中超过 3dB 的峰值，这同时使带宽增加了大约 18MHz。两个皮法（pF）不是很大的电容，因为一个粗枝大叶的布图可以很容易地使电路增加 4pF 或更大的电容。

133

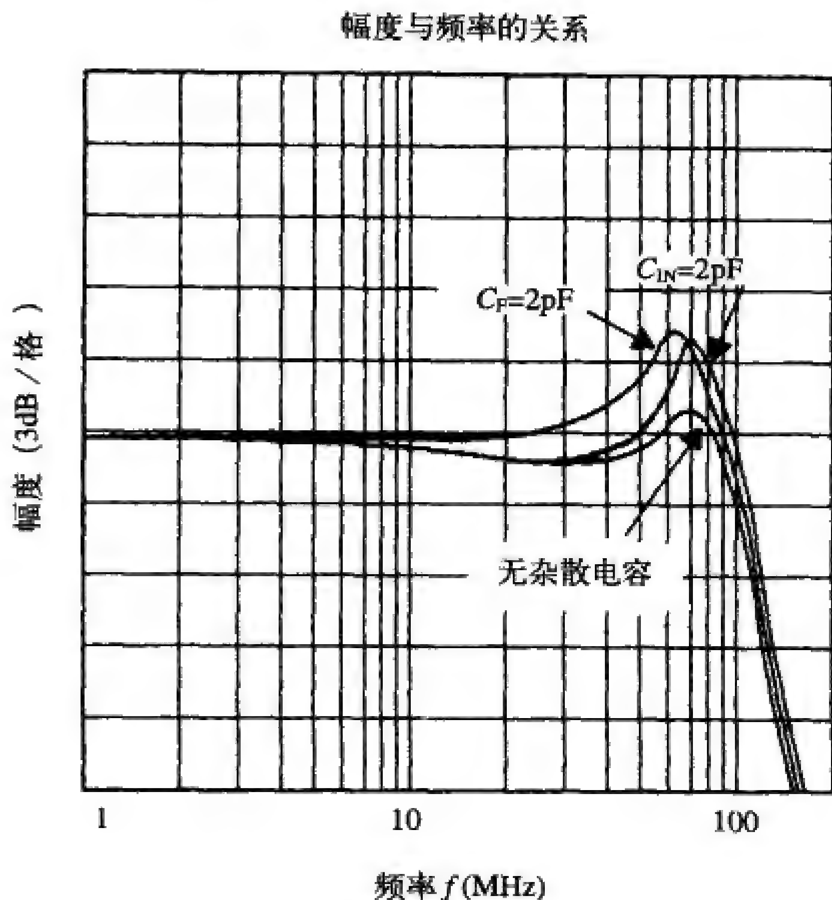


图 9-8　杂散电容对 CFA 的影响

9.9　稳定性与反馈电容

当反馈电阻的两端之间形成一个杂散电容 C_F 时，这样的反馈阻抗可以写成式（9-31）。式（9-32）则给出了当电路中加入反馈电容 C_F 时的环路增益：

$$Z_F = \frac{R_F}{1+R_F C_F s} \tag{9-31}$$

134

$$A\beta = \frac{Z(1+R_F C_F s)}{R_F\left(1+\frac{R_B}{R_F \| R_G}\right)(1+R_B \| R_F \| R_G C_F s)} \tag{9-32}$$

这个环路增益传递函数中包含了一个极点和一个零点，因此，振荡是可以发生的，但还要看具体的零极点位置。这一情况的伯德图示于图 9-9 中。原先的曲线和合成的曲线都以−40dB/十倍频的斜率穿越 0dB，所以，这两条曲线都表示出了不稳定性。但合成曲线穿越 0dB 时的频率要高于原先曲线的穿越频率，所以，杂散电容给系统加上了更多的相移。合成曲线的稳定性无疑要比原先的曲线差。所以，在反相输入节点上或在反馈电阻两端之间增加电容，通常都会引起不稳定。此外，R_B 对于由 C_F 引入的极点的位置也有很大的影响，所以，这是杂散电容引起不稳定的又一个情况。

图 9-8 中表示出 C_F = 2pF 对频率响应曲线增加了大约 4dB 的峰值。而这个峰值又使带宽增加了大约 10MHz。C_F 和 C_G 是 CFA 中过冲、振铃和振荡的主要原因，所以，电路板的布图必须做得非常仔细，以消除这些杂散电容。

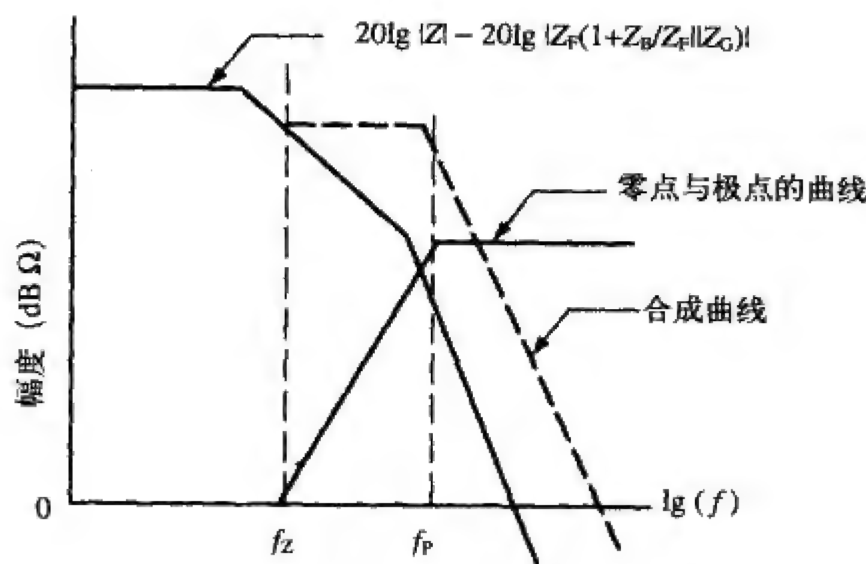


图 9-9 带有 C_F 时的伯德图

9.10 C_F 与 C_G 的补偿

当 C_F 和 C_G 同时存在于电路中时，可以对这两个电容进行调节，使它们相互抵消。我们把带有 C_F 和 C_G 的电路的稳定性方程写在式（9-33）中[①]：

$$A\beta = \frac{Z(1+R_F C_F s)}{R_F\left(1+\dfrac{R_B}{R_F\|R_G}\right)[R_B\|R_F\|R_G(C_F+C_G)s+1]} \tag{9-33}$$

135

如果使式（9-33）中的零点和极点相互抵消，那么剩下仅有的极点都在 Z 中。所以，在令式（9-33）中的极点与零点相等并进行一些代数处理之后，可以得到式（9-34）：

$$R_F C_F = C_G(R_G\|R_B) \tag{9-34}$$

R_B 在 R_B 与 R_G 的并联中占支配地位，所以，式（9-34）可以简化为式（9-35）：

$$R_F C_F = R_B C_G \tag{9-35}$$

R_B 是一个 IC 参数，所以，它取决于 IC 的制造工艺。虽然 R_B 是一个重要的 IC 参数，但还不是重要到要作为制造工艺中的一个控制变量来监测。R_B 中包含了一些具有很大离散性的未确定参数，所以，依靠 R_B 来进行补偿是有风险的。与此相反，一个精明的设计工程师所想到的是，如何保证在合理的 R_B 值下电路是稳定的，而且由此产生的频率响应的峰值也是可接受的。

① 式(9-30)、式(9-32)和式(9-33)都是从式(9-5)导出的，它们之间的差异只是根据具体的情况，以电阻 R_X 或电抗$(1+R_X C_X s)$的形式代替式(9-5)中的 Z_F、Z_G、Z_B。——译者注

9.11 小结

CFA 不受恒定的增益带宽积的限制，所以，可以通过对反馈电阻的调节来获得最好的性能。CFA 的稳定性取决于反馈电阻：随着 R_F 的减小，稳定性会降低；当 R_F 到达零的时候，电路就变为不稳定。另一方面，随着 R_F 的增加，CFA 的稳定性也随之增加，但带宽变窄了。

CFA 的同相输入阻抗非常高，但反相输入阻抗非常低。这种情况使 CFA 无法用做差分放大器的结构。在反相输入节点上或者反馈电阻上的杂散电容总会引起频率响应中的峰值，一般会引起振铃，有时会引起振荡。经验丰富的电路设计者能够一眼看出电路板布图中的杂散电容，并消除这些电容。搭建电路试验板和实验室测试的方法对于 CFA 是必需的。布好版图、处理好电容去耦和采用小电感元件都可以极大改善 CFA 的性能。

136



第 10 章　电压与电流反馈运放的比较

Ron Mancini 和 James Karki

10.1　引言

运算放大器的名称起先是给予 VFA 的，因为当时只有这种运放。这些在 20 世纪 40 年代末称得上新颖的放大器可以用外部元件编程，然后对信号执行各种各样的数学运算。CFA 也已经问世大约 20 年了，但只是最近几年名声才开始大起来。有两个因素制约了 CFA，使它无法普及，一个是使用困难，一个是精度低。

VFA 是大家熟悉的元件，有几种内部补偿的 VFA 在使用时不需要什么工作量。由于历史悠久，VFA 便有了许多不同的种类和封装，所以，VFA 可以使用于几乎所有的场合。不过，VFA 的带宽是有限的，所以不能像 CFA 那样用于高频信号的处理。就目前来说，这两种运放结构的应用范围是以信号的频率和精度来划分的。

VFA 还有其他一些优点，比如，VFA 有极高的精度，这使它成为低频电路中最常用的放大器。除了信号放大之外，VFA 的其他许多功能也都是在低频下完成的，像信号电平移位这样的操作就需要很高的精度。幸好，大多数的高频应用是不需要精度的，其中主要的用途是信号的放大和滤波，因此 CFA 很适合高频应用。精度低和使用上的困难使 CFA 难以取代 VFA。

10.2　精度

图 10-1 中画出的是一种长尾对（long tail pair）的输入结构，有了它，VFA 才有了精度。

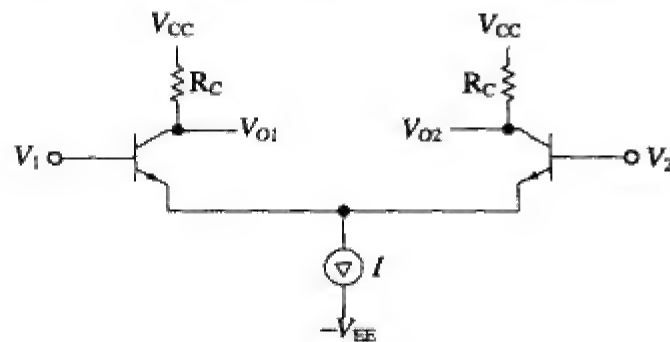


图 10-1　长尾对

图中的晶体管 Q_1 和 Q_2 已经按照初始容差和漂移容差的要求进行了非常仔细的匹配。这种仔细匹配的工作体现在晶体管的设计中，设计者尽力保证这两个输入晶体管 Q_1 和 Q_2 在电流增益 β、基射极电压 V_{BE} 和其他参数方面都是相互匹配的。当 $V_{B1} = V_{B2}$ 时，电流 I 就在两个输入晶体管之间平均分配，因此 $V_{O1} = V_{O2}$。只要这两个晶体管的参数相互匹配，两个集电极电流就一定保持相等。如果 V_{B1} 相对于 V_{B2} 稍微有一点变化，就会引起集电极电流的不匹配，因而产

生一个差分输出电压$|V_{O1} - V_{O2}|$。

当温度或其他外界条件改变了晶体管参数（比如电流增益或基射极电压）的时候，只要两个输入管的改变量是相等的，就不会改变差分输出电压。IC 设计者使用了很大的管子尺寸，以保证在受到外界因素影响而使晶体管参数改变的时候，不会引起差分输出电压的改变。这样，当两个基极电压中的任意一个有微小改变时，就可以引起差分输出电压的改变，而外部条件的很大改变却不会引起差分输出电压的改变。这就是精密放大器的公式，因为它可以将很小的输入变化进行放大，而与此同时，又不受参数和环境条件变化的影响。

138

这是一个简化了的解释，事实上，为了保证晶体管的匹配，还使用了其他许多技术，其中包括参数微调、专用的布图技术、热平衡和对称布图等。长尾对是使输入电路获取精度的极好的电路结构，不过，它的输出电路有一个缺点。因为输出电路中的集电极必须有很高的阻抗，才可以在第一级中获得高增益。但是，高阻抗与密勒电容的结合（已在第 8 章中讨论过）便构成了一个亚主极点（quasidominant pole）的补偿电路，而这个补偿电路会表现出很差的高频响应。

CFA 的同相输入端（见图 10-2）连接到了运放内部的一个缓冲器的输入端。CFA 的反相输入端则连接到了 CFA 这个内部缓冲器的输出端。缓冲器的输入和输出具有完全不同的阻抗水平，所以无法实现匹配。这个缓冲器无法抑制因参数漂移而产生的共模电压，因为它没有共模抑制能力。此外，输入电流会在输入缓冲器的输出阻抗 R_B 上产生一个电压降，而这个电压降是绝对无法与输入信号相区分的。

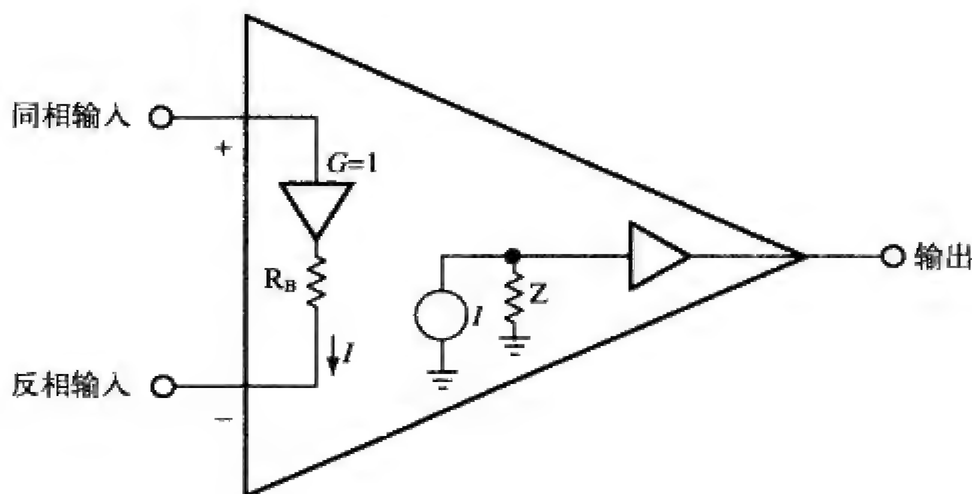


图 10-2　理想的 CFA

CFA 的电路结构是为高频放大选择的，因为它有一个受电流控制的增益和一个以电流为主的输入。作为一种电流器件，CFA 就没有像 VFA 那样的密勒效应问题。CFA 的输入结构是通过牺牲精度来换取带宽的，CFA 的可用带宽可以达到 VFA 可用带宽的 10 倍。

139

10.3 带宽

电路的带宽是用高频误差定义的。当增益在高频区下降时，不同频率下不相等的放大倍数便引起信号的失真。这一般会使信号失去高频分量。我们可以举一个信号高频品质下降的例子：

一个方方正正的方波经过放大后，变成了一个慢吞吞爬坡的半正弦波。我们把适用于任何反馈电路的误差方程重复于式（10-1）：

$$E=\frac{V_{\mathrm{IN}}}{1+A\beta} \tag{10-1}$$

这个方程对任何反馈电路都是成立的，所以，它同样适用于 VFA 和 CFA。我们也把任意 VFA 的环路增益方程重复于式（10-2）：

$$A\beta=\frac{aR_{\mathrm{G}}}{R_{\mathrm{F}}+R_{\mathrm{G}}} \tag{10-2}$$

式（10-2）可以分别改写为用于同相电路和反相电路的式（10-3）和式（10-4）。在这两个等式中，符号 G_{CLNI} 和 G_{CLI} 分别表示了同相电路和反相电路的闭环增益。

$$A\beta=\frac{a}{\dfrac{R_{\mathrm{F}}+R_{\mathrm{G}}}{R_{\mathrm{G}}}}=\frac{a}{G_{\mathrm{CLNI}}} \tag{10-3}$$

$$A\beta=\frac{a}{\dfrac{R_{\mathrm{F}}+R_{\mathrm{G}}}{R_{\mathrm{G}}}}=\frac{a}{G_{\mathrm{CLI}}+1} \tag{10-4}$$

在这两种情况下，环路增益都随闭环增益的增加而下降，因此，所有 VFA 的误差都随闭环增益的增加而增加。误差的增加在数学上是与闭环增益方程相关的，但目前尚未看到对这一现象的探讨。对于 VFA，有效带宽随闭环增益的增加而下降，因为环路增益是随闭环增益的增加而下降的[①]。 140

我们把 VFA 的环路增益、闭环增益和误差的曲线示于图 10-3 中[②]。在图 10-3 中，同相运放的直接增益 A 就是运放的开环增益 a。对于反相运放，直接增益是 $a[Z_{\mathrm{F}}/(Z_{\mathrm{G}}+Z_{\mathrm{F}})]$。密勒效应会引起直接增益在高频区的下降，所以，误差将随频率的增加而增加，因为有效的环路增益下降了。在一个给定的频率上，误差随闭环增益的增加而增加[③]。

CFA 是一种电流操作器件，因此它不像 VFA 那样容易受到因杂散电容引起的密勒效应的影响。不存在密勒效应，使 CFA 的频率响应能够保持得远好于 VFA。我们把 CFA 的闭环增益、跨阻抗和误差的曲线画在图 10-4 中[④]。可以看出，跨阻抗在低频区有很大的截距值，并一直延伸到比 VFA 高得多的频率区。

我们把 CFA 的环路增益表达式重复在式（10-5）中：

---

① 这其实是受到了 VFA 增益带宽积的限制。——译者注

② 其中的误差曲线表示为图中的间距 $20\lg|1+A\beta|$。——译者注

③ 闭环增益的增加就是增加 R_{F} 或降低 R_{G}，因而使 $A\beta$ 下降。从图 10-3 中可以看出，增加闭环增益，就是把表示闭环增益的那条水平线向上移，因而使 $20\lg|1+A\beta|$ 减小，导致式(10-1)中误差 E 的增加。——译者注

④ 其中的误差曲线也表示为 $20\lg|1+A\beta|$。——译者注

141

$$A\beta = \frac{Z}{R_F\left(1+\dfrac{R_B}{R_F \| R_G}\right)} \tag{10-5}$$

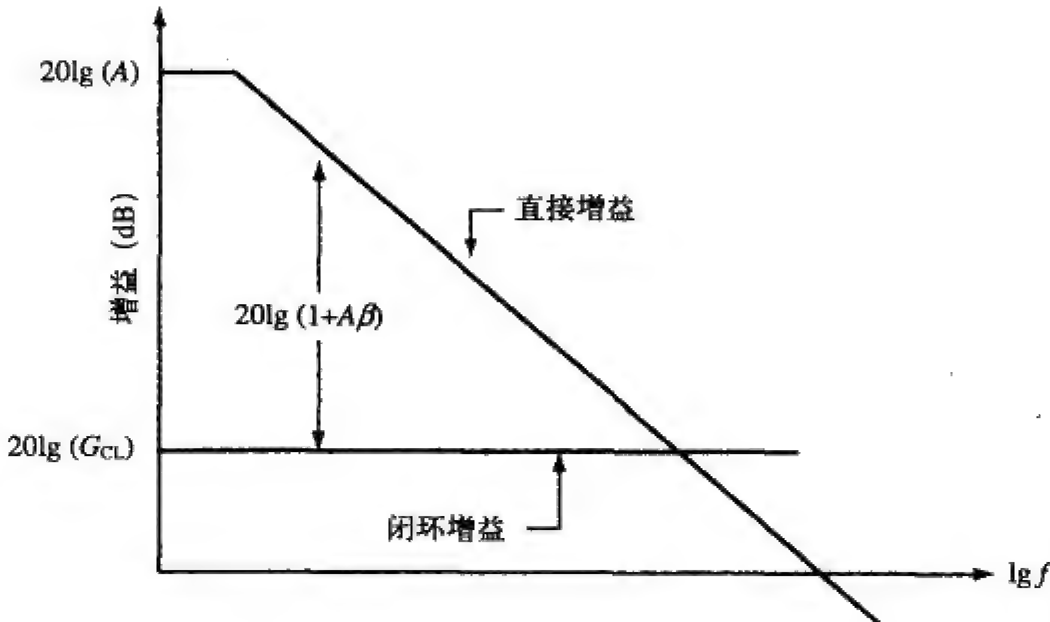


图 10-3 VFA 增益与频率的关系

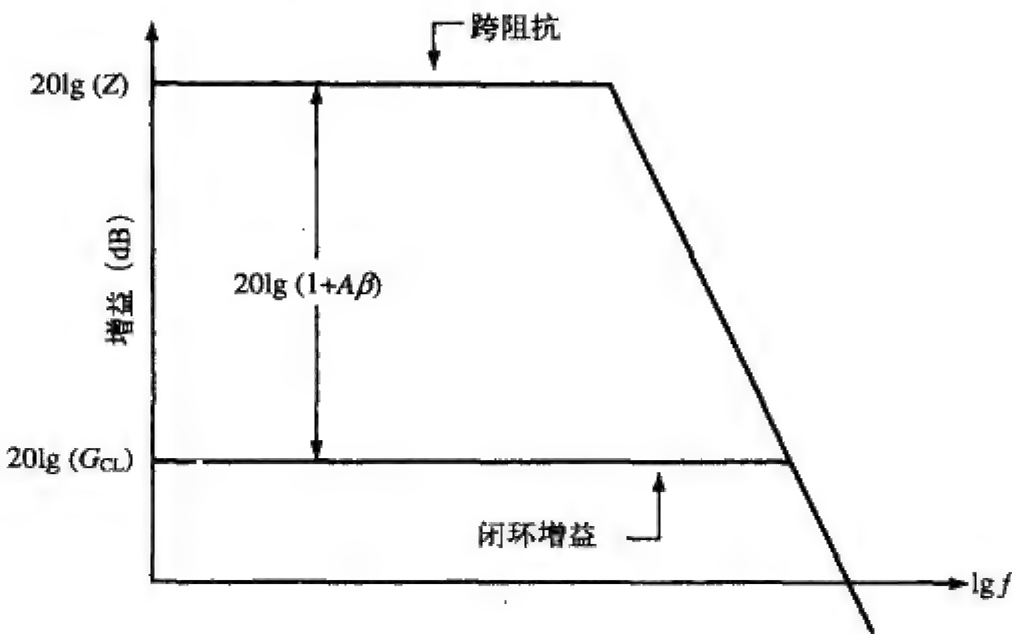


图 10-4 CFA 的增益与频率的关系

当输入缓冲器的输出电阻趋于零时，式（10-5）即简化为式（10-6）：

$$A\beta = \frac{Z}{R_F} \tag{10-6}$$

从式（10-6）可以看出，当 $R_B = 0$ 时，闭环增益完全不影响环路增益，所以，在理想情况下，我们可以指望跨阻抗以零斜率下降。不过，图 10-4 中还是表示出了一定的斜率，但要比

VFA 小很多，而且这个频率是由 $R_B \neq 0$ 引起的[①]。例如，当 $A_{CL}=1$ 和 $R_F=1000\Omega$ 时，R_B 一般是 50Ω。如果我们假设 $R_F=R_G$，那么，$R_F \| R_G=500\Omega$，因而 $R_B/R_F \| R_G=50/500=0.1$。

把这个值代入式（10-5）之后，可以得到式（10-7），而式（10-7）几乎与式（10-6）完全一样。虽然 R_B 确实引起了环路增益与跨阻抗之间的一些相互作用，但因为这种相互作用是次要因素，所以，CFA 的增益仍然以较快的斜率下降[②]。

$$A\beta=\frac{Z}{1.1R_F} \tag{10-7}$$

142

VFA 的直接增益在很低频率时就开始下降，经常从 10Hz 或 100Hz 开始下降，但 CFA 的跨阻抗则要到高得多的频率时才开始下降。VFA 受到了增益带宽积的限制，而这个限制是由于环路增益中包含了闭环增益的原因[③]。除了 R_B 的影响之外，CFA 却没有这样的限制。这更使 CFA 成为一种优异的高频放大器。

10.4 稳定性

反馈系统的稳定性是由环路增益确定的，其他的任何因素，包括输入信号的大小和类型，都不会影响稳定性。VFA 的环路增益由式（10-2）给出。从式（10-2）可以看出，VFA 的稳定性取决于两个因素：运放的传递函数 a 和增益设置元件 Z_F/Z_G。

运放中包含许多极点，所以如果没有内部补偿，就需要外部补偿。此外，运放总会至少有一个主极点，而且运放所具有的大多数相位裕度是在 45°附近。超过 60°的相位裕度是对运放带宽的一种浪费。当 Z_F 和 Z_G 中包含零点和极点时，这些零极点可以对运放的相移进行补偿，但也可以增加运放的不稳定。在任何情况下，增益设置元件总会影响到稳定性。当闭环增益很高时，环路增益就很低，而低环路增益的电路要比高环路增益的电路更加稳定。

在对电路板上的运放进行布线时，总会引入一些由杂散电容和杂散电感形成的元件。杂散电感只在非常高的频率区才占主导地位，因此在 VFA 中，杂散电感一般不太会影响稳定性问题，而更多的是影响到信号处理的品质。杂散电容则可以引起稳定性的增加或降低，但还要看电容所处的具体位置。在输入端或输出端的引线与地之间的杂散电容会引起电路的不稳定，而同样的杂散电容，如果与反馈电阻相并联，则会增加稳定性。

式(10-6)给出了当输入缓冲器的输出阻抗 R_B 不存在时的 CFA 环路增益。通过考察式(10-6)可以知道，CFA 的稳定性取决于两个因素：运放的传递函数 Z 和增益设置元件 Z_F。运放通常会包含许多极点，因此必须进行外部补偿。幸好，CFA 的外部补偿是通过 Z_F 实现的。制造厂的应用工程师们要做大量的测试，以确定在给定增益下的 R_F 最优值。在所有使用这个增益值的电路中，都应该使用这个 R_F 最优值。但我们可以通过增加 R_F 来增加稳定性和降低峰值。这实际上

① 图中这个斜率应该是由 Z 中的极点引起的。——译者注

② 这个意思是说，虽然 R_B 随频率的增加而增加，因而使高频时的增益有所增加，但非常有限。——译者注

③ 这是从环路增益和闭环增益的这一侧面来描述增益带宽积的限制，但这个限制的根本原因是 VFA 的密勒效应。——译者注

是以牺牲带宽来换取较低频率区内的性能。在不需要全部带宽的应用中，这应该是一个明智的选择。

143

CFA 的稳定性是不受闭环增益限制的，所以，对任何一个增益都可以找到一个稳定的工作点，而且 CFA 不受增益带宽积的限制。如果数据手册中没有给出某个特定增益下的最优的反馈电阻值，那就必须通过测试来找出这个最优的反馈电阻值。

从任何一个节点到地之间的杂散电容都会使 CFA 的性能变坏。即使几皮法的杂散电容也会在频率响应中引起 3dB 或更大的峰值。跨接在 CFA 反馈电阻两端的杂散电容，总会引起某种形式的不稳定，这与 VFA 反馈电阻上杂散电容的作用完全不同。CFA 一般使用在非常高的频率区，所以，那些与印制板上走线长度和元件引脚有关的电感，又为稳定性方程增加了一个变数。电感与电容可以在某个频率下相互抵消，但通常的情况似乎正好相反。VFA 的走线是非常关键的，而 CFA 的走线是一门科学。只要可行，就应该使用制造商所推荐的布图方法。

10.5 阻抗

VFA 和 CFA 的输入阻抗差异极大，因为它们的电路结构非常不同。VFA 的输入电路是一个长尾对，这种结构具有两个输入阻抗相互匹配的优点。而且，输入信号所看到的是一个具有很高输入阻抗的射极跟随器电路。射极跟随器的输入阻抗等于 $\beta(r_e + R_E)$，其中的 R_E 是射极回路中的分离元件电阻[①]。当输入电流很小时，R_E 可以用得非常大，因而输入阻抗也非常大。如果需要更大的输入阻抗，就可以在运放中使用达林顿（Darlington）电路。达林顿电路的输入阻抗变为 $\beta^2(r_e + R_E)$。

到现在为止，我们一直假设 VFA 是用双极半导体工艺制造的。但是，需要非常高输入阻抗的电路会经常使用 FET 工艺。BIFET 和 CMOS 工艺都可以在任何长尾对结构中提供非常高的输入阻抗。这可以容易地使放大器的两个输入端实现相互匹配和高输入阻抗。我们还应该注意，不要把运放引脚处的输入阻抗匹配与整个电路输入阻抗的匹配相混淆。从反相输入端看进去的输入阻抗是 R_G，而从同相输入端看进去的阻抗才是运放的输入阻抗。由于这是两个不同的阻抗，所以是不匹配的，其中的原因在于电路，而不是因为运放本身。

144

CFA 有一个极其不同的输入结构，这使它的两个输入阻抗相互不匹配。CFA 的同相输入端引脚是一个有非常高输入阻抗的缓冲器输入端。反相输入端引脚则是一个有非常低阻抗的缓冲器输出端。这就没有可能使这两个输入阻抗相互匹配。

这里想再说一遍，因为电路的原因，才使反相电路的输入阻抗等于 R_G。一旦电路的增益被固定后，增加 R_G 的唯一方法是同时增加 R_F。但 R_F 是依靠稳定性和带宽之间的折中来确定的。也就是说，R_F 被电路的增益和带宽的要求所固定，因此就不可能通过进一步调整 R_F 来增加 R_G 的电阻值。如果制造商的数据手册中说，当闭环增益为 2 时 $R_F = 100\Omega$，那么，$R_G = 100\Omega$ 或 50Ω。R_G 的阻值究竟选择为 100Ω 还是 50Ω，要由电路的结构来确定[②]。这样就把电路的输入阻

---

① 很早以前是分离元件电阻。——译者注

② 即同相还是反相。——译者注

抗设定到了 100Ω 或 50Ω。应该说，这个分析不是完全精确的，因为还有 R_B 要加入到输入阻抗上，但这个增加值是非常小的，而且取决于 IC 参数。CFA 的运放电路通常被限制在同相电压的应用，不过，在电流驱动的反相应用中也可以用得非常好。

CFA 仅限于双极工艺，因为这种工艺提供了最高的速度。为了获得更高输入阻抗而改为 BIFET 和 CMOS 工艺的做法，在今天尚无吸引力。虽然 CFA 的输入阻抗看起来似乎是一个限制因素，其实不然，因为 CFA 经常被用于低阻抗电路，这时的两个输入端都要被 50Ω 或 75Ω 的电阻来端接。大多数非常高速的应用都是要求低阻抗的。

10.6 方程的比较

我们把 VFA 和 CFA 的两组相关的方程重复于表 10-1 中。从表中可以看出，两者的反相和同相电路的理想闭环增益方程是完全一样的。VFA 的理想方程取决于运放的增益 a，由于这个增益很大，因而使 $A\beta$ 与 1 相比也很大。CFA 需要两个假设都成立时才可得到理想方程。这两个假设是：第一，CFA 的理想方程取决于运放的跨阻抗 Z，要求 Z 非常大才可使 $A\beta$ 与 1 相比也非常大。第二，R_B 与 $Z_F \| Z_G$ 相比必须非常小。

145

表 10-1 相关的 VFA 和 CFA 方程

电路结构	电流反馈放大器	电压反馈放大器
同相		
正向或直接增益	$\frac{Z(1+Z_F/Z_G)}{Z_F(1+Z_B/Z_F\|Z_G)}$	a
实际的闭环增益	$\frac{\frac{Z_F\left(1+\frac{Z_B}{Z_G}\right)}{Z_F\left(1+\frac{Z_B}{Z_F\|Z_G}\right)}}{1+\frac{Z}{Z_F\left[1+\frac{\frac{Z_B}{1+Z_B}}{Z_F\|Z_G}\right]}}$	$\frac{a}{1+\frac{aZ_G}{Z_F\|Z_G}}$
闭环增益	$1+Z_F/Z_G$	$1+Z_F/Z_G$
反相		
正向或直接增益	$\frac{Z}{Z_G(1+Z_B/Z_F\|Z_G)}$	$aZ_F/(Z_F+Z_G)$
理想环路增益	$Z/Z_F(1+Z_B/Z_F\|Z_G)$	$aZ_F/(Z_F+Z_G)$
实际的闭环增益	$\frac{-Z_G\left(1+\frac{Z_B}{Z_F\|Z_G}\right)}{1+\frac{Z}{Z_F\left(1+\frac{Z_B}{Z_F\|Z_G}\right)}}$	$\frac{\frac{-aZ_F}{Z_F+Z_G}}{1+\frac{aZ_G}{Z_F\|Z_G}}$
闭环增益	$-Z_F/Z_G$	$-Z_F/Z_G$

虽然两者的理想增益方程是完全一样的，但两者的用途却大不同，因为VFA被用于低频高精度时是最好的，而CFA的应用是在非常高的频率区。CFA的跨阻抗工作起来非常像VFA的146增益。而使我们能够在这两种情况下使用反馈的，也正是跨阻抗和增益这两个参数。



第 11 章　全差分运放

11.1　引言

*全差分运放*这个术语也许会使设计者感到脊背发凉，他会觉得："哦，不，这不又要学新东西了吗！"可是，大多数设计者没有意识到的是，早在 50 多年前，运放就是以全差分结构开始的。关于如何使用那些全差分电路的技术，已经遗失在了这几十年的岁月里。今天的全差分运放所提供的性能优点，在那第一批全差分电路的年代里是闻所未闻的。

本章将叙述一些对设计者启动设计时必需的内容，并提供进一步设计所需的电路信息。我们希望在阅读了本章之后，设计者可以有信心、有激情地投入全差分运放的设计。

11.2　全差分是什么意思

设计者在阅读了本书其他章节之后，应该已经熟悉单端运放了。简单地说，单端运放（见图 11-1）有两个输入，一个正输入和一个负输入，而这样的两个输入被理解为是全差分的。这种电路还有一个以系统地为参照的输出。

运放也还有两个电源输入端，它们被连到正负电源（即幅度相等且极性相反的正负电位）上，或者被连到单电源上，这就是把一个正电源和一个地连接到运放的两个电源引脚上。这些电源引脚是经常在电路图中被略去的，而运放电源的连接则默认是在电路图的某处实现的。全差分运放的不同点是增加了第二个输出，见图 11-2。

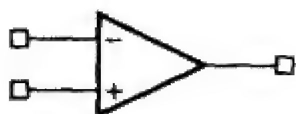


图 11-1　单端运放的电路符号

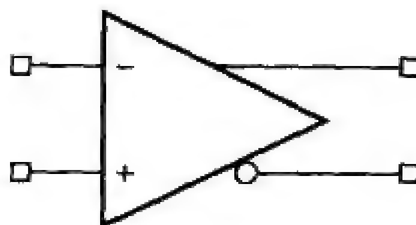


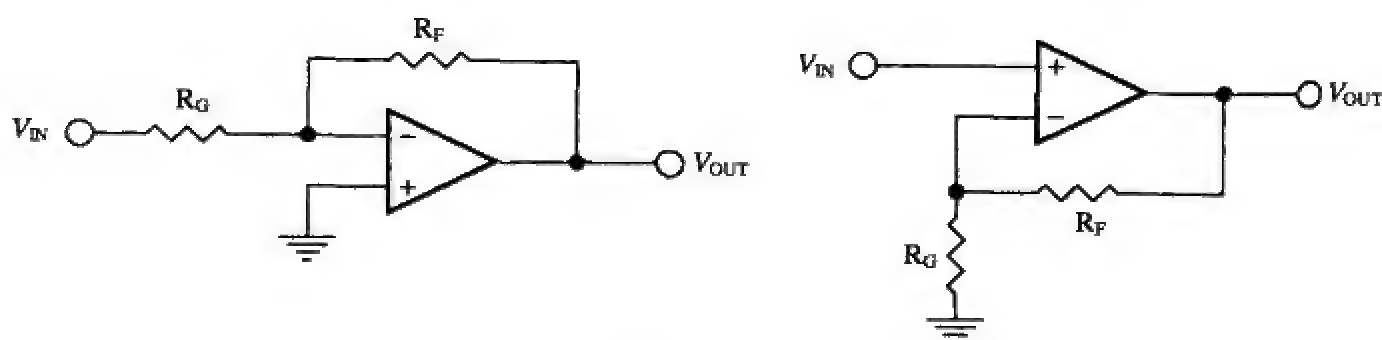
图 11-2　全差分运放的电路符号

这种有两个输出端的运放就叫做全差分运放，它的两个输出端叫做*正输出*和*负输出*，这类似于两个输入端的叫法。而且，这两个输出端与输入端一样，也是差分操作的。这就是说，电路的两个输出电压是幅度相等而极性相反的（以电路的共模工作点为参照）。

11.3　单端运放的环路闭合

运放是一种闭环使用的器件。大多数设计者都知道如何对单端运放进行环路闭合（见图 11-3）。

无论单端运放被用做反相方式还是同相方式，在环路闭合时总是把输出端连接到反相输入端。



148

图 11-3　单端运放的环路闭合

11.4　全差分放大级

那么，全差分运放如何实现环路闭合呢？这个问题提得好，因为现在有两个输出，而这两个输出都必须工作在闭环状态。实际上，全差分运放实现闭环的方法是与单端运放相似的，这就是图 11-4 中的电路。

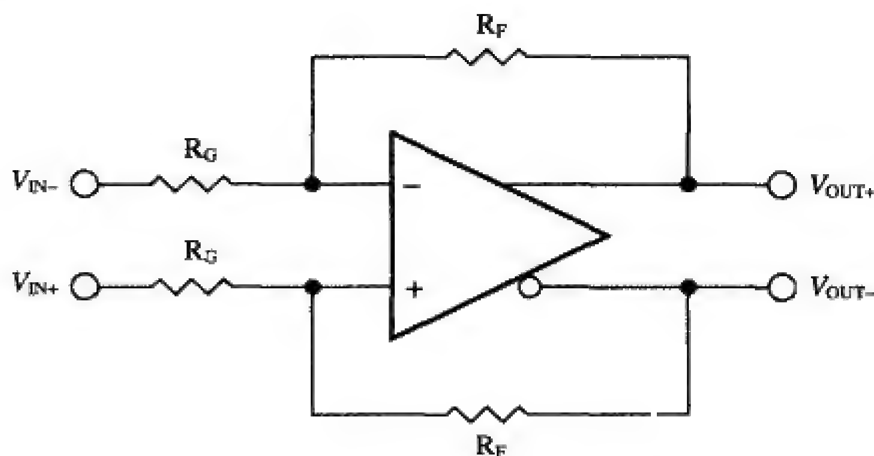


图 11-4　全差分运放的环路闭合

显然，在对全差分运放进行环路闭合时，我们需要两个完全相同的反馈环路。如果这两个环路不匹配，就会产生很大的二次谐波失真。但在某些特殊情况下，两个反馈通路也是可以不同的，本章的后面将叙述这样的一个例子。

可以看出，对于一个全差分运放，两个反馈环路都是反相的反馈环路。运放的输出与输入一样，也存在两种极性，所以，像*反相*和*同相*这样的术语就容易混淆。对于反馈的相位关系，我们先来考察图 11-3 中单端电路图的情况。在图中的两种情况下，环路都是从（同相）输出端走到反相输入端，这就引入了一个 180°的相移。对于全差分运放来说，图 11-4 中上面的反馈环路从同相输出端走到反相输入端，有 180°的相移，而下面的反馈环路从反相输出端走到同相输入端，也有180°的相移。两个反馈通路都是反相的。因此也就不存在“同相”的全差分运放电路。

149

图中这个差分级的增益可以写为：

$$\frac{V_O}{V_I}=\frac{R_F}{R_G} \tag{11-1}$$

11.5 单端到差分的转换

图 11-4 中的电路是一个全差分的放大电路。不过，全差分的应用场合是很有限的。比较常见的是利用全差分运放把单端信号转换成差分信号（见图 11-5），而这个差分输出信号也许会连接到一个模数转换器的差分输入端。

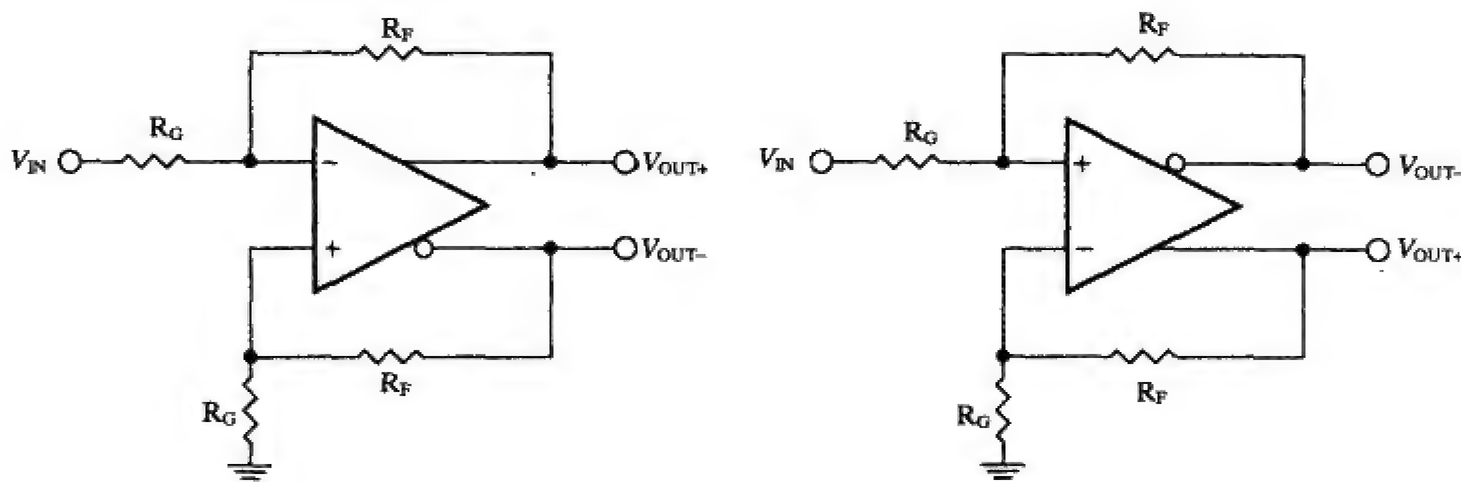


图 11-5 单端向差分的转换

图 11-5 中示出的两个结构是等效的。初一看，两者完全一样，其实不然。其中的不同点是，在左边的结构中，输入信号被加到反相输入端，而把同相输入端用于参照电压。在右边的结构中，输入信号被加到同相输入端，而把反相输入端用于参照电压。但两者在功能上是等效的，两者都能工作。

图 11-5 中的电路从单端向差分转换时的增益是：

150

$$\frac{V_O}{V_I}=\frac{R_F}{R_G} \tag{11-2}$$

150

这个结构与前面图 11-4 中结构的仅有差别是，这里的输入电压的一端是接地的。

增益的动态特性有时用图示的方法来说明是最好的。图 11-6 表示了当 $R_F = R_G$ 时，V_{IN}、V_{OUT+} 和 V_{OUT-}之间的关系。

图中究竟在做些什么？输入幅度 V_{IN} 怎么就等于输出的两倍呢？不过，增益是正确的，因为图 11-6 中任何时间点上的差分输出的大小 $V_{OUT+} - V_{OUT-}$总是等于 V_{IN} 的幅度，因此增益等于 1，与式(11-2)相同。

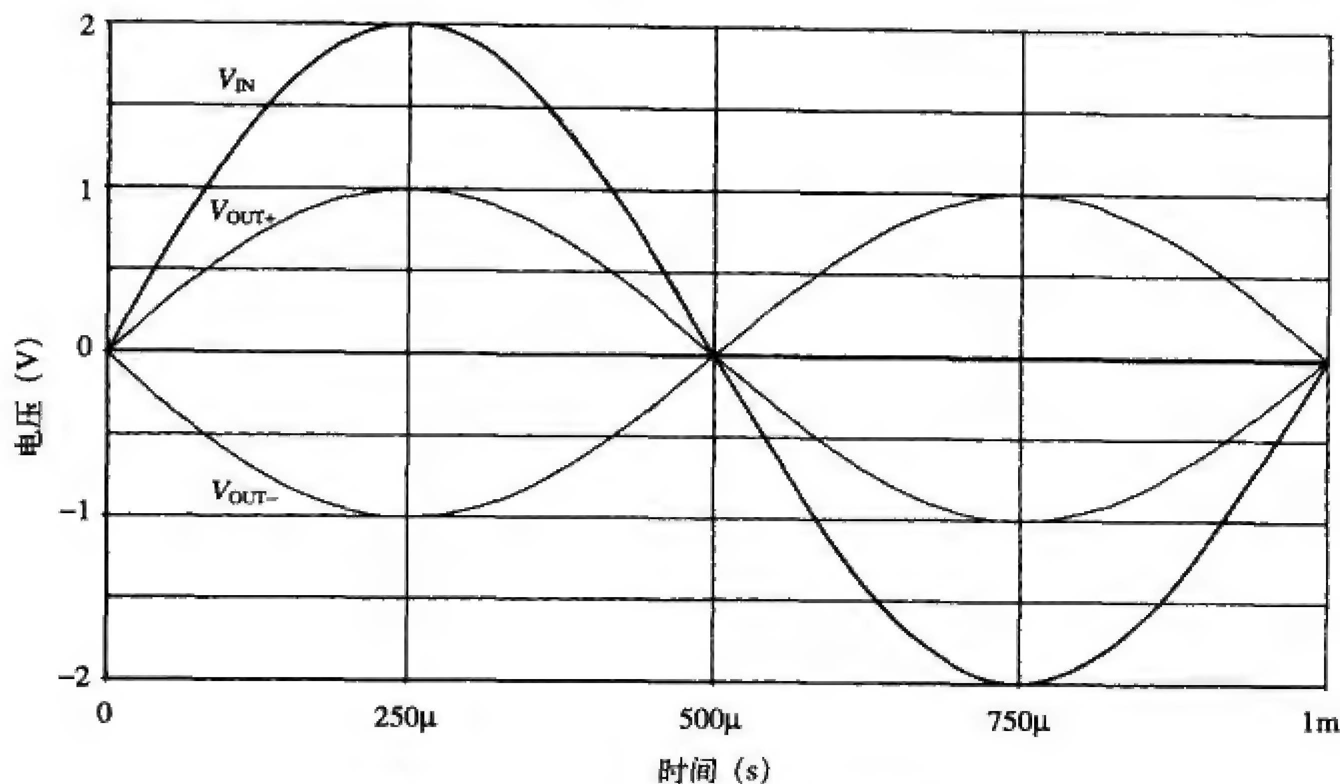


图 11-6 V_{IN}、V_{OUT+}和 V_{OUT-}之间的关系

11.6 输入信号的端接

如果单端输入信号必须端接，那么设计就变得更加复杂。这种端接会改变阻抗，因而会打破环路的平衡。我们对设计技术别无他求，只要简单。但如果包含两个变量的两个方程之间相互作用，这样的设计就变成一种交互式的过程。为了化解设计者的这个难题，德州仪器公司在它的网页上提供了一个在线计算器。进入“Analog and Mixed-signal Knowledgebase”（模拟与混合信号知识库）并在查找文本框中键入“fully differential component calculator”（全差分元件计算器），即可使用这个工具。

151

这个全差分元件计算器共有 6 个窗格。数据的输入主要在左上角的窗格内进行，在中下方的窗格内有一些次要的输入区。

中上方窗格内显示了一个从已端接的单端向全差分转换的电路图。设计方程示于右上方的窗格内。机敏的设计者将会看出，关于 $R_{R3,R4}$ 和 R_i 的那些方程是通过 A 参数相互关联的。这个工具首先进行初步计算，以得到接近正确的近似值，然后再通过计算进行优化，并利用“目标寻找”（goal seek）算法得到最终数值。计算的时间取决于“目标查找”计算时所用的步长。因此，当选择 E96 的电阻值进行计算时，要比选择精确值快得多。设计者要有点耐心，因为有可能需要几秒钟或更长的执行时间，尤其是如果选择了精确值而增益又做了很大改变的时候。在具体使用时，首先由设计者选定所需的增益和信号源阻抗（默许值为 50Ω）。然后，设计者有一个选项，用以对 R_3 或 R_4（不是两者同时）选择一个种子值。如果设计者试图一次选择两个，那只有后面输入的那个值才被接受用于计算。

设计者必须首先选择 R_4 值，几乎没有其他选择，因为这个值往往是数据手册中规定的值。只有当使用了 R_4 的推荐值而未能产生可接受的设计结果的时候，设计者才应该用 R_3 进行试验。（在线计算器设定了电阻值的内部限制值，也就是说，设计者只能输入那些对实际设计有意义的电阻值。）

在设计者选择了 Calculate Value（计算阻值）之后，工具便开始在左下方的窗格内计算电

阻值，然后把电路的仿真结果示于右下方的窗格内。如果设计者要求的话，中下方窗格内的电源和输入电压也可以改动，而这些改动又会改变右下方窗格内的仿真结果。

应该知道，这个工具只是计算出 DC 工作点，而不做 AC 仿真。然而，这毕竟节省了设计者试图用“穷举”（brute force）的方法所花费的大量时间。 152

11.7 一个新功能

德州仪器公司的全差分运放电路另外有一个引脚 V_{OCM}，表示电压输出共模电位。因为这个引脚的驱动源只是一个与电源相连的分压器，所以它既可以作为输入引脚，又可以作为输出引脚，不过一般不用做输出。当用做输出时，它等于输出电压 V_{OUT+}和 V_{OUT-}摆动中间值的那个共模电压。

11.8 V_{OCM}输入是什么意思

图 11-7 和图 11-8 分别画出了 V_{OCM}的电学和机械学的模型。

图 11-8 中的机械学模型就是小朋友们经常玩的跷跷板，但结构要复杂一点。在这个结构中，如果抬高 V_{IN-}臂（长度为 R_1），就会使这个臂以 V_n为支点而转动，而臂的另一端 V_{OUT+}会以臂的长度 R_2做正比例的下降。位于两条臂之间的第二个支点 V_{OCM}会迫使另一条臂的端点 V_{OUT-}上升同样的距离。第二条臂在 V_p处也有一个支点，这使它的另一端 V_{IN+}移动与 V_{IN-}相同的距离，但方向相反（假设长度 $R_1 = R_3$和 $R_2 = R_4$）。V_{OCM}可以用来对 V_{OUT+}和 V_{OUT-}的平均高度（即离地的距离）进行提升或降低。但需要小心！这可以超出模型的高度范围。V_{OCM}太低了，两条臂的 V_{OUT+}和 V_{OUT-}端会碰到地上；V_{OCM}太高了，两条臂的 V_{IN-}和 V_{IN+}端会碰到地上。跷跷板的基座和它的支点表示了机械运动中的“势”，或者在电路中叫做“电位”。 153

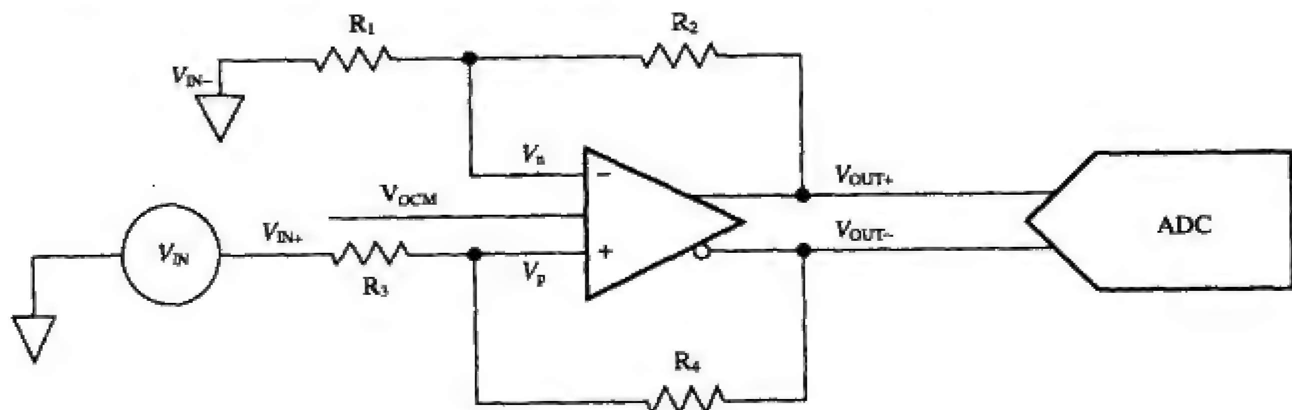


图 11-7 V_{OCM}的电学模型

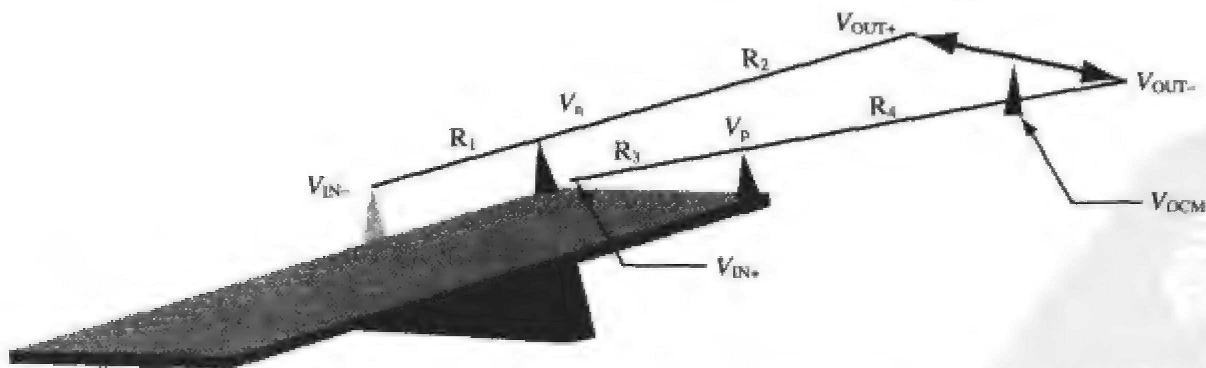
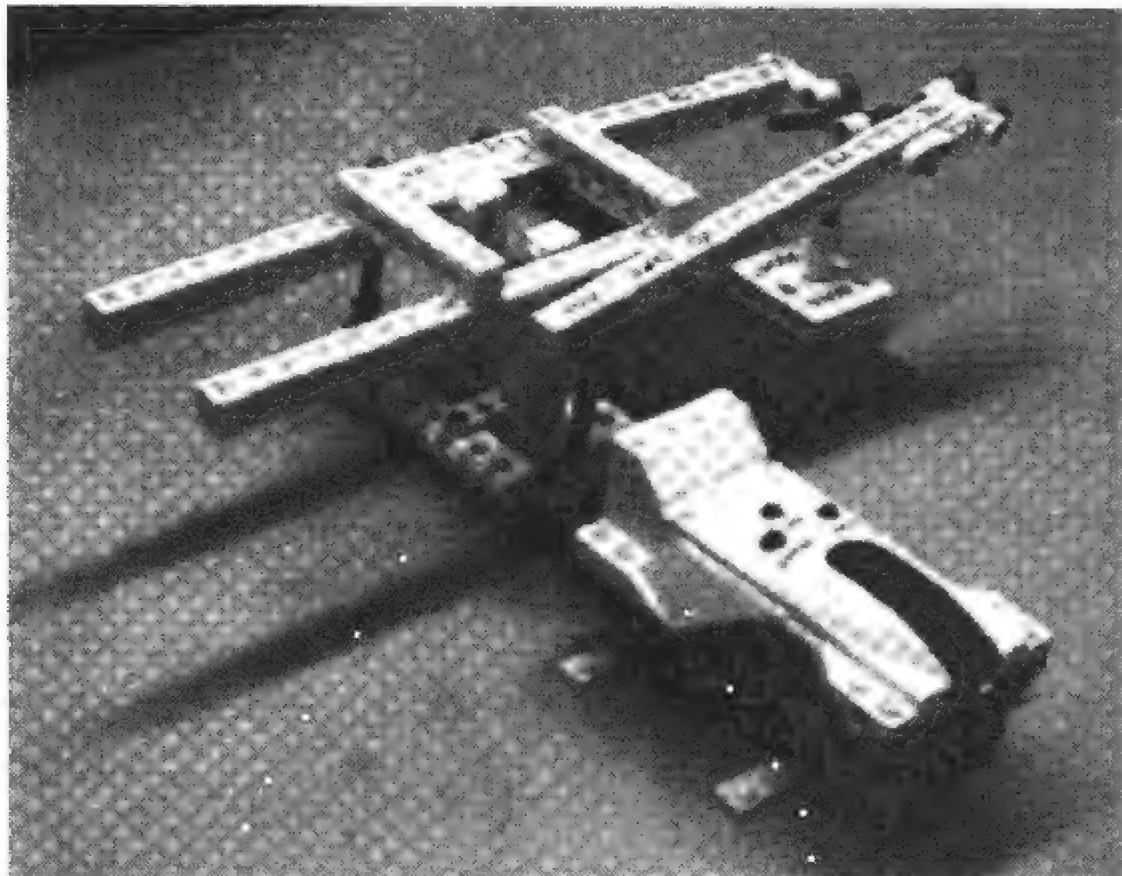


图 11-8 V_{OCM}的机械学模型

我们确实用了一套大家都知道的儿童积木搭建了这样的一个跷跷板，而且接上了一个电机用做驱动源（见图 11-9）。读者如果有这样一套玩具的话，也可以考虑搭建这样的一个模型，这是很有趣和很有教育意义的，而且是一种给儿童讲授差分概念的好方法。



154

图 11-9 一个机械的全差分放大器

V_{OCM} 引脚最常见的用法是为全差分运放设置输出共模电位（见图 11-10）。这是个非常有用的功能，因为可以用来设定全差分运放的输出共模电位，使它与后面的数据转换器的输入共模电位相匹配。高速、高精度的数据转换器往往使用差分输入，而且还会给出一个基准电压输出。

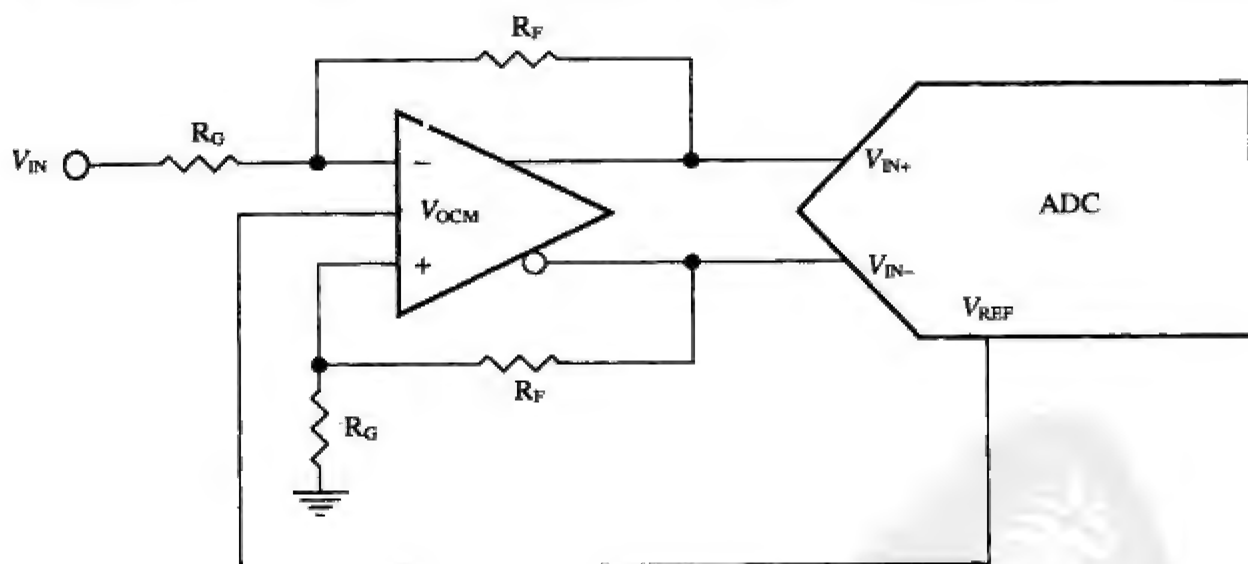


图 11-10 用全差分运放驱动 ADC

图 11-10 中的电路图是简化了的。为了清晰起见，图中没有画出补偿、端接和去耦元件。不过，它仍然表示出了全差分驱动的基本概念。由于这是一种重要的接口形式，我们将在后面一章中做进一步的详细说明。

本章的余下部分将为设计者介绍一组基于全差分技术的基本电路。

11.9 测量

一个测量放大器可以用两个单端放大器和一个全差分放大器来构建，如图 11-11 所示。显然，这个电路的输出信号有两种极性，而且不以地电位为参照。 155

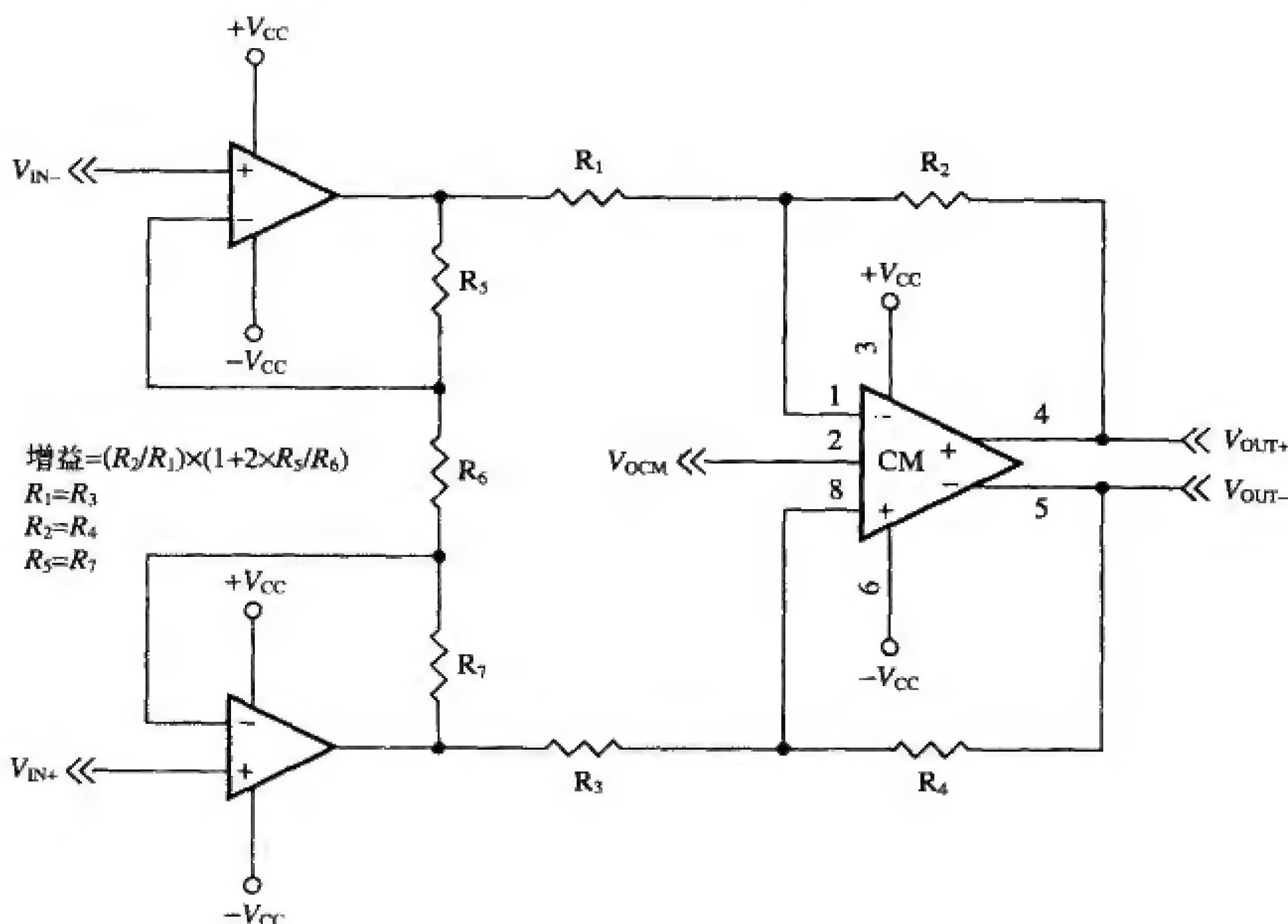


图 11-11 测量放大器

11.10 滤波器电路

滤波器有许多用途，比如用来去除音频信号中不需要的成分。我们可以用差分滤波器来对差分信号进行滤波，这就好比用单端滤波器对单端信号进行滤波。

在差分滤波器的实现上，两个反馈环路中的元件是简单地互为镜像。我们把上反馈环路中元件标记为 A，把下反馈环路中的元件标记为 B。

为清晰起见，在下面的电路图中没有画出去耦元件。但高速运放的正确工作需要正确的去耦技术。这不是指那种使用廉价的 0.1μF 电容的简单方法。去耦元件应该根据需要滤除的频率以及在这些频率下使用时的电容器特性来选择。 156

11.10.1 单极点滤波器

单极点滤波器是用单端运放实现的最简单的滤波器，对于全差分放大器也是如此。

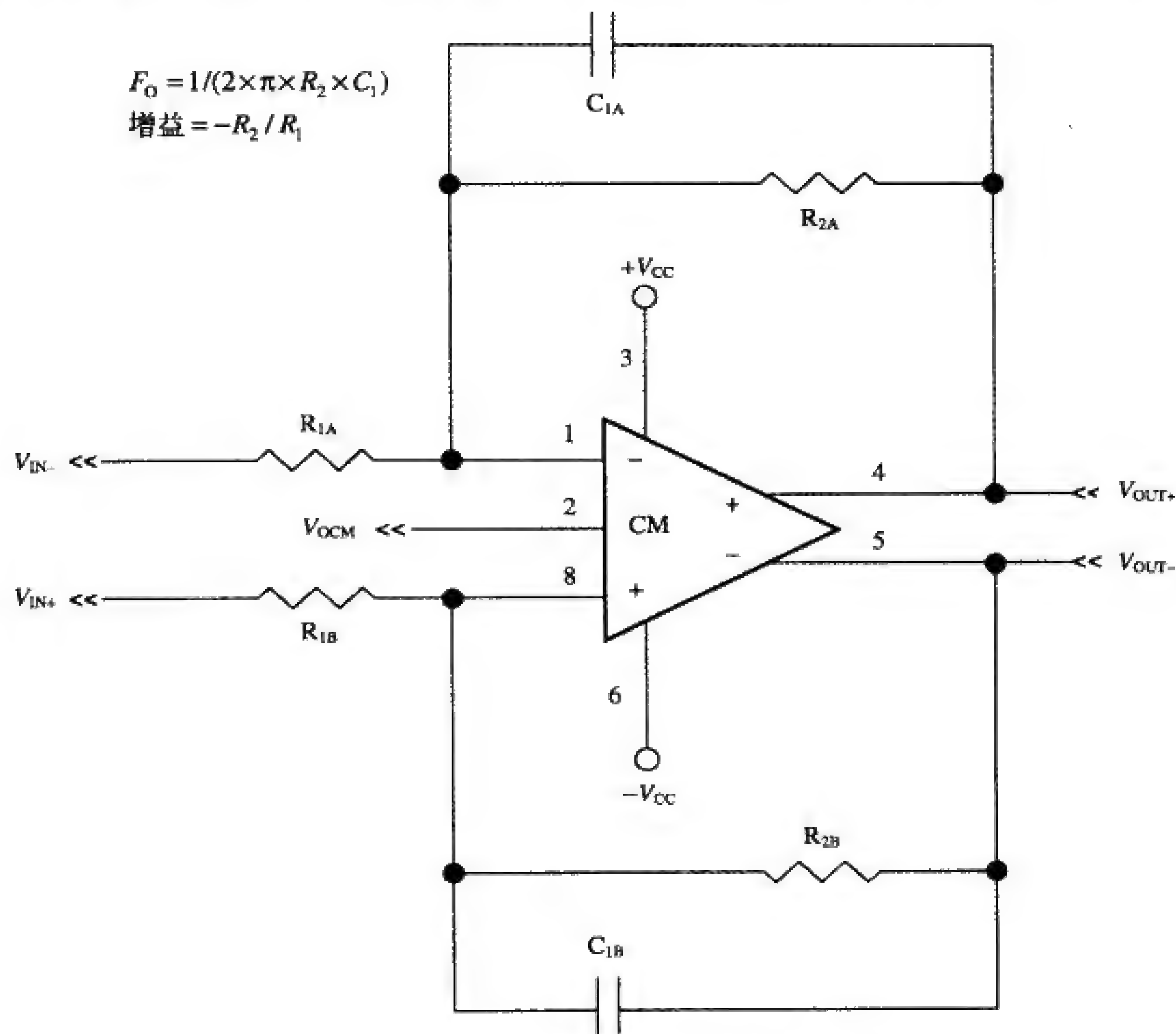


图 11-12 单极点差分低通滤波器

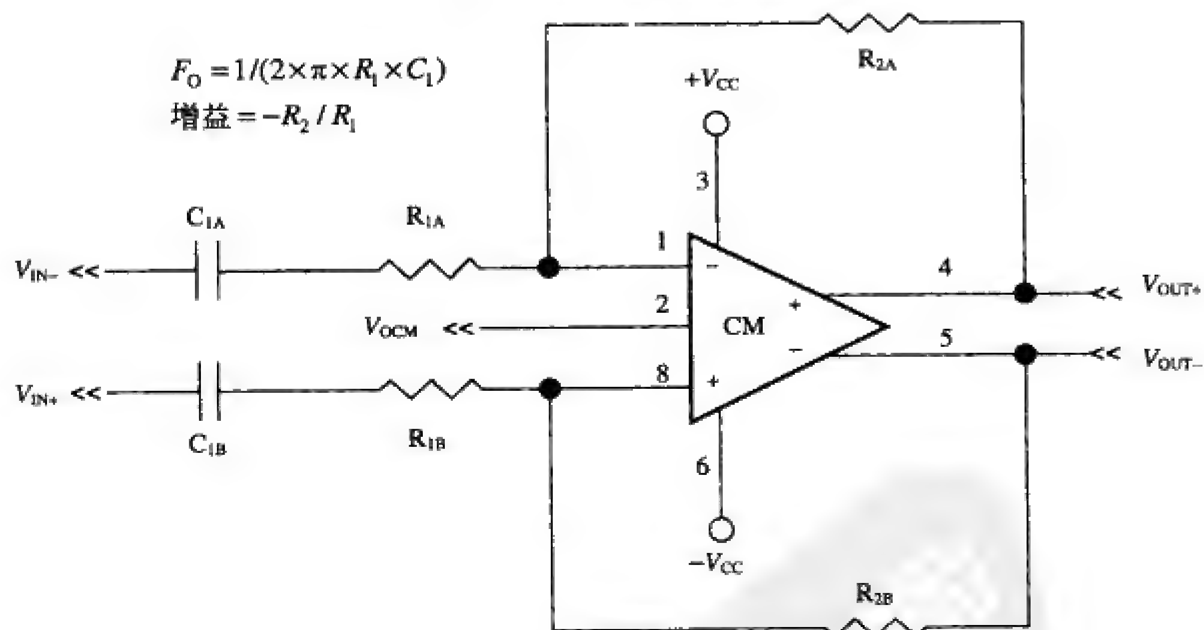


图 11-13 单极点差分高通滤波器

低通滤波器可以通过把一个电容器放在增益级的反馈环路中来实现，其情况与单端放大器相似（见图 11-12）。

高通滤波器可以用一个电容器与反相放大级串联而成，如图 11-13 所示。 157

11.10.2 双极点滤波器

许多双极点滤波器结构同时包含了正反馈和负反馈，因此就没有全差分的实现方法。其他的一些结构虽然只使用负反馈，但需要把同相输入端作为信号输入端，所以也没有全差分的实现方法。这就限制了设计者可用的方法，因为两条反馈通路都必须回到同一个输入端。

但也有一个好消息，我们同样有全差分的低通、高通、带通和点阻滤波器的结构。不过，设计者也许要使用一种不熟悉的结构，或者要比单端电路使用较多的运放。

11.10.3 多路反馈滤波器

MFB（Multiple FeedBack，多路反馈）滤波器结构是支持全差分滤波器的最简单的结构（见图 11-14 和图 11-15）。遗憾的是，MFB 的结构用起来有点困难，但我们还是对图中常用的单位增益滤波器标出了元件之间的比例关系。

滤波器中的两条反馈通路没有理由完全一样。带通滤波器就可以用非对称的反馈通路来构成（一个为低通，另一个为高通）。图 11-16 中画出了一个可以通过人的语音信号范围的带通滤波器（300Hz ~ 3kHz）。图 11-17 给出了这个滤波器的响应。 158

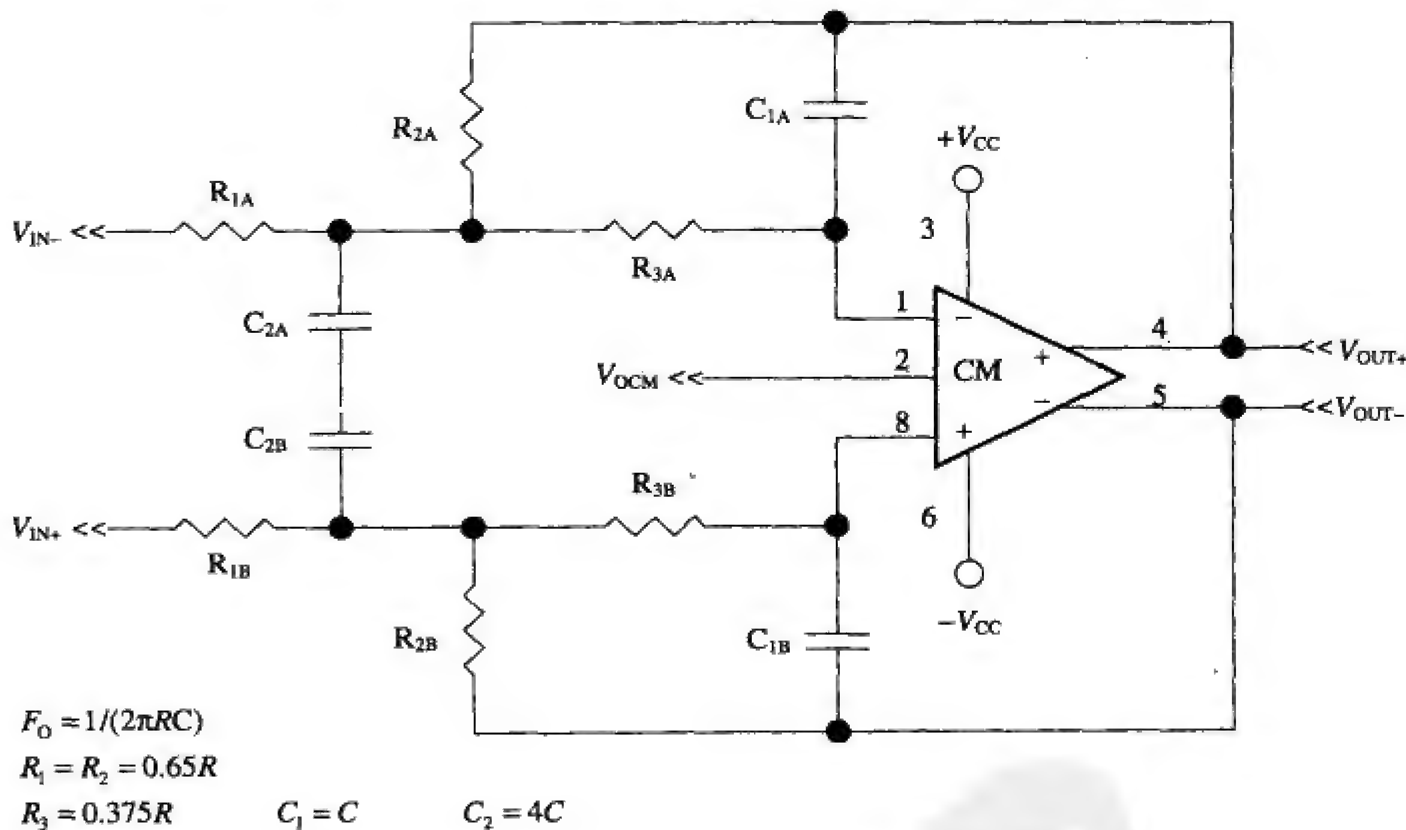


图 11-14 差分低通滤波器

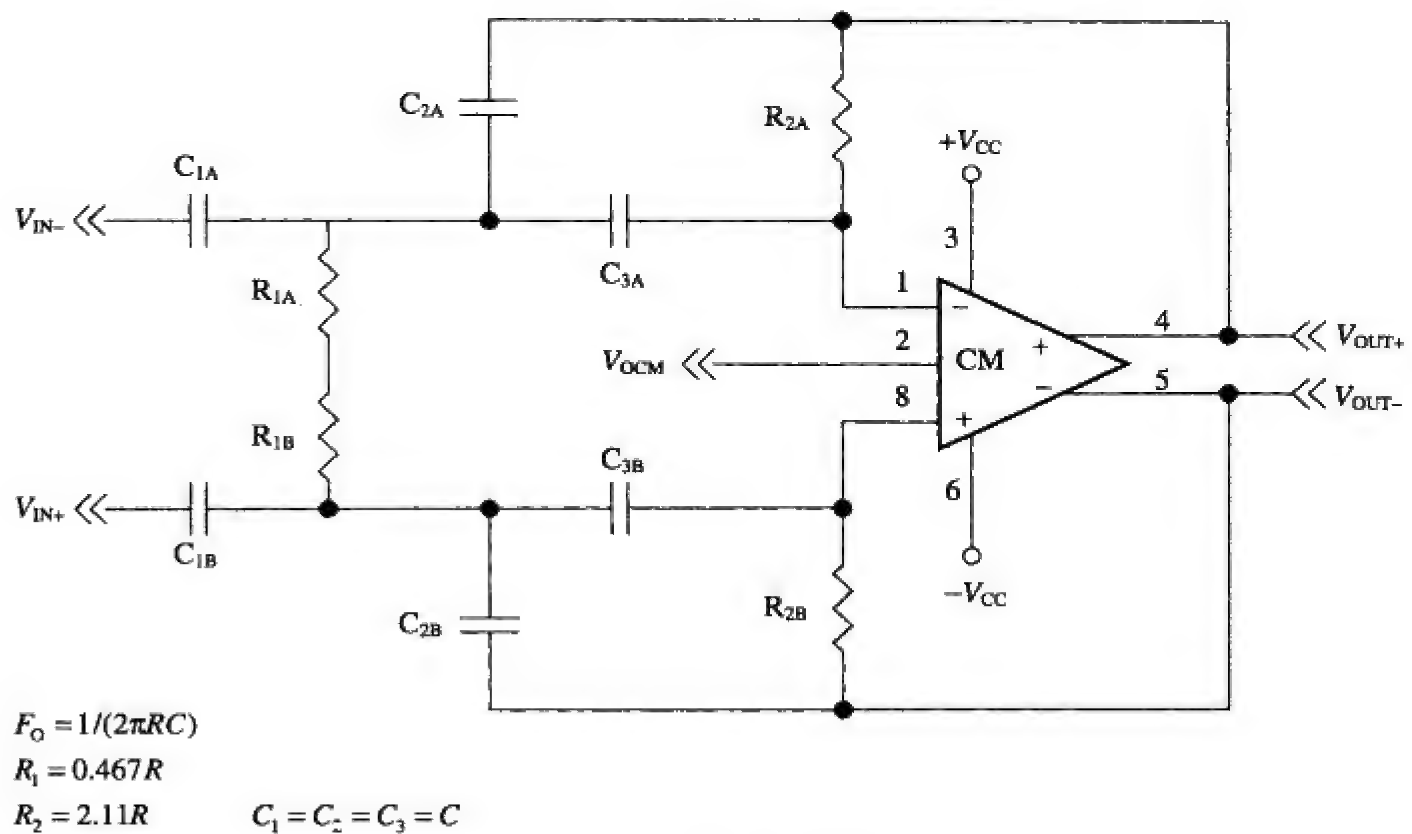


图 11-15　差分高通滤波器

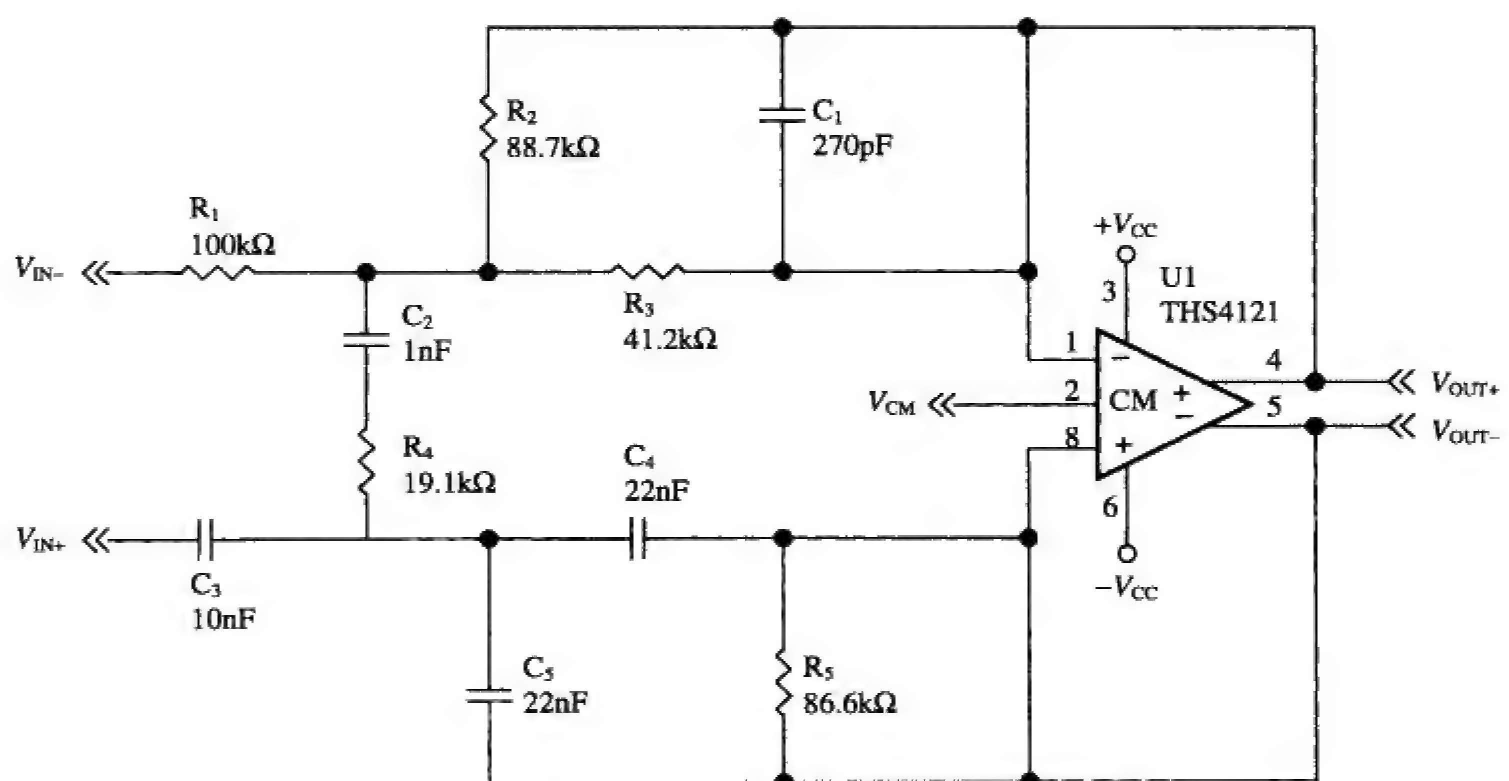


图 11-16　差分语音滤波器

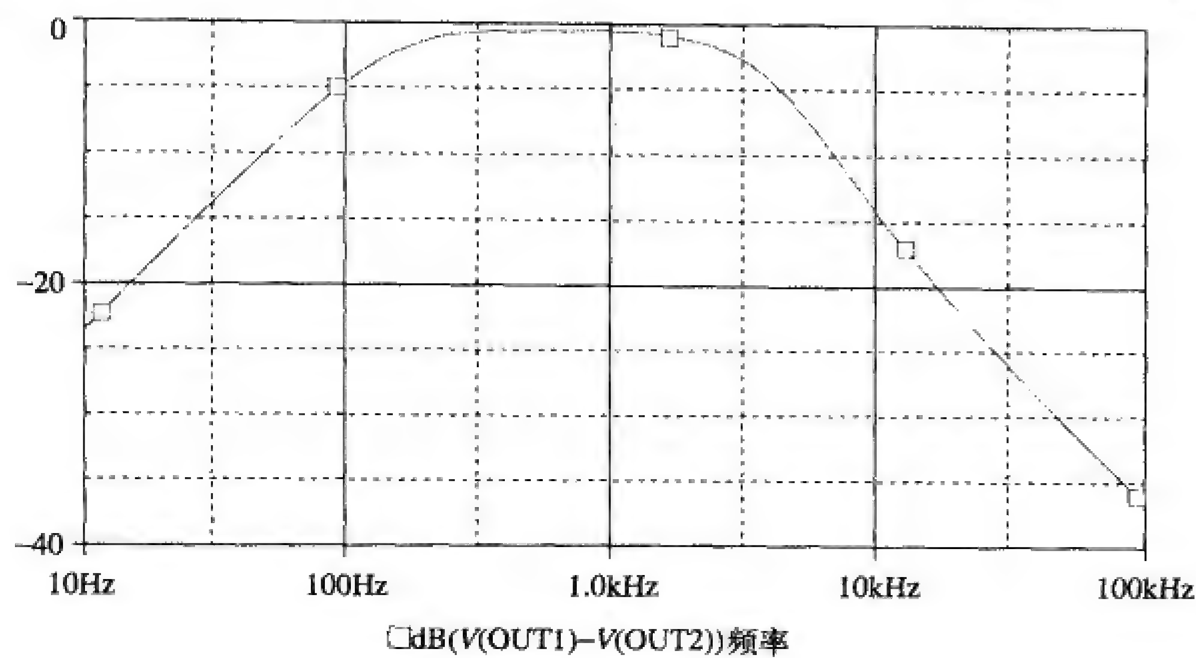


图 11-17 差分语音滤波器的响应

11.10.4 双二阶滤波器

双二阶滤波器（见图 11-18）是一种双极点结构，可以分为低通、高通、带通和点阻滤波器。这种滤波器结构的单端实现使用了三个运放，其中第三个运放只是用来对前一个运放的输出进行反相。但这种反相操作是全差分运放所固有的，因而就省去了第三个运放，把需要的运放数量减少到了两个。

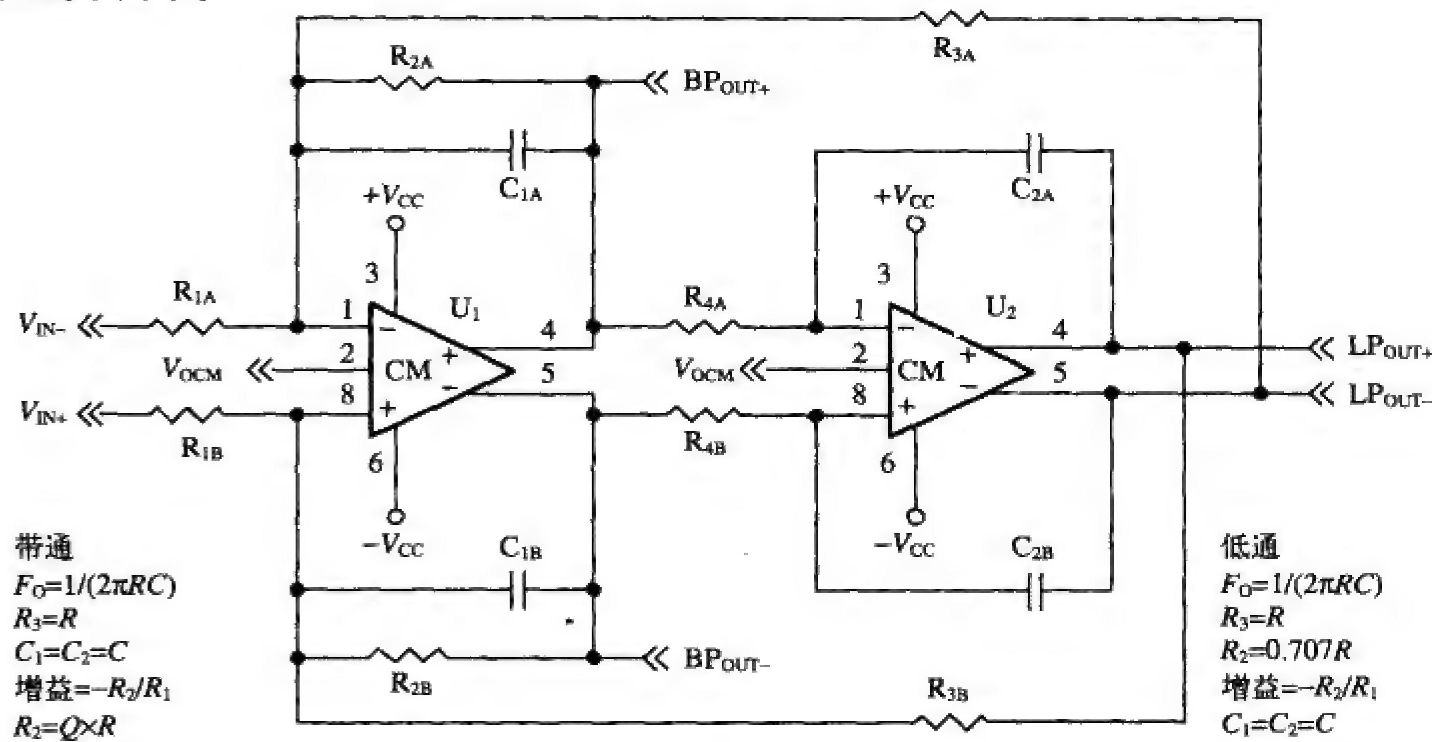


图 11-18 差分双二阶滤波器

这个具体的双二阶结构在构成高通和点阻滤波器时需要另加运放，因此，这个结构不是对这两种滤波器最优的。我们还有其他一些结构也可以产生所有的四个功能，而且只需要两个全差分运放。

159
～
161

第 12 章　运放的噪声理论与应用

Bruce Carter

12.1　引言

运放电路的功能是以某种方式对输入信号进行处理。遗憾的是，实际的输入信号中都叠加有不希望的噪声。

大多数设计者都不希望看到噪声。事实上，设计者也许希望噪声全都不存在。但就噪声本身而言，这是一个引人入胜的研究课题。有些情况下，理解和掌握噪声的基本原理可以降低电路中的噪声。

12.2　特征化

噪声是一种完全随机的信号，噪声波形在任何时刻的瞬时值和瞬时相位都是不可预测的。噪声可以是运放内部产生的，也可以是由相关的无源元件产生的，或者是由外部噪声源叠加到电路上的。外部噪声通常是主要的影响，这将在另一章讨论。

12.2.1　均方根与峰到峰噪声

噪声电压的瞬时幅度可以是正，也可以是负。当用曲线表示时，这些瞬时值构成了一个以零为中心值的随机波形。由于噪声源的幅度是随时间随机变化的，所以，这些幅度只能用概率密度函数来描述。最常见的概率密度函数是高斯分布。高斯概率函数有一个幅度的平均值，这是最可能出现的幅度。大于或小于这个平均值的噪声幅度的概率是依照一条钟形曲线向两侧下降的，而且这个概率函数是以中心为对称点的（见图 12-1）。

163

符号 σ 是高斯分布的标准偏差，也是噪声电压和噪声电流的 rms（root mean square，均方根值）。噪声的瞬时值在 68%的时间内位于$\pm\sigma$ 的区间内。从理论上讲，噪声的瞬时值可以趋于无穷大。但随着幅度的增加，这个概率将迅速下降。噪声的瞬时值在 99.7%的时间内落入$\pm 3\sigma$ 的区间内。如果需要更多一些把握的话，我们可以说，在 95.4%的时间内落入$\pm 2\sigma$ 的区间内，以及在 99.94%的时间内落入$\pm 3.4\sigma$ 的区间内。

164

σ^2 这一项是围绕平均值的平均的均方变化量。也就是说，围绕平均值的平均的均方变化量 $\overline{i}^2$ 或 $\overline{e}^2$ 是与方差 σ^2 相同的。

热噪声和散弹噪声（将在后面讨论）具有高斯概率密度函数，其他形式的噪声则没有。

12.2.2　本底噪声

当所有的输入源被切断和输出被恰当端接时，电路中存在的噪声水平叫做*本底噪声*（noise floor，或称“底噪”），这个噪声确定了电路可以处理的最小信号。设计者的目标是设法把需要

处理的信号置于本底噪声之上，同时还必须把信号置于被削波的电平以下。

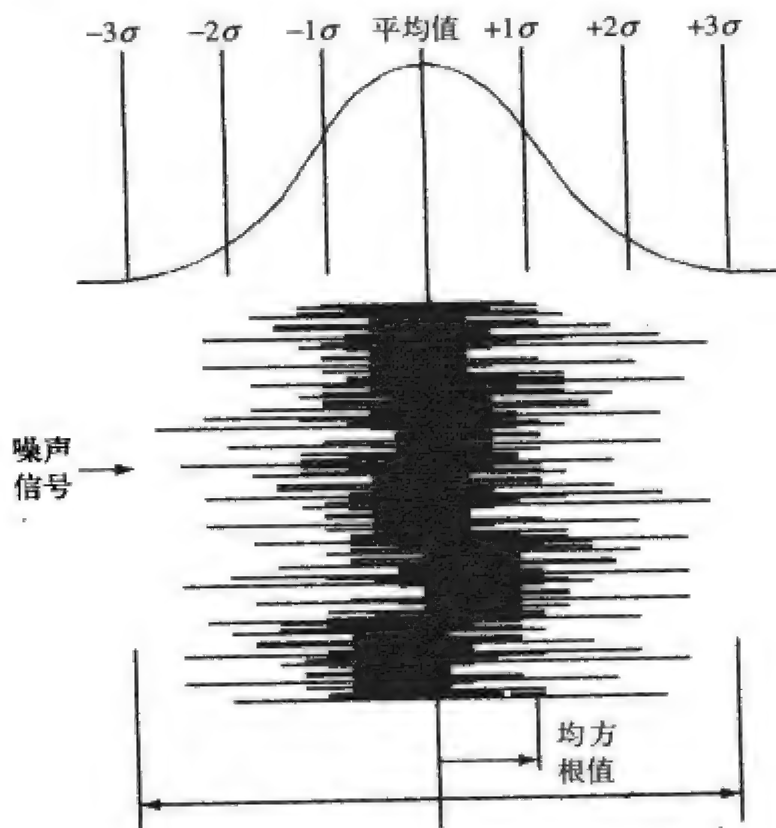


图 12-1 噪声能量的高斯分布

12.2.3 信号噪声比

信号的噪声程度被定义为：

$$\frac{S_{(f)}}{N_{(f)}}=\frac{\text{均方根信号电压}}{\text{均方根噪声电压}} \tag{12-1}$$

换句话说，它是信号电压与噪声电压之比（因此叫做信号噪声比）。

12.2.4 多个噪声源

当电路中存在多个噪声源时，总的合成噪声的均方根等于各个噪声源均方根的平方和的平方根：

$$E_{\text{TOTALrms}}=\sqrt{e_{1\text{rms}}^2+e_{2\text{rms}}^2+\cdots+e_{n\text{rms}}^2} \tag{12-2}$$

换句话说，这是设计者在处理噪声时唯一需要掌握的“拐点”（break）。如果电路中包含两个同等幅度的噪声源，那么总的噪声不是翻一番（增加 6dB），而只是增加 3dB。我们来考虑一个非常简单的情况，即两个噪声源的幅度都等于 $2V_{\text{rms}}$：

$$E_{\text{TOTALrms}}=\sqrt{2^2+2^2}=\sqrt{8}=2.83\,V_{\text{rms}} \tag{12-3}$$

165

因此，当电路中存在两个相等的噪声源时，总噪声与一个噪声源相比，只高出 20lg（2.83/2）= 3.01dB，而不是像直观预期的那样增加一倍（6dB）。

这个噪声关系的意思是说，系统中最大的噪声源倾向于支配总的噪声。为此，我们来考虑这样一个系统，它的一个噪声源是 $10V_{rms}$，另一个噪声源是 $1V_{rms}$：

$$E_{TOTALrms} = \sqrt{10^2 + 1^2} = \sqrt{108} = 10.05\ V_{rms} \tag{12-4}$$

所以，那个 $1V_{rms}$ 的噪声源几乎没有任何影响！

12.2.5 噪声的单位

噪声一般以谱密度表示，它的单位是每平方根赫兹的均方根电压或电流 $V/\sqrt{Hz}$ 或 $A/\sqrt{Hz}$。这些单位看起来有点古怪。当利用这些单位计算出实际电路中噪声水平的时候，我们还需要一个频率范围。

举例如下。

- 一个 TLE2027 运放的噪声指标是，在 20Hz ~ 20kHz 的音频范围内为 $2.5\,nV/\sqrt{Hz}$，增益为 40dB。输出电压是 0dBV(1V)。
- 首先计算出平方根赫兹部分：$\sqrt{20\,000-20} = 141.35$。
- 将它乘以噪声指标，2.5 × 141.35 = 353.38nV，这就是该运放的等效输入噪声 E_{IN}。输出噪声则等于输入噪声乘以增益，这个增益是 100(40dB)。

现在可以计算出这个运放输出端上的信噪比：

$$353.38\ nV \times 100 = 35.3\ \mu V \tag{12-5}$$

$$信噪比(dB) = 20\times \lg(1V \div 35.3\mu V) = 20\times \lg(28\,329) = 89\ dB$$

所以，TLE2027 运放对于这一应用是极好的选择。但我们还应该知道，无源元件和外部噪声源也将使性能变坏。在低频区，噪声还会略有增加，这是由于 1/f 噪声的原因（在后面说明）。

166

12.3 噪声的类型

在运放及其相关电路中，存在 5 种类型的噪声：

(1) 散弹噪声（shot noise）

(2) 热噪声（thermal noise）

(3) 闪变噪声（flicker noise）

(4) 突发噪声（burst noise）

(5) 雪崩噪声（avalanche noise）

一个电路中可以包含一种或几种噪声，也可以包含所有这些类型的噪声，这就使每一个系统都有自己独特的噪声谱。在大多数情况下，我们无法对不同类型噪声的影响进行分离，但对噪声的一般性原理的理解，可以帮助我们优化设计，使某个特别关注频带内的噪声降到最小。正确的低噪声设计也许需要使用一种在内部噪声与外部噪声之间进行“平衡运作”（balancing act）的方法。

12.3.1 散弹噪声

*散弹噪声*是肖特基（Schottky）噪声的简称，有时也叫*量子噪声*。散弹噪声是由导体内部带电粒子运动的随机起伏产生的。换句话说，电流的流动不是一个连续的效应。电流的流动是电子和带电粒子在所加电场影响下的运动。当电子遇到势垒时就开始积聚势能。当它们积聚起足够多的势能的时候，就会突然越过势垒，把积聚的势能转变为动能。地质断层中应力的突然释放而引发地震，就是这样一个很好的比喻。

导体内部的每个电子都是随机地越过势垒的（比如，越过半导体中的 pn 结）。当每个电子越过势垒而把储存的能量释放出来的时候，就会发出很小的*劈啪声*（见图 12-2）。 167

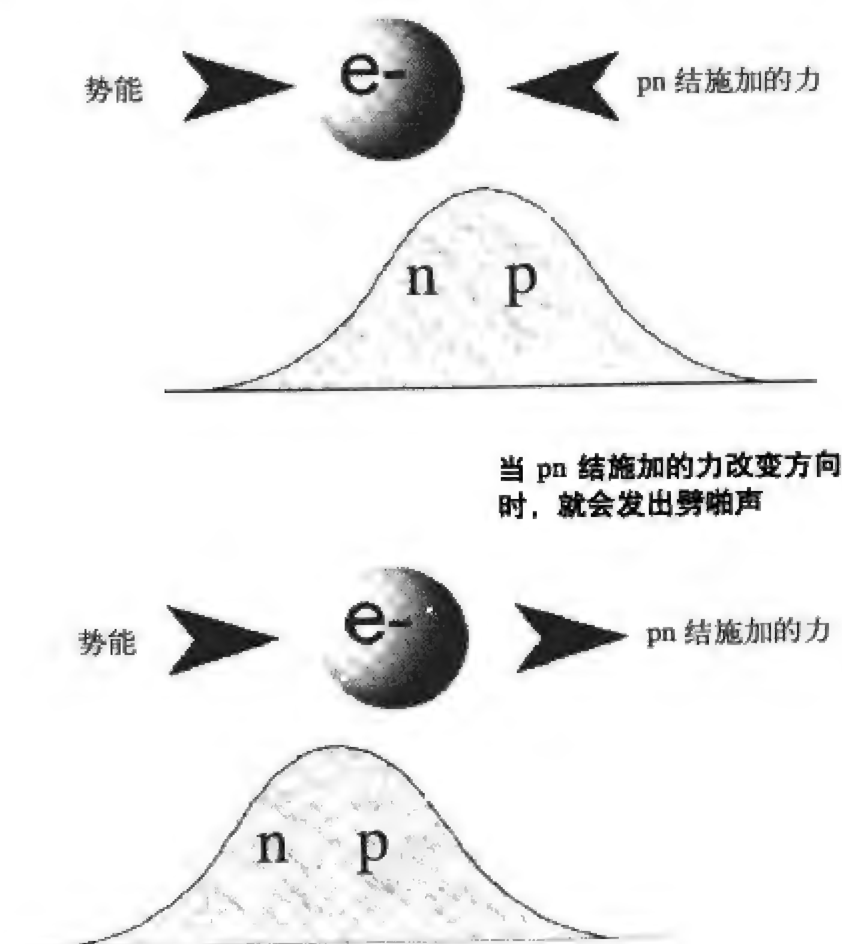


图 12-2 散弹噪声的产生

所有这些电子在快速越过势垒时的集结效应就是散弹噪声。放大了的散弹噪声就像铅弹击中混凝土墙时的声响。

散弹噪声有下面这些特性。

- 散弹噪声总是与电流的流动相关。当电流停止流动时，散弹噪声即停止。
- 散弹噪声与温度无关。
- 散弹噪声的谱是平坦的，也就是有一个均匀的功率谱。这个意思是说，当把散弹噪声相对于频率画出曲线时，曲线的值是一个常数。
- 散弹噪声存在于任何导体中，不只是在半导体中。导体中的势垒可以是非常简单的，比如金属中的缺陷或杂质。但是，由于导体中有无数个电子在运动而且势垒相对比较小，

所以，散弹噪声的幅度一般非常小。而半导体中的散弹噪声则要显著得多。

168

散弹噪声的均方根电流为：

$$I_{SH}=\sqrt{(2qI_{DC}+4qI_O)B} \tag{12-6}$$

式中，q 为电子电荷（1.6×12^{-19} 库仑）；I_{DC} 为平均正向 DC 电流，以安培为单位；I_O 为反向饱和电流，以安培为单位；B 为带宽，以赫兹为单位。

如果 pn 结是正向偏置的，那么 I_O 就等于零，上式中的第二项即消失。pn 结的动态电阻可以用欧姆定律[①]写为：

$$r_d=\frac{\mathrm{kT}}{\mathrm{q}I_{DC}} \tag{12-7}$$

散弹噪声的均方根电压为：

$$E_{SH}=\mathrm{kT}\sqrt{\frac{2B}{\mathrm{q}I_{DC}}} \tag{12-8}$$

式中，k 为玻尔兹曼常量（1.38×10^{-23}J/K）；q 为电子电荷（1.6×10^{-19} 库仑）；T 为绝对温度；

169

I_{DC} 为平均 DC 电流，以安培为单位；B 为带宽，以赫兹为单位。

例如，一个 pn 结在室温下流过 1mA 电流，那么这个 pn 结在音频范围内的噪声是[②]：

$$E_{SH}=1.38\times10^{-23}\times298\sqrt{\frac{2(20\,000-20)}{(1.6\times10^{-19})\times(1\times10^{-3})}}=65\mathrm{nV}=-144\mathrm{dBV} \tag{12-9}$$

显然，这个例子中的噪声不是什么大问题。

当我们仔细考察散弹噪声电压公式的时候，可以看出，散弹噪声电压是与 DC 电流成反比的。换句话说，散弹噪声电压随着平均 DC 电流的增加而下降，随着平均 DC 电流的减小而增加。这可以是一个确定正在设计的运放电路中散弹噪声是否占据支配地位的好方法。如有可能，我们可以把平均 DC 电流降低到原来的 1/100，然后观察总的噪声是否增加了 10 倍。我们仍然使用前面的例子：

$$E_{SH}=1.38\times10^{-23}\times298\sqrt{\frac{2(20\,000-20)}{(1.6\times10^{-19})\times(1\times10^{-5})}}=650\mathrm{nV}=-124\mathrm{dBV} \tag{12-10}$$

散弹噪声电压确实增加了 10 倍，即 20dB。

12.3.2 热噪声

热噪声有时叫做约翰逊噪声，因为这是约翰逊发现的。热噪声是由导体中电子的热扰动产生的。简单地说，当一个导体被加热时，就产生噪声。电子是永不停息的，它们总是处于运动之中。这种热运动扰乱了电子在电场作用下的运动，使电子的运动增加了一个随机成分（见图

① 由半导体理论导出。——译者注
② dBV 是指与 1V 相比时的分贝数。——译者注

12-3）。热噪声只是在绝对零度时才停下来。 170

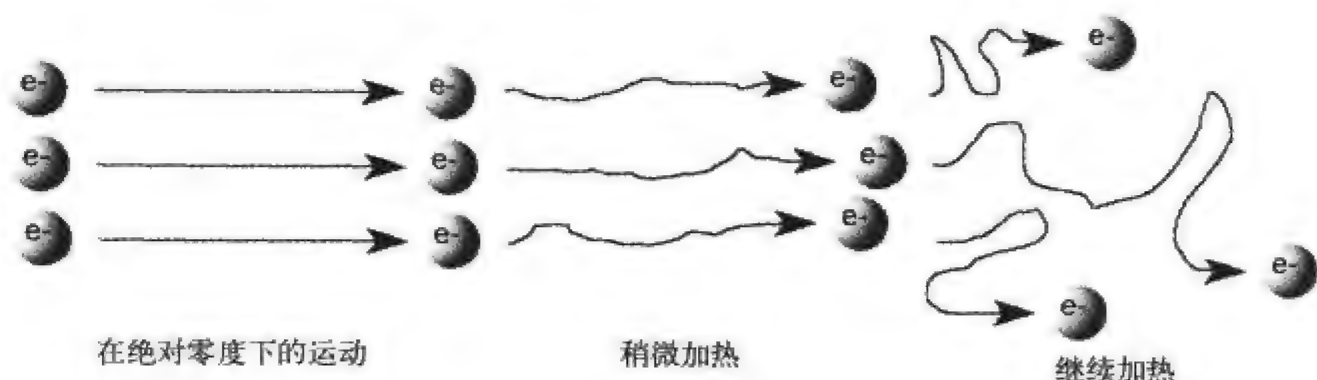


图 12-3 热噪声

与散弹噪声一样，热噪声的谱是平坦的，或者说，有一个均匀的功率谱（白色谱），但热噪声与电流无关。

在 100MHz 以下，热噪声可以用奈奎斯特关系式来计算：

$$E_{TH}=\sqrt{4kTRB} \tag{12-11}$$

或者

$$I_{TH}=\sqrt{\frac{4kTB}{R}} \tag{12-12}$$

式中，E_{TH} 为热噪声电压，以均方根伏特为单位；I_T 为热噪声电流，以均方根安培为单位，k 为玻尔兹曼常量（1.38×10^{-23}），T 为绝对温度（以开尔文为单位）；R 为电阻，以欧姆为单位；B 为噪声带宽（$f_{MAX}-f_{MIN}$），以赫兹为单位。

电阻产生的热噪声与它的阻值和温度成正比，所以，我们一定不要使高增益输入级中的电阻工作在升高的温度中。此外，降低了电阻值也就降低了热噪声。 171

例如，在 25°（298K）温度和 20Hz ~ 20kHz 的音频范围内，100kΩ 电阻的噪声是：

$$\begin{aligned}E_{TH}&=\sqrt{4kTRB}\\&=\sqrt{4\times(1.38\times10^{-23})\times298\times100\,000\times(20\,000-20)}\\&=5.73\,\mu V\\&=-104.8\,dBV\end{aligned} \tag{12-13}$$

降低温度可以稍微降低一些噪声，但把电阻降低到 1kΩ（降低到 1/100），则可以使热噪声降低 20dB。同样，把电阻增加到 10MΩ，就使热噪声增加到-84.8dBV，这个数值将影响到 16 位音频电路的精度。当几个电阻产生的噪声相加时，要使用 12.2.4 节中均方根相加的规则。当把大电阻用做运放电路中的输入电阻时，应该多加注意，因为这些大电阻的热噪声将同样被电路的增益（12.4 节）所放大。电阻的热噪声往往是便携式设备中的一个问题，因为这些设备为了降低功耗而把电阻按比例增大了。

12.3.3 闪变噪声

闪变噪声也叫 $1/f$ *噪声*。它起源于物理学中一个最古老而未解决的问题，在自然界和许多人类活动中是普遍存在的，也存在于所有的有源器件和许多无源器件中。它可能与半导体晶体结构中的不完美性有关，因而良好的工艺可以降低闪变噪声。

闪变噪声有下面一些特性。

- 它随着频率的增加而下降，因此就有了 $1/f$ 的名称。
- 它与电子器件中的 DC 电流有关。
- 它在每倍频（或十倍频）的带宽内包含相同的功率。

172

$$E_n = K_e\sqrt{\left(\ln\frac{f_{MAX}}{f_{MIN}}\right)},\quad I_n = K_i\sqrt{\left(\ln\frac{f_{MAX}}{f_{MIN}}\right)} \tag{12-14}$$

式中，K_e 和 K_i 是比例常数（伏特或安培），表示 1Hz 频率点处的 E_n 和 I_n；f_{MAX} 和 f_{MIN} 是频率的最大值和最小值，以赫兹为单位。

闪变噪声存在于碳质合成电阻中，碳质合成电阻中的闪变噪声经常被叫做*过量噪声*（excess noise），因为这种噪声是附加在已经存在的热噪声上的。其他类型的电阻也呈现不同程度的闪变噪声，其中以线绕电阻为最小。由于闪变噪声与器件中的 DC 电流成正比，所以，如果使电流足够小，那么热噪声就将起主导作用，而使用不同类型的电阻将不会改变电路中的噪声。

把电阻按比例增加来降低运放电路功耗，可以降低 $1/f$ 噪声，但付出的代价是增加了热噪声。

12.3.4 突发噪声

突发噪声也叫*爆裂噪声*（popcorn noise），是与半导体材料中的缺陷和重离子注入有关的。它以离散的高频脉冲为特征。脉冲的速率可以是变化的，但幅度总保持恒定，一般为热噪声幅度的数倍。当用扬声器放音时，突发噪声会发出速率低于 100Hz 的爆裂声。爆裂噪声就是因为它的声音像爆米花时的爆裂声而得名。通过使用清洁的器件加工工艺可以获得很低的突发噪声，因此突发噪声不是设计者可以控制的。德州仪器公司的现代化的加工技术已经差不多消除了这种噪声。

12.3.5 雪崩噪声

雪崩噪声是当 pn 结工作在反向击穿方式下产生的。在 pn 结耗尽区内很强的反向电场作用下，电子可以获得足够的动能。当这些电子撞击晶格处的原子时，可以产生出新的电子空穴对（见图 12-4）。这种碰撞是纯随机的，因而就产生了与散弹噪声类似的随机电流脉冲，但强度要大得多。

当处于反向偏置 pn 结耗尽区内的电子和空穴获得足够的能量以引起雪崩效应的时候，会产生一连串很大的随机噪声尖峰。雪崩噪声的幅度是难以预测的，因为它与 pn 结的材料有关。

173

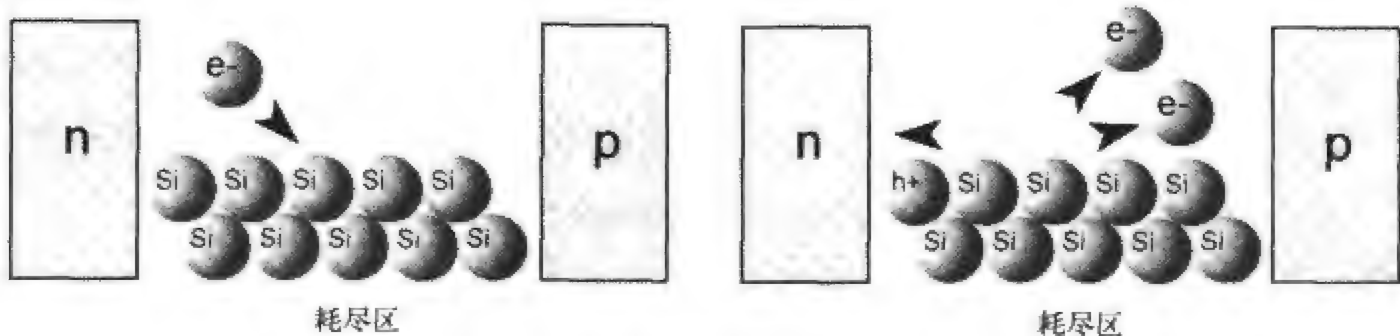


图 12-4 雪崩噪声

由于 pn 结中的齐纳击穿会引起雪崩噪声，所以，当运放电路中使用齐纳二极管时就会出现这样的问题。而避免雪崩噪声最好的方法是重新设计一个不使用齐纳二极管的电路。

12.4 噪声的颜色

虽然这些噪声类型听起来很有趣，但实际运放中的噪声是由几种类型甚至全部的噪声类型叠加在一起形成的。各种不同类型的噪声之间是难以分离的。不过，我们有另一种描述噪声的方法，叫做*颜色*。噪声的颜色来自对光线的粗略比拟，而且与噪声的频率成分有关。我们使用了许多种颜色来描述噪声，其中有些是与实际世界关联的，有些则更多地与心理声学有关。

白噪声位于谱的中间位置。这个谱的颜色分为紫色、蓝色、白色、粉色和红棕色。这些颜色是与频率的幂相对应的，也就是说，这些颜色的谱密度与频率的一个幂函数成正比。这些关系被列于表 12-1 中。

174

表 12-1 噪声的颜色

颜　色	频率成分
紫色	f^2
蓝色	f
白色	1
粉色	$1/f$
红棕色	$1/f^2$

在这些颜色之间存在着无穷多的变化。频率的所有负次幂都是可能的。噪声也一样，可以是窄带的，也可以仅仅出现在一个孤立频率点上。但这样的一些噪声基本上都属于外部噪声源，所以，这些噪声的存在成为我们确定噪声来源的主要线索：这些噪声一定来自外部，而非内部。此外，这些颜色中没有单纯的颜色。在高频区，所有的颜色都开始滚降而变成粉色。前面才讨论过的那些运放噪声源，一般都出现在白噪声和红棕色噪声之间的区域内（见图 12-5）。

12.4.1 白噪声

白噪声是频率谱和功率谱为常数的噪声，或者说，白噪声的谱与频率无关。在一个恒定带宽（以 f_0 为中心）内的噪声功率总是恒定的，不会随 f_0 的变化而变化。之所以叫白噪声，是因为它与白色光有相似之处。在白色光中，所有的颜色都有相等的量。

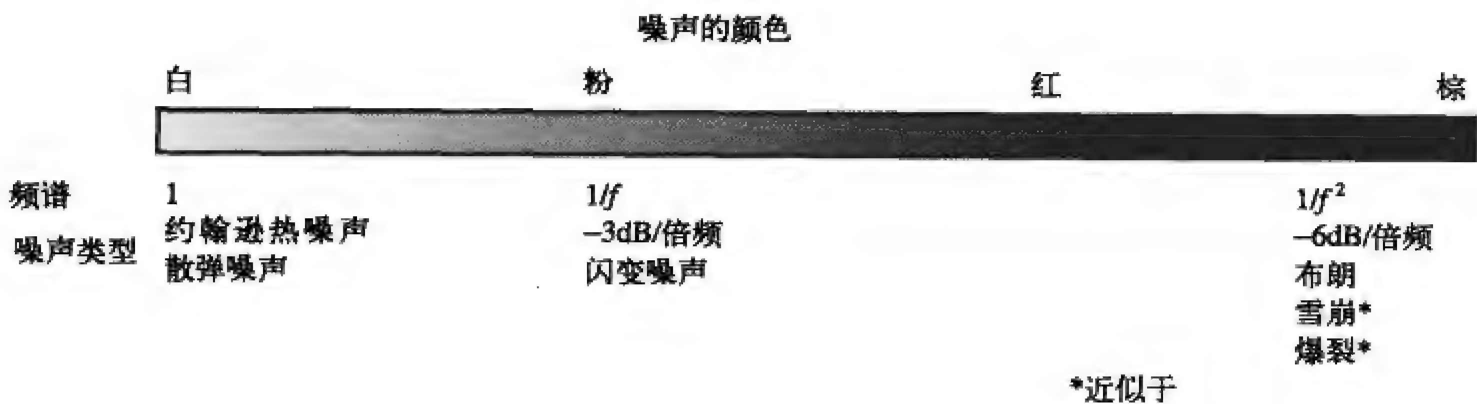


图 12-5 噪声的颜色

当画出与频率的关系曲线时，白噪声是一条保持恒定值的水平线。

散弹噪声和热（约翰逊）噪声近似于白噪声，虽然并不存在纯粹的白噪声。根据定义，白噪声可以出现在无穷多的频率点上，因而具有无穷大的能量。不过，白噪声总是在高频区变为粉噪声。

自然界中持续的下雨以及一个未用信道上的无线电干扰，都接近于白噪声的特性。

12.4.2 粉噪声

粉噪声是一种具有 1/f 频率谱和功率谱的噪声，但不包括 DC。它在每倍频（或者每十倍频）内具有相等的能量。这个意思是说，粉噪声的幅度随频率以对数曲线下降。粉噪声在自然界中是普遍存在的。许多被认为是随机事件的，都表现出 1/f 的特性。

175

闪变噪声呈现 1/f 的特性，这也说明它是以 3dB/倍频而滚降的。

12.4.3 红棕噪声

红噪声作为一个噪声类型，没有得到普遍认可。许多文献中忽略了这个噪声而直接跳到棕色，因而把红色的特性看成是棕色。这更多的是由于美学的原因，而非其他任何原因（如果棕色噪声是频谱的最低端，那么粉噪声就应该叫做棕黄色）。所以，如果粉噪声是粉色的，那么谱的最低端应该是红色。起名为红噪声是为了与红色光联系起来，而红色光位于可见光谱的低端。可是，这种噪声又模拟了布朗运动，所以也许应该叫做布朗噪声。红棕噪声有–6dB/倍频的频率响应和 $1/f^2$ 的频率谱，但不包括 DC。

自然界中存在有红棕噪声。大片水域的声学特性就接近于红棕噪声的频率响应。

爆裂噪声和雪崩噪声近似于红棕噪声的特性，但这两种噪声可以被更正确地定义为粉噪声，而它们的频率特性已经在频率上被尽可能地下移了①。

① 指比较接近红棕噪声。——译者注

12.5 运放的噪声

本节将叙述运放及其相关电路中的噪声。

12.5.1 噪声的转角频率和总噪声

运放的噪声从来也没有被单独指定为散弹噪声、热噪声或闪变噪声，也没有被单独指定为白噪声或粉噪声。音频运放的噪声可以用一条等效输入噪声与频率之间的关系曲线来表示。

176

这种噪声曲线通常表现出两个不同的区域。

- 在较低的频率区，粉噪声起主导作用。
- 在较高的频率区，白噪声起主导作用。

对 TLV2772 运放的实际测试指出，它的噪声兼有白噪声和粉噪声的特性（见图 12-6）。所以，我们就无法使用某一种噪声类型的噪声方程来近似地描述图中整个范围内 TLV2772 的总噪声。我们必须把噪声分成两部分，即粉噪声部分和白噪声部分，然后把这两部分用 12.2.4 节中讲到的均方根规则加起来，以得到运放的总噪声。

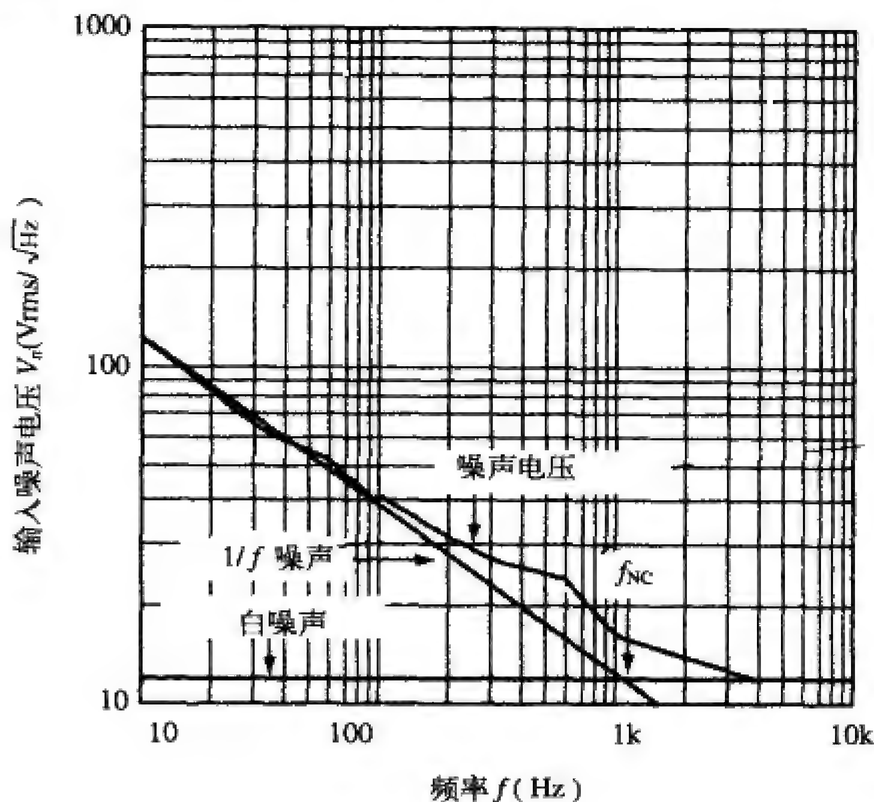


图 12-6 TLV2772 运放的噪声特性

12.5.2 转角频率

在图 12-6 的频谱中，$1/f$ 噪声和白噪声相等的那个频率点叫做*噪声转角频率* f_{NC}。从图中的曲线可以看出，位于 f_{NC} 处的实际噪声电压比 $1/f$ 噪声和白噪声都要大一些，这是由于两个噪声源的均方根相加的原因，这个相加规则是在 12.2.4 节中解释的。

f_{NC} 的频率值可以对图 12-6 中的曲线用目测的方法来确定。这个频率点看上去略大于 1kHz。

具体做法如下。

177

- 取出曲线的白噪声部分，将它以水平线向下延伸到 10Hz。
- 取出从 10Hz 到 100Hz 的粉噪声部分，将它以直线延伸。
- 两条直线相交的地方就是 f_{NC}。在这个频率点上，白噪声和粉噪声在幅度上是相等的。而总噪声为 $\sqrt{2}$ × 白噪声指标（根据 12.2.4 节）。这个总噪声对于 TLV2772 大约是 $17\,\text{nV}/\sqrt{\text{Hz}}$。

这样得出的数据对于大多数应用是足够好的。但从图 12-6 中的实际噪声曲线可以看出，那些很小的起伏使我们无法进行精确的计算。对此，我们还有一种精确的方法。

- 在最低可能的频率上确定 1/*f* 噪声。
- 计算出它的平方值。
- 减去白噪声的平方值（用均方根规则做减法是与做加法同样正确的）。
- 乘以频率值。这就找出了 1/*f* 噪声的贡献。
- 然后除以白噪声指标的平方值，所得的结果就是 f_{NC}。

例如，TLV2772 的典型噪声电压是，在 10Hz 处为 $130\,\text{nV}/\sqrt{\text{Hz}}$（从数据手册中的 5V 曲线图得到）。

TLV2772 的典型白噪声指标是 $12\,\text{nV}/\sqrt{\text{Hz}}$（由数据手册得到），因此可计算为：

$$(1/f\text{噪声})^2\ \text{在}\ 10\ \text{Hz} = \left[\left(\frac{130\text{nV}}{\sqrt{\text{Hz}}}\right)^2 - \left(\frac{12\text{nV}}{\sqrt{\text{Hz}}}\right)^2\right] \times 10\ \text{Hz} = 167\ 560(\text{nV})^2 \tag{12-15}$$

178

$$f_{NC} = \frac{(1/f\text{噪声})^2\ \text{在}\ 10\ \text{Hz}}{(\text{白噪声})^2} = \frac{167\ 560(\text{nV})^2}{\left(\frac{12\ \text{nV}}{\sqrt{\text{Hz}}}\right)^2} = 1164\ \text{Hz} \tag{12-16}$$

一旦知道了转角频率，就可以使用 12.2.4 节的方法把两个噪声成分加在一起。我们继续对前一个例子进行计算，其中的频率范围为 10Hz~10kHz：

$$E_n = E_{\text{WHITENOISE}}\sqrt{f_{NC} \times \lg\frac{f_{\text{MAX}}}{f_{\text{MIN}}} + (f_{\text{MAX}} - f_{\text{MIN}})} \tag{12-17}$$

$$E_n = \frac{12\text{nV}}{\sqrt{\text{Hz}}}\sqrt{1164\ \text{Hz} \times \lg\frac{10^4}{10} + (10^4\ \text{Hz} - 10\text{Hz})} = 1.611\ \mu\text{V} = -116\ \text{dBV} \tag{12-18}$$

在这个例子中，我们预先假设所考虑的带宽包含了 f_{NC}。但如果所需的带宽不包含 f_{NC} 这一频率点，那么，所有的贡献或者都来自 1/*f* 噪声，或者都来自白噪声。同样，如果所考虑的带宽非常大，一直延伸到超过 f_{NC} 大约 3 个十倍频的频率区，那么，1/*f* 噪声的贡献就可以忽略。

12.5.3 运放电路的噪声模型

德州仪器公司对大量的样品器件进行了噪声特性的测试。最后把这些信息汇总起来，用以确定器件的典型噪声性能。运放的这些噪声指标是指运放的输入噪声。噪声中的有些成分可以更好地表示为电压源，而其他一些成分可以更好地表示为电流源。而且，运放的输入电压噪声

总是表示为一个与同相输入端串联的电压源，运放的输入电流噪声总是表示为两个从输入端到地的电流源（见图 12-7）。

在实际的运放设计中，反相输入端和同相输入端都被设计成有很低的信号源阻抗。在很低的信号源阻抗和 CMOS JFET 输入级的情况下，只有噪声电压才是重要的。噪声电流源在计算中是不重要的，因为这些电流源都将被输入阻抗所吸收。

179

因此，图 12-7 中的等效电路可以简化为图 12-8 中的样子。

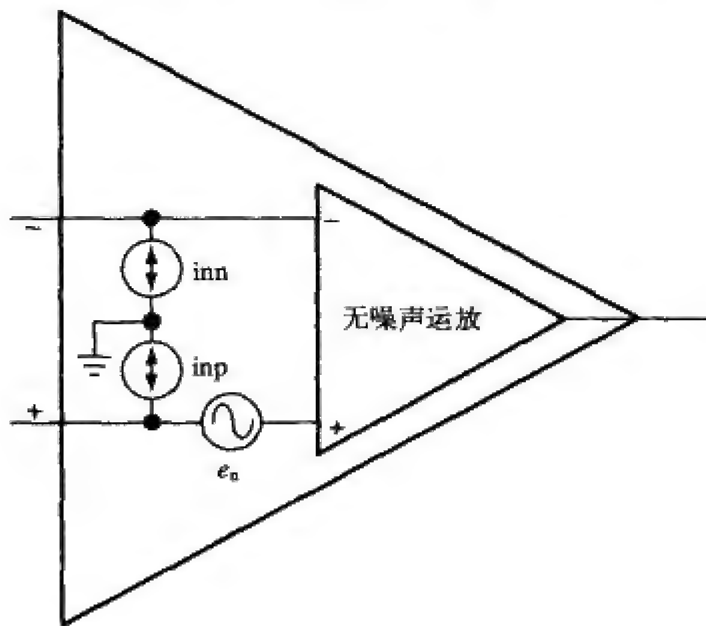


图 12-7 运放电路的噪声模型

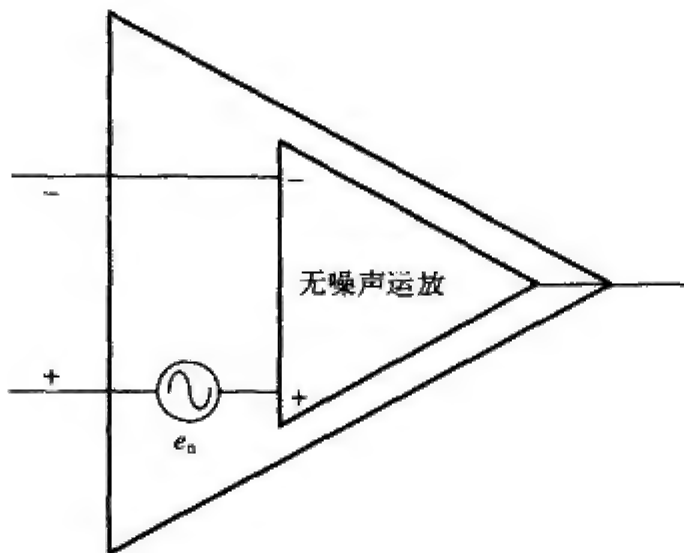


图 12-8 运放电路的等效噪声模型

12.5.4 反相运放电路的噪声

如果上述电路工作在反相放大器状态，那么，等效电路就变为图 12-9 中那样。

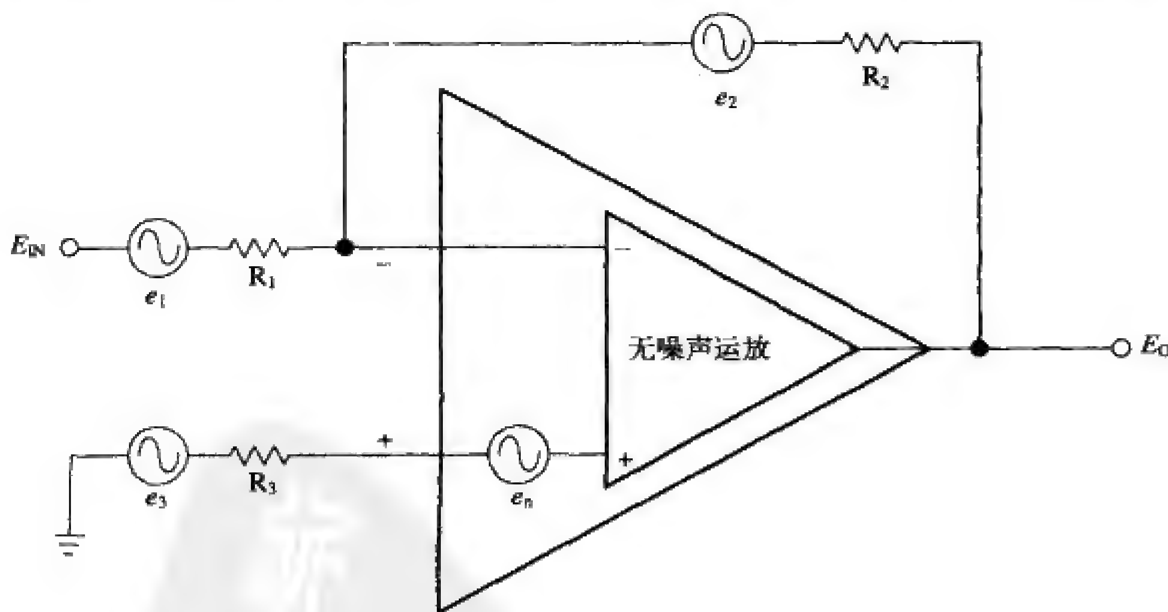


图 12-9 反相运放电路的噪声模型

图中增加的电压源 $e_1 \sim e_3$ 表示了电阻的热噪声贡献。如 12.3.2 节所说的那样，如果电阻值很小，电阻的噪声效应就可以略去不计。所以，我们将在下面的例子中忽略所有的电阻噪声。180 R_3 一般也是不存在的，除非在很低的共模信号抑制能力也变得很重要时。去除了这个电阻，再把同相输入端直接连接到（虚）地之后，电路的共模响应会变坏，但可以使某些电路的噪声性能得到改善。这个意思是说，我们少了一个需要考虑的噪声源。这样，等效电路就变成图 12-10 中的样子。

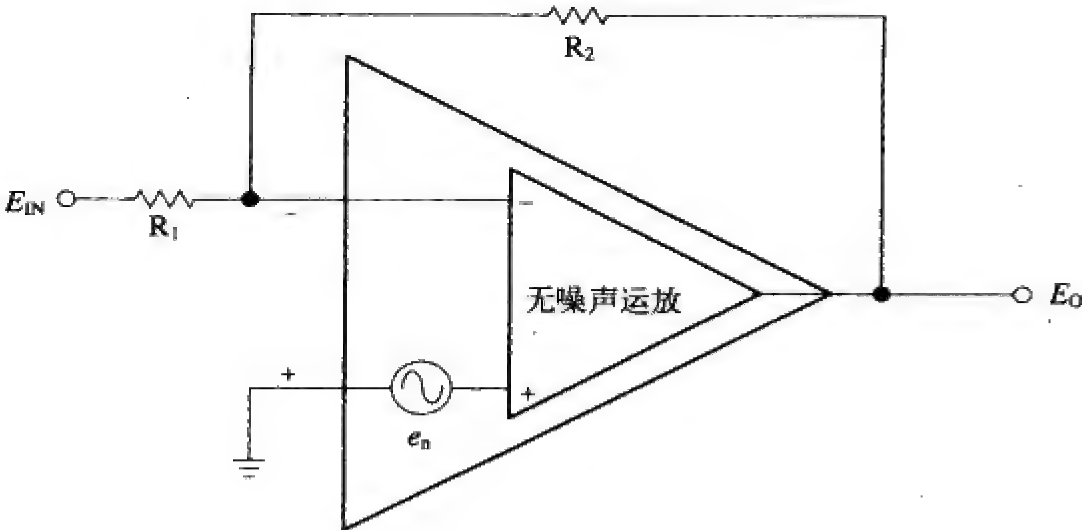


图 12-10　反相运放电路的等效噪声模型

这样就简化了增益的计算：

181

$$E_O = \sqrt{\left(E_{IN}\frac{R_2}{R_1}\right)^2 + \left[e_n\left(1+\frac{R_2}{R_1}\right)\right]^2} \tag{12-19}$$

式中，e_n 为所关注频带内的总噪声。

12.5.5　同相运放电路的噪声

以 12.5.4 节中简化了的等效运放电路为基础，我们给出了同相运放电路的等效噪声电路，如图 12-11 所示。

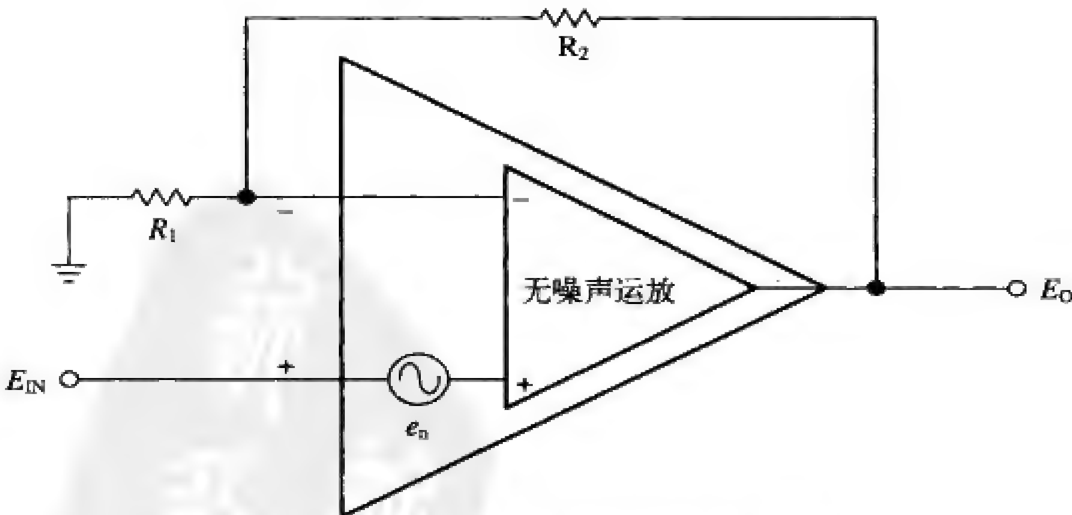


图 12-11　同相运放电路的等效噪声模型

这个电路的输出电压是：

$$E_O = \sqrt{\left[E_{IN}\left(1+\frac{R_2}{R_1}\right)\right]^2 + \left[e_n\left(1+\frac{R_2}{R_1}\right)\right]^2} \tag{12-20}$$

12.5.6 差分运放电路的噪声模型

以 12.5.4 节中简化了的等效运放电路为基础，我们给出了差分运放电路的等效噪声电路，如图 12-12 所示。 182

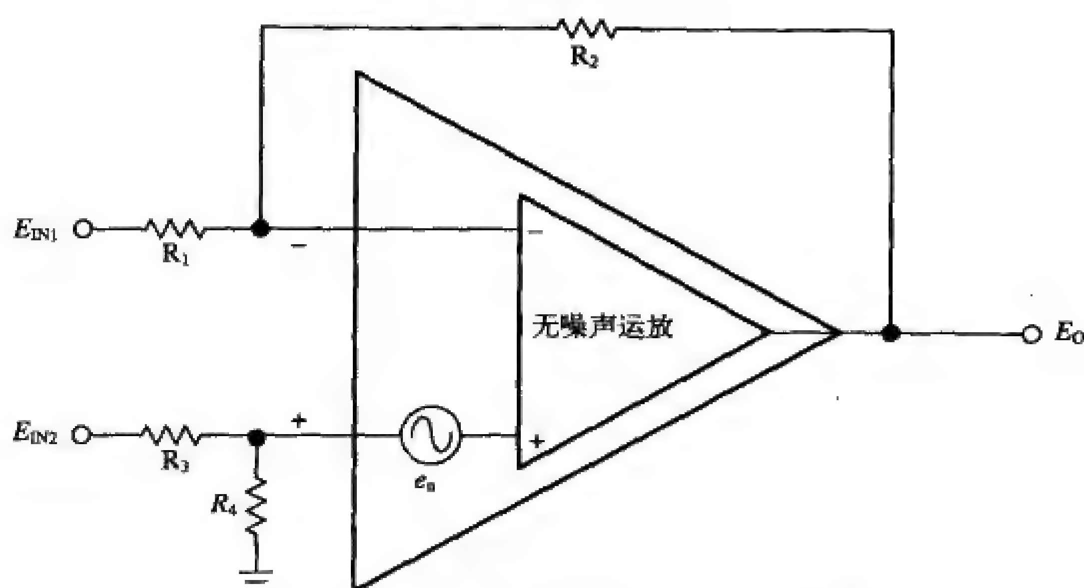


图 12-12 差分运放电路的等效噪声模型

在假定 $R_1 = R_3$ 和 $R_2 = R_4$ 之后，这个电路的输出电压为：

$$E_O = \sqrt{\left[(E_{IN2}-E_{IN1})\frac{R_2}{R_1}\right]^2 + \left[e_n\left(1+\frac{R_2}{R_1}\right)\right]^2} \tag{12-21}$$

12.5.7 小结

前面几个例子虽然很简单，但告诉我们噪声总是被加到运放电路的总输出端上。参考文献[1]对电路中的运放噪声给出了非常深入的推导过程，其中还包括了电阻的效应。

12.6 把所有因素加在一起

下面这个例子只是为了分析之用，因为实际的结果还要取决于其他一些因素。作为对 12.2.5 节内容的延伸，我们来讨论一个覆盖 20Hz ~ 20kHz 音频范围的低噪声运放，它的增益为 40dB，输出电压是 0dBV（1V）。它的电路图示于图 12-13。 183

使用 TLE2027 看来会很不错，因为它的噪声指数是 $2.5\,\mathrm{nV}/\sqrt{\mathrm{Hz}}$ 。可是，数据手册中说，这是个±15V 的器件，而噪声指数也只是在±15V 下给出的。此外，从 V_{OM+}和 V_{OM-}（见第 13 章）的指标可以看出，该电路只能在离开电源的两个端电压大约 2V 以外的范围内摆动。如果这两个端电压是+5V 和地，那么，当输出信号摆幅等于 1V 的时候，这个运放就近于被削波了。这

里给我们指出了一个常见的错误：设计者有时只是依靠某一个参数来选择运放，对于影响到电路性能的其他参数则不做核查。一个专家级的模拟设计者必须养成一种关注细节的习惯，否则，你就准备好因为错误的开头和预想不到的问题而在实验室中耗费大量时间吧。

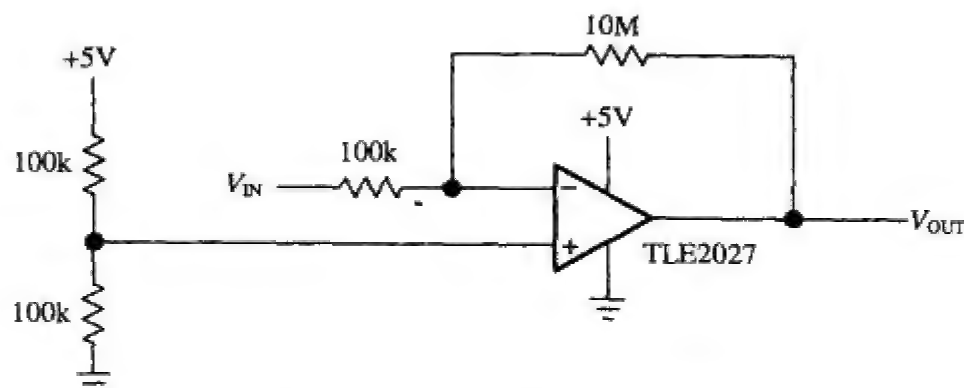


图 12-13 分裂电源的运放电路[①]

所以，唯一的办法是另选一个运放。TLC2201 是一个极佳的选择，它是一款优化为单电源操作的低噪声运放。

这个例子中的第一个变动是把 TLE2027 换成了 TLC2201。通过对噪声曲线的目测可知，TLC2201 的转角频率 f_{NC} 处于 20Hz 附近的某处（用 12.5.2 节的方法），这个频率是我们所关注的通带的低端频率。这一点很好。这个意思是说，对于所有的实际用途，1/*f* 噪声都可以略去。不过，这个运放的噪声为 $8\,\mathrm{nV}/\sqrt{\mathrm{Hz}}$，不是原先的 $2.5\,\mathrm{nV}/\sqrt{\mathrm{Hz}}$。我们可以根据 12.2.5 节中的方法计算如下。

- 首先计算平方根赫兹部分：$\sqrt{20\,000-20}=141.35$。
- 将它乘以噪声指标，$8\times141.35=1.131\mu\mathrm{V}$，这是等效输入噪声。输出噪声等于输入噪声乘以增益，这个增益是 100（40dB）。

184

现在可以计算信噪比：

$$1.131\mu\mathrm{V}\times100=113.1\mu\mathrm{V}$$

$$\text{信噪比(dB)}=20\times\lg(1\,\mathrm{V}\div113.1\mu\mathrm{V})=20\times\lg(8842)=78.9\,\mathrm{dB} \tag{12-22}$$

非常好，但这要比如果使用 TLE2027 时低了 10dB。假如这个结果不能接受（如果我们假定 16 位精度），就必须产生一个±15V 的电源。但现在假设 78.9dB 的信噪比是可接受的，那就可以搭建电路了。

当把电路搭好后，却振荡了。会是什么东西弄错了？

首先查找可能的外部噪声源。问题出在连线上，这是一条从半电源基准电压到高阻抗同相输入端之间的很长的导线。第二个问题是分压器的输出阻抗，分压器的这个输出阻抗不足以有效地阻止外部噪声进入同相输入端。在用分压器提供工作点时，可以有两种做法：一种是简单地提供一个正确的 DC 工作点；另一种是提供一个具有所需低阻抗的 DC 工作点，这两者是大

① 实际上是单电源，但原文是 split suppply，也许是从分裂电源电路修改而成的单电源电路。——译者注

不一样的。至于这里的具体“解决办法”，大多数设计者都是知道的，这就是对同相输入端用电容去耦，如图 12-14 中那样。

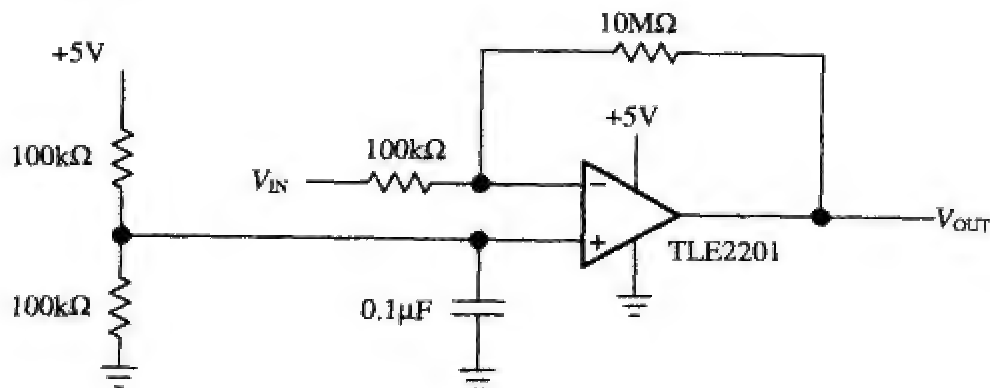


图 12-14 TLC2201 运放电路

这样修改以后，电路不振荡了。刚才也许是附近的一个噪声源通过辐射向同相输入端灌入了足够的噪声，以使电路进入振荡。图中的 0.1μF 电容降低了同相输入端的输入阻抗，因而阻止了振荡。关于这一论题，可以在第 23 章中找到非常多的说明，包括布图的影响和元件的选择。就现在来说，我们假设所有这些都已经考虑到了。

185

现在这个电路的噪声仍然略大于前面计算出的 78.9dB 的信噪比，尤其在较低的频率区。其实，这才是这个例子实际工作的真正开始，这个工作就是消除元件噪声。

图 12-14 的电路中有 4 个电阻。我们假设电容是无噪声的（不总是一个合理的假设），这就是说，一共有 4 个噪声源。在这个时候，我们暂时只考虑分压器电路中用以形成电压基准的那两个电阻。那个 0.1μF 的电容已经把这两个电阻的白噪声变成了粉（1/*f*）噪声。由 12.3.2 节和 12.2.5 节可知，由电阻和放大器本身产生的噪声为：

$$E_{\text{TOTALrms}} = \sqrt{(5.73\,\mu\text{V})^2 + (5.73\,\mu\text{V})^2 + (113.1\,\mu\text{V})^2} = 113.1\,\mu\text{V}_{\text{rms}} \tag{12-23}$$

$$\text{信噪比 (dB)} = 20\times\lg(1\text{V} \div 113.1\mu\text{V}) = 20\times\lg(8842) = 78.9\text{dB} \tag{12-24}$$

到此为止，一切皆好。放大器的噪声吃掉了电阻的噪声，电阻只是在低频区增加了很少一点粉噪声。但应该记住，这个噪声电压在通过电路时要乘以 101，这一点我们已经在前面式（12-22）的计算中考虑到了。

我们现在可以采用下面的这个做法：把这些电阻值减小，以降低它们的噪声。把分压器电阻从 100kΩ 降到 1kΩ，而保持那个 0.1μF 电容不变，就等于把转折频率从 32Hz 提高到了 796Hz，这正好位于音频通带的中心区域。

从另一方面说，我们应该注意拒绝这样的诱惑，即通过加大电容把粉噪声效应搬移到人的听觉下限频率以下。因为加大电容后的电路必定会在加电期间对大电容充电，在关电期间要使大电容放电。这可以引起意想不到的问题。

如果由半电源发生器产生的噪声很关键，那么，最好的可能解法是使用一个低噪声、低阻抗的半电源。但同时应该知道，这个半电源的噪声在这个电路中要乘以 101 才能反映到输出端。

反相输入端上的 100kΩ 电阻对反相输入端的效应是白色的，而且出现在电路的整个频带内。但与放大器噪声相比，这仍然是很小的，就像同相输入端上的电阻噪声对输入端的影响那样。

186 这些电阻的噪声贡献都可以忽略。

然而，更大的关注点是那个用做反馈电阻的 10MΩ 电阻。它的噪声表现为运放反相输入端上的一个电压源，因而在通过电路时将被放大 100 倍。从 12.3.2 节可知，10MΩ 电阻的噪声是-84.8dBV，也就是 57.3μV。我们把这个噪声和反相输入端上那个 100kΩ 电阻的噪声同时加到放大器的噪声上：

$$E_{\text{TOTALrms}} = \sqrt{(57.6\mu\text{V})^2 + (113.1\,\mu\text{V})^2} = 126.8\,\mu\text{V}_{\text{rms}} = -77.9\text{ dBV} \tag{12-25}$$

$$\text{信噪比 (dB)} = 20\times\lg(1\text{V} \div 126.8\mu\text{V}) = 20\times\lg(7887) = 77.9\text{ dB} \tag{12-26}$$

这就是说，10MΩ 电阻产生的噪声把信噪比削减了 1dB。所以，我们把 10MΩ 电阻改为 100kΩ，同时把输入电阻从 100kΩ 改为 1kΩ，以保持电路的总增益不变。这样重新设计的电路示于图 12-15 中。

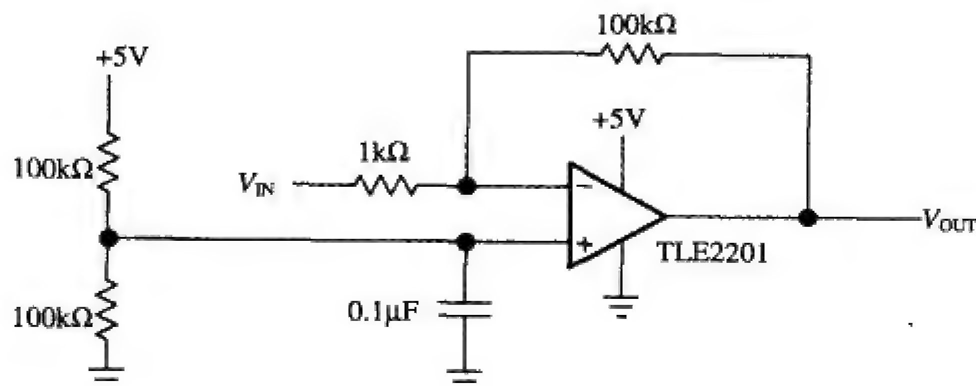


图 12-15　改进了的 TLC2201 运放电路

在超过 100Hz 的频率区内，由运放和基准源电阻产生的 1/f 噪声是可以忽略的，这样就得到了电路的总噪声：

187

$$E_{\text{TOTALrms}} = \sqrt{(0.57\mu\text{V})^2 + (5.73\mu\text{V})^2 + (113.1\mu\text{V})^2} = 113.2\,\mu\text{V}_{\text{rms}} = -78.9\text{ dBV} \tag{12-27}$$

$$\text{信噪比 (dB)} = 20\times\lg(1\text{V} \div 113.2\mu\text{V}) = 20\times\lg(8830) = 78.9\text{ dB} \tag{12-28}$$

因此，我们通过对电阻值的恰当选择，已经使信噪比接近于运放本身的理论极限。但电路的功耗略有增加，这对于便携式应用也许是不可接受的。我们还应该记住，这个信噪比只是在输出电平为 0dBV 时的数值，也就是说，输入电平为-40dBV。如果降低输入信号，信噪比将按比例下降。

音乐信号几乎从未有过持续保持在峰值水平的情况。音乐信号的平均幅度可以比峰值小 20～40dB。这就把 79dB 的信噪比变坏到静音期的 39dB。如果有人在静音期把音量抬高，就可以听出噪声。不过，这一般都是用自动音量控制实现的。设计者克服这一缺点的唯一方法是增加信号通过每一级时的电压幅度。举例说，如果在这个运放电路前面还有几个音频放大级，我们就可以提高这些音频级的增益，比如再增加 10dB 的增益。这样，TLC2201 的输出电平就可以从原先的 1V 增加到 3.16V。而这个摆幅仍然可以宽松地处于 0～4.7V 的轨到轨限度以内。这样就可以把电路的信噪比提高到 88.9dB，这与如果使用±15V 的 TLE2027 时的结果几乎一样！

但我们不要忘记，在提高信号幅度的同时，前几级中的噪声也会随之增加。与噪声作斗争是件难事，而我们可以做到的，只是采取折中和兼顾的方法。

参考文献

1. Texas Instruments Application Report.(1999). *Noise Analysis in Operational Amplifier Circuits*, SLVA043A.

188

第 13 章　运放参数

Bruce Carter

13.1　引言

本章要讨论的是数据手册中的运放参数。这些参数在数据手册中分成三种主要类型：绝对最大值、推荐工作条件和电特性。

绝对最大值是一些极限值，超过了这些极限值，器件的寿命也许会受损。所以，在使用和测试中绝不可超过这些极限值。根据定义，所谓极限值就是最大值，所以，如果把极限值指定为两个端点，这样的术语就叫做范围（比如，工作温度范围）。

推荐工作条件与上面的最大值有这样的一个相似性，这就是，超出了规定的工作范围，可以导致不满意的性能。但是，推荐工作条件并不表示超出规定范围时器件会损坏。

电特性是器件的可测量的电学特性，这些电特性是由器件设计确定的。电特性被用来对器件用做电路元件时的性能进行预测。出现在电特性表中的数据是根据工作在推荐工作条件下的器件而获取的。

表 13-1 列出了运放的工作条件和参数的符号，以及它们相应的说明和使用单位。读者可以通过选择活动链接以获得更多的信息。正如表 13-1 的名称所表示的那样，其中的有些符号是参数，有些符号是测试条件。测试条件是指在参数测试时对运放施加的条件。表中的有些符号则同时用做条件和参数。表 13-1 的最右边给出了参数或条件所使用的单位，这些单位属于标准的 SI 计量单位。在数据手册中，还经常在这些单位前使用一些乘数，比如 p（皮）和 M（兆）。

表 13-1　运放的条件与参数

符　号	参　数	单　位	符　号	参　数	单　位
αI_{IO}	输入失调电流的温度系数	A/°C	SR	摆速	V/S
αV_{IO} 或 α_{VIO}	输入失调电压的温度系数	V/°C	T_A	工作温度	°C
A_D	差分增益误差	%	t_{DIS} 或 $t_{(off)}$	关断时间（关断）	s
A_m	增益裕度	dB	t_{EN} 或 $t_{(on)}$	接通时间（关断）	s
A_{OL}	开环电压增益	dB	t_f	下降时间	s
A_V	大信号电压放大倍数（增益）	dB	THD	总谐波失真	%
A_{VD}	差分大信号电压放大倍数	dB	THD + N	总谐波失真与噪声	%
B_1	单位增益带宽	Hz	T_j	最高结温	°C

（续）

符 号	参 数	单 位	符 号	参 数	单 位
B_{OM}	最大输出摆幅带宽	Hz	t_r	上升时间	s
BW	带宽	Hz	t_s	稳定时间	s
C_I	输入电容	F	T_S 或 T_{stg}	存储温度	°C
C_{ic} 或 $C_{i(c)}$	共模输入电容	F	V_{CC},V_{DD}	电源电压	V
C_{id}	差分输入电容	F	V_I	输入电压范围	V
C_L	负载电容	F	V_{IC}	共模输入电压	V
$\Delta V_{DD\pm(或CC\pm)}/\Delta V_{IO}$，或 k_{SVS}	电源电压灵敏度	dB	V_{ICR}	输入共模电压范围	V
CMRR 或 k_{CMR}	共模抑制比	dB	V_{ID}	差分输入电压	V
f	频率	Hz	V_{DIR}	差分输入电压范围	V
GBW	增益带宽积	Hz	$V_{IH\text{-}SHDN}$ 或 $V_{(ON)}$	接通电压（关断）	V
$I_{CC\text{-}(SHDN)}$, $I_{DD\text{-}(SHDN)}$	电源电流（关断）	A	$V_{IL\text{-}SHDN}$ 或 $V_{(OFF)}$	关断电压（关断）	V
I_{CC}，I_{DD}	电源电流	A	V_{IN}	输入电压（DC）	V
I_I	输入电流范围	A	V_{IO}，V_{OS}	输入失调电压	V
I_{IB}	输入偏流	A	V_n	等效输入噪声电压	$V/\sqrt{Hz}$
I_{IO}	输入失调电流	A	$V_{N(PP)}$	宽带噪声	V P-P
I_n	输入噪声电流	$A/\sqrt{Hz}$	V_{OH}	高电平输出电压	V
I_O	输出电流	A	V_{OL}	低电平输出电压	V
I_{OL}	低电平输出电流	A	$V_{OM\pm}$	最大峰到峰输出电压摆幅	V
I_{OS} 或 I_{SC}	短路输出电流	A	$V_{O(PP)}$	峰到峰输出电压摆幅	V
CMRR 或 k_{CMR}	共模抑制比	dB	$V_{(STEP)PP}$	阶跃电压峰到峰值	V
k_{SVR}	电源抑制比	dB	X_T	串扰	dB
k_{SVS}	电源灵敏度	dB	Z_o	输出阻抗	Ω
P_D	功耗	W	Z_t	开环跨阻抗	Ω
PSRR	电源抑制比	dB	ΦD	差分相位误差	°
θ_{JA}	结至周围环境的热阻	°C/W	Φm	相位裕度	°
θ_{JC}	结至外壳的热阻	°C/W		0.1 dB 平坦度带宽	Hz
r_i	输入电阻	Ω		60s 壳温	°C
r_{id}，$r_{i(d)}$	差分输入电阻	Ω		连续总功耗	W
R_L	负载电阻	Ω		差分增益误差	%
R_{null}	调零电阻	Ω		差分相位误差	°
r_o	输出电阻	Ω		短路电流持续时间	s
R_S	信号源电阻	Ω		输入失调电压的长期漂移	伏/月
				10s 或 60s 引脚温度	°C

13.2 输入失调电流的温度系数 αI_{IO}

190~192

输入失调电流的温度系数 αI_{IO} 被定义为输入失调电流的改变量与芯片温度改变量之比。这是在规定温度范围内的平均值。

参数 αI_{IO} 规定了输入失调电流随温度的期望漂移值。它的单位是微安每摄氏度。I_{IO} 是在器件的极限温度下测得的，而 αI_{IO} 是用 $\Delta I_{IO}/\Delta°C$ 计算的。

半导体的正常老化会引起器件特性的改变。输入失调电流的长期漂移值则规定了可以如何期望 I_{IO} 随时间而改变。它的单位是安培每月。

13.3 输入失调电压的温度系数 αV_{IO} 或 α_{VIO}

输入失调电压的温度系数 αV_{IO} 或 α_{VIO} 被定义为输入失调电压的改变量与芯片温度改变量之比。这是在规定温度范围内的平均值。

αV_{IO} 这个参数规定了输入失调电压随温度的期望漂移值。它的单位是伏特每摄氏度。V_{IO} 是在器件的极限温度下测得的，而 αV_{IO} 是用 $\Delta V_{IO}/\Delta°C$ 计算的。

半导体的正常老化会引起器件特性的改变。输入失调电压的长期漂移则规定了可以如何期望 V_{IO} 随时间而改变。它的单位是微伏每月。

13.4 差分增益误差 A_D

差分增益误差参数 A_D 被定义为 AC 增益随 DC 电平变化的变化量。AC 信号是 40IRE（0.28V 峰值），而 DC 电平的改变量是±100IRE（±0.7V）。典型的测试条件是 3.58MHz（NTSC）或 4.43MHz（PAL）的载波频率，它的单位是百分点。

13.5 增益裕度参数 A_m

增益裕度参数 A_m 被定义为单位增益频率点与−180°相移频率点之间的增益之差的绝对值。它是在开环下测定的，以分贝为单位。

增益裕度 A_m 和相位裕度 Φ_m 是确定

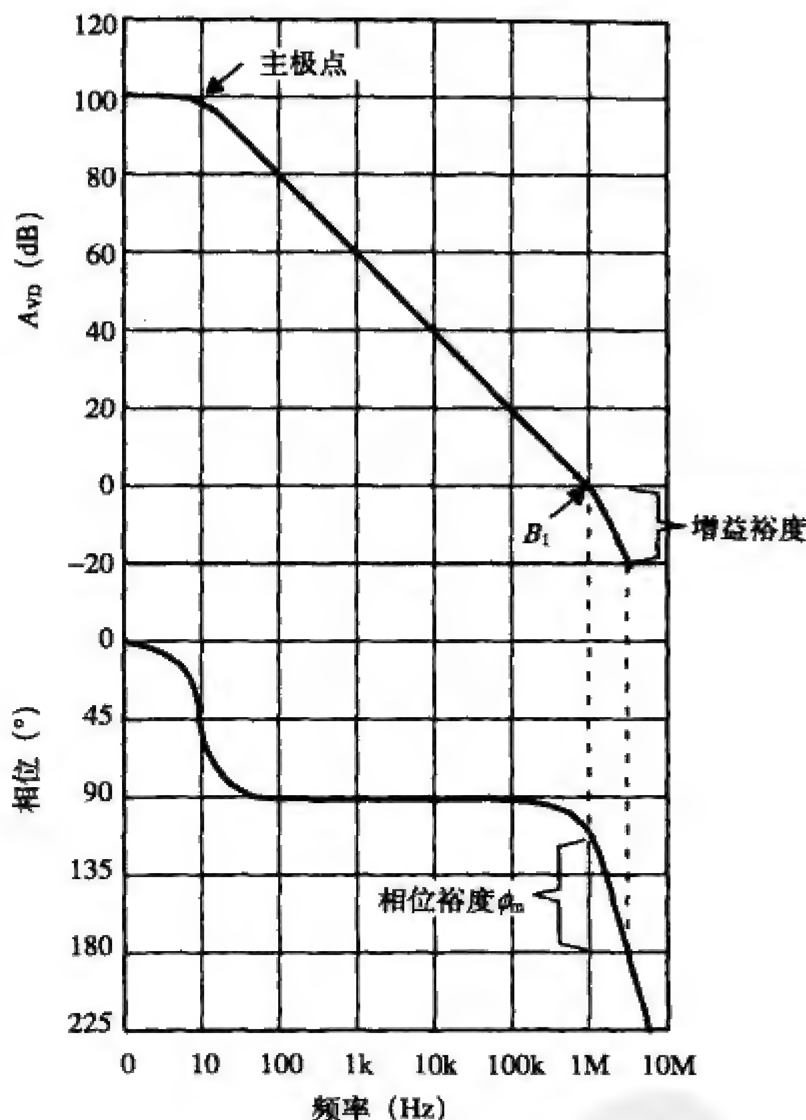


图 13-1 增益裕度和相位裕度：电压放大倍数和相移与频率之间的关系

电路稳定性的两种方法。由于轨到轨输出的运放有较高的输出阻抗，所以，当驱动容性负载时会产生显著的相移。这个额外的相移即损坏了相位裕度。由于这个原因，大多数轨到轨输出的 MOS 运放只有很有限的容性负载驱动能力。 [193]

图 13-1 中画出了增益裕度曲线。

13.6 开环电压增益参数 A_{OL}

开环电压增益参数 A_{OL} 被定义为输出电压的改变量与两个输入端之间电压改变量之比。通常，数据手册中会给出 A_{OL} 的 DC 值和一条表示随频率而变化的曲线。该参数可以是无单位的，或者以分贝为单位。

A_{OL} 与放大器的开环增益 A_{VD} 相似，唯一的不同点是，A_{VD} 通常是在输出有负载下测量的，而 A_{OL} 通常是在没有负载的情况下测量的。但这两个参数都是在开环下测量的。图 13-2 画出了一个具体运放的 A_{OL}，这个 A_{OL} 从 1kHz 到超过 40kHz 的范围内都大于 90dB。 [194]

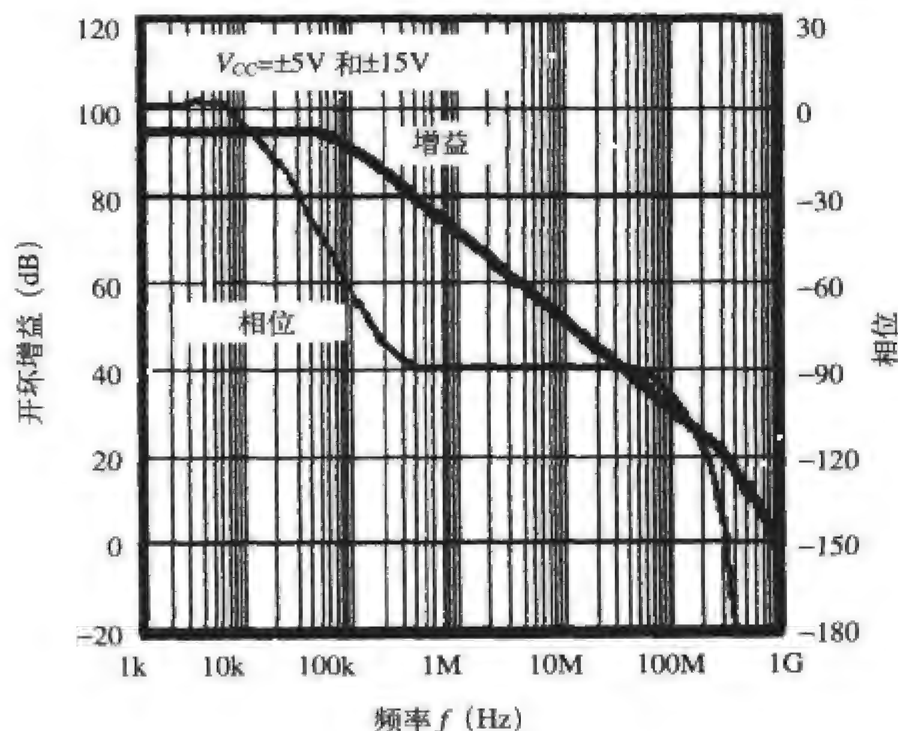


图 13-2 增益裕度和相位裕度：开环增益和相位与频率之间的关系

13.7 大信号电压放大倍数条件 A_V

大信号电压放大倍数条件 A_V 被定义为输出电压的变化量与两个输入端之间电压变化量之比，这个条件被用于 Z_O 或 THD + N 等参数的测试中。该参数可以无单位，或以分贝为单位。

13.8 差分大信号电压放大参数 A_{VD}

差分大信号电压放大参数 A_{VD} 被定义为输出电压的改变量与两个输入端之间电压改变量之比。这个参数可以无单位，或者以分贝为单位。A_{VD} 有时被叫做*差分电压增益*。A_{VD} 是与放大器的开环增益 A_{OL} 相似的，唯一的不同点是，A_{OL} 一般是在无负载下测量的，而 A_{VD} 是在有负载的 [195]

条件下测量的。但这两个参数都是在开环下测量的。图 13-1 表示了一条典型的 A_{VD} 与频率之间的关系曲线。

当要求增益很精确的时候，A_{VD} 就成为一个设计要点。这是因为对于所使用的频带，开环增益越高，增益就越精确。而运放电路中的电阻之比就越能精确地确定出电路的增益。

13.9 单位增益带宽参数 B_1

单位增益带宽参数 B_1 被定义为开环电压放大倍数大于或等于 1（0dB）的那个频率范围。B_1 以赫兹为单位。

13.10 最大输出摆幅带宽参数 B_{OM}

最大输出摆幅带宽参数 B_{OM} 被定义为输出摆幅超出某个规定值或者输出仍处于运放线性区内的那个最高频率。B_{OM} 也叫做*满功率带宽*。B_{OM} 的单位是赫兹。

对 B_{OM} 的限制因素是摆速 SR。当频率越来越高时，输出会变成受限于摆速，因而就不能以足够快的响应来维持指定的输出电压摆幅。

这里有一个通过目测对这个参数进行简单测试的方法，这就是把一个正弦波发生器连接到一个增益等于 1 的运放电路的输入端上，然后用示波器或频谱分析仪来观察输出波形。首先把发生器调到低频区，增加它的幅度直到看到输出开始失真（削波）。然后把幅度下降到看不出失真。如果我们要测定的是某个规定的输出幅度，而不是无失真的幅度，那就应该把发生器调节到所规定的幅度上（现在假设希望“输出无失真”）。现在开始从低频区增加频率，直到看出失真；然后再降低频率，直到没有失真。这时所得到的就是 B_{OM}。如果进一步增加频率，就会看到波形将越来越像锯齿波。当达到锯齿波的时候再增加频率，幅度就会下降。

196

下面的等式表示了 B_{OM} 和 SR 之间的关系：

$$B_{OM} = SR/2\pi V_{(PP)}$$

13.11 带宽参数 BW

带宽参数 BW 被定义为运放电路可以给出规定输出幅度的最高频率。这个规定的输出幅度是可以变化的，而且包括了像小信号（–3dB）、0.1dB 平坦度和满功率等条件。BW 以赫兹为单位。

13.12 输入电容参数 C_I

输入电容参数 C_I 被定义为运放的两个输入端之间的电容，而这两个输入端中有一个是接地的。该参数以法拉为单位。

C_I 是一组影响到输入阻抗的分布元件之一。图 13-3 画出了每个输入端与地以及两个输入端之间的电阻和电容的模型。输入端上也还有分布电感，但这些电感在低频区的影响是可以忽略的。当信号源输出阻抗很高时，输入阻抗就成为一个设计要点，因为输入电路是信号源的负载。

197

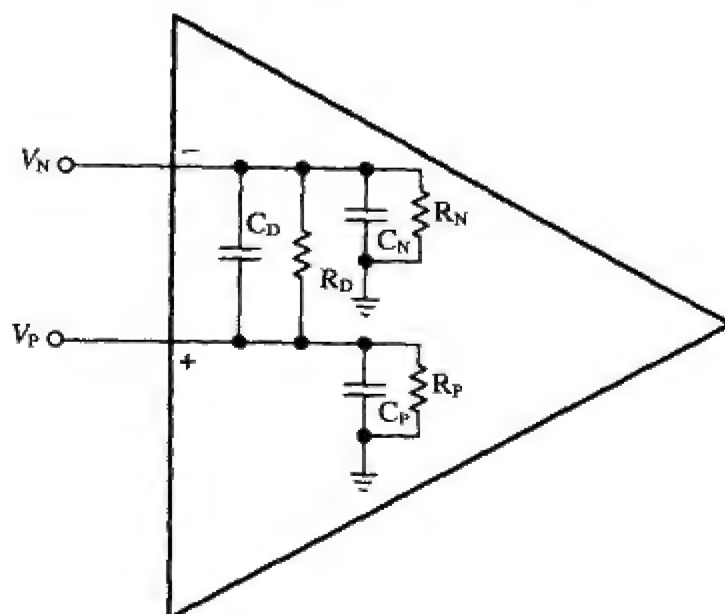


图 13-3 输入端的分布元件

输入电容 C_I是在两个输入端之间测量的，而其中的一个输入端要接地。C_I一般是几皮法。在图 13-3 中，如果 V_P接地，那么 $C_I = C_D \| C_N$。

13.13 共模输入电容参数 C_{ic}或 $C_{i(c)}$

共模输入电容参数 C_{ic}或 $C_{i(c)}$被定义为一个共模信号源所见到的对地之间的输入电容。该参数的单位是法拉。

C_{ic}是一组影响到输入阻抗的分布元件之一。图 13-3 表示了每个输入端与地以及两个输入端之间的电阻和电容的模型。输入端上也还有分布电感，但它们在低频区的影响是可以忽略的。当信号源阻抗很高时，输入阻抗就成为一个设计要点，因为输入电路是信号源的负载。

有时候，数据手册中会规定共模输入电容 C_{ic}。在图 13-3 中，如果把 V_P与 V_N短接，那么 $C_{ic} = C_P \| C_N$。C_{ic}是一个以地为参照的共模信号源所看见的输入电容。

13.14 差分输入电容参数 C_{id}

差分输入电容参数 C_{id}是与共模输入电容 C_{ic}相同的。它是一个以地为参照的共模信号源所看见的输入电容。该参数以法拉为单位。

13.15 负载电容条件 C_L

负载电容条件 C_L被定义为运放输出端与地之间的电容。它以法拉为单位。

C_L是有时在对 SR、t_s、Φ_m或 A_m等参数进行测试时被连接到运放输出端上的容性负载。 198

13.16 电源电压灵敏度 $\Delta V_{DD\pm(或CC\pm)}/\Delta V_{IO}$或 k_{SVS}

电源电压灵敏度 $\Delta V_{DD\pm(或CC\pm)}/\Delta V_{IO}$是与电源抑制比 k_{SVR}相同的。它被定义为电源电压的改变量与由此引起的输入失调电压改变量之比的绝对值。在一般情况下，两个电源电压是对称变化的。这个参数以分贝为单位。

电源电压会影响到输入差分对的偏置点。由于输入电路固有的不匹配，偏置点的改变也就引起了失调电压的改变，进而改变了输出电压。

对于一个双电源运放，$k_{SVR} = \Delta V_{CC\pm}/\Delta V_{OS}$ 或 $\Delta V_{DD\pm}/\Delta V_{OS}$。$\Delta V_{CC\pm}$中的正负号表示正负电源是对称改变的。对于单电源运放，$k_{SVR} = \Delta V_{CC}/\Delta V_{OS}$ 或 $\Delta V_{DD}/\Delta V_{OS}$。同时还应看到，产生 k_{SVR} 的机理是与共模抑制比（CMRR）相同的。因此，k_{SVR} 在数据手册中被归入 DC 参数，这与 CMRR 是一样的。当把 k_{SVR} 与频率的关系画成曲线时，这条曲线将随频率的增加而下降。

开关电源产生的噪声频率从 50kHz 到 500kHz 或更高。在这些高频下，k_{SVR} 的值几乎为零，所以，电源上的噪声将引起运放输出端上的噪声。对此，我们必须使用恰当的旁路技术。

13.17 共模抑制比参数 CMRR 或 k_{CMR}

共模抑制比参数 CMRR 或 k_{CMR} 被定义为差分电压放大倍数与共模电压放大倍数之比。这个参数是通过确定输入共模电压的改变量与由此引起的输入失调电压的改变量之比来测定的。199它以分贝为单位。

在理想状态下，CMRR 或 k_{CMR} 是无穷大，因而使共模电压被完全抑制。

共模输入电压会影响到输入差分对的偏置点。由于输入电路固有的不匹配，偏置点的改变会引起失调电压的改变，进而引起输出电压的改变。这个参数的实际的计算方法是 $\Delta V_{OS}/\Delta V_{COM}$。

在德州仪器公司的数据手册中，CMRR = $\Delta V_{COM}/\Delta V_{OS}$，所以会给出正的分贝数。在数据手册中，CMRR 被归入 DC 参数。当画出 CMRR 与频率的关系曲线时，这条曲线将随频率的增加而下降。

一个常见的共模干扰电压源是 50Hz 或 60Hz 的 AC 噪声。我们务必小心，以保证运放的 CMRR 不会因其他电路元件而变坏。采用大电阻的电路容易受到共模（和其他）噪声的干扰。我们一般可以把电阻按比例缩小，而把电容按比例放大，以保持电路的响应不变。

13.18 频率条件 f

频率条件 f 是对电路的一个具体参数进行测试时的可用频率。它的单位是赫兹。

13.19 运放的增益带宽积参数 GBW

增益带宽积参数 GBW 被定义为开环电压增益与该增益的测试点频率的乘积。GBW 以赫兹为单位。图 13-1 表示了开环带宽的曲线。

GBW 是与单位增益带宽 B_1 相似的。B_1 规定为运放的增益等于 1 的那个频率点，而 GBW 规定为运放在一个频率点上的增益带宽积，但这个频率点可以不同于 B_1。

对于电压反馈放大器，GBW 是恒定的。对于电流反馈放大器，GBW 却没有多少含义，因为这种放大器在增益与带宽之间不存在任何线性关系。

当把运放选择用于一个具体应用时，我们应该同时考虑到带宽和摆速这两个参数（当然还200有其他一些因素，比如功耗、失真和价格等）。

13.20 电源电流（关断）参数 $I_{CC-(SHDN)}$或 $I_{DD-(SHDN)}$

电源电流（关断）参数 $I_{CC-(SHDN)}$或 $I_{DD-(SHDN)}$被定义为当运放断电时，流入运放 $V_{CC+}(V_{DD+})$或 $V_{CC-}(V_{DD-})$端的电流。它的单位是安培。

13.21 电源电流参数 I_{CC} 或 I_{DD}

电源电流参数 I_{CC} 或 I_{DD} 被定义为当运放在无负载且输入端或输出端连接到虚地的条件下工作时，流入运放 $V_{CC+}(V_{DD+})$或 $V_{CC-}(V_{DD-})$端的电流。它的单位是安培。

在德州仪器公司的数据手册中，这个参数通常是指整个封装所吸取的总静态电流。但也有例外，比如，有的数据手册中包含了同一型号的单封装和多封装的运放。在这种情况下，I_{DD}是指每个运放所吸取的静态电流。

13.22 输入电流范围参数 I_I

输入电流范围参数 I_I 被定义为运放的输入端能流出或吸入的电流量。这个参数通常被规定为绝对最大值，以安培为单位。

13.23 输入偏置电流参数 I_{IB}

输入偏置电流参数 I_{IB} 被定义为当输出置于规定电位时，流入两个输入端的电流的平均值。它的单位是安培。

为了能正确工作，所有运放的输入电路都需要一定量的偏置电流。输入偏置电流 I_{IB} 被计算为两个输入端电流的平均值：

$$I_{IB} = \frac{I_N + I_P}{2}$$

CMOS 和 JFET 的输入电流要比标准的双极输入电流低很多。图 13-4 表示了一个用做输入偏流测定的典型测试电路。 201

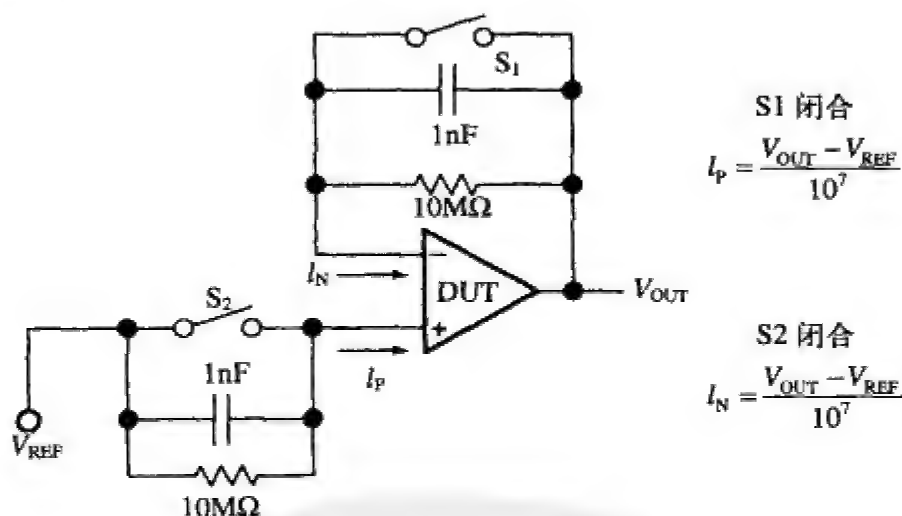


图 13-4 I_{IB} 的测试电路

当信号源阻抗很高时，就必须关注输入偏流。如果运放有很大的输入偏流，就会对信号源构成负载，因而会看到一个比预想要低的信号源输出电压。如果信号源阻抗很高，那么最好的方法是使用一个以 CMOS 或者 JFET 作为输入级的运放。我们也可以采用降低信号源输出阻抗的方法，这就是使用一个缓冲器，然后用缓冲器来驱动具有很大输入偏流的运放。

在双极输入级的情况下，可以使用对失调电流进行调零的方法。所谓调零就是使从两个输入端看到的阻抗相互匹配。在 CMOS 和 JFET 输入电路的情况下，失调电流一般不是问题，也就没有必要进行阻抗匹配了。

13.24 输入失调电流参数 I_{IO}

输入失调电流参数 I_{IO} 被定义为当运放的输出端置于规定电位时，流入运放两个输入端的电流之差。它以安培为单位。

13.25 输入噪声电流参数 I_n

输入噪声电流参数 I_n 被定义为把运放内部的噪声电流折合成与两个输入引脚并联的两个理想电流源。它的单位是安培除以赫兹的平方根。

202

对设计者来说，重要的是计算出运放在一个具体电路中所产生的噪声。计算这个噪声的最简单的方法是利用下面的公式：

$$e_{nt}=\sqrt{V_n^2+(I_n\times R_s)^2}$$

式中，e_{nt} 为总噪声电压；V_n 为电压噪声（$nV/\sqrt{Hz}$）；I_n 为电流噪声（$pA/\sqrt{Hz}$）；R_s 为信号源电阻（Ω）。

13.26 输出电流参数 I_O

输出电流参数 I_O 被定义为可以从运放输出端取出的电流量。I_O 一般以安培为单位。

有时候（比如，微功率运放），I_O 被规定为绝对最大值，但对大多数运放而言，这个参数仍然属于电特性的那一部分。

13.27 低电平输出电流条件 I_{OL}

低电平输出电流条件 I_{OL} 被定义为在对 V_{OL} 测试时所提供的、流入输出端的电流量。它一般以安培为单位。

13.28 短路输出电流参数 I_{OS} 或 I_{SC}

短路输出电流参数 I_{OS} 或 I_{SC} 被定义为当运放的输出与地、电源的两个端电压之一或者一个特定电位短接时，运放可以给出的最大输出电流。有时候会规定使用一个很小的串联电阻。它一般以安培为单位。

当输出端重载或短路时，就必须注意观察功耗额定值，以使结温低于绝对最大值。关于该参数的进一步说明，可以参阅器件数据手册中关于绝对最大值一节的内容。

203

13.29 电源抑制比参数 k_{SVR}

电源抑制比参数 k_{SVR} 是与电源抑制比 PSRR 相同的。它被定义为电源电压的改变量与由此引起的输入失调电压改变量之比的绝对值。在一般情况下，电源的两个端电压是对称变化的。该参数以分贝为单位。

电源电压会影响到输入差分对的偏置点。由于输入电路固有的不匹配，偏置点的改变会引起失调电压的改变，进而引起输出电压的改变。

对于双电源运放，$k_{SVR} = \Delta V_{CC\pm}/\Delta V_{OS}$ 或者 $\Delta V_{DD\pm}/\Delta V_{OS}$。$\Delta V_{CC\pm}$中的正负号表示正负电源是对称地改变的。对于单电源运放，$k_{SVR} = \Delta V_{CC}/\Delta V_{OS}$ 或 $\Delta V_{DD}/\Delta V_{OS}$。同时还应该看到，产生 k_{SVR} 的机理是与共模抑制比 CMRR 相同的。因此，在数据手册中，k_{SVR} 也被归入 DC 参数，这是与 CMRR 一样的。当把 k_{SVR} 与频率的关系画成曲线时，这条曲线将随频率的增加而下降。

开关电源产生的噪声频率从 50kHz 到 500kHz 或更高。在这些高频下，k_{SVR} 的值几乎为零，所以，电源上的噪声将引起运放输出端上的噪声。对此，必须使用恰当的旁路技术。

13.30 功耗参数 P_D

功耗参数 P_D 被定义为提供给器件的功率减去由器件传递给负载的功率。可以看出，在空载时，$P_D = V_{CC} \times I_{CC}$ 或者 $P_D = V_{DD+} \times I_{DD}$。它的单位是瓦。

13.31 电源抑制比参数 PSRR

电源抑制比参数 PSRR 是与电源抑制比 k_{SVR} 相同的。它被定义为电源电压的改变量与由此引起的输入失调电压改变量之比的绝对值。在一般情况下，电源的两个端电压是对称变化的。它的单位是分贝。

204

电源电压会影响到输入差分对的偏置点。由于输入电路固有不匹配，偏置点的改变会引起失调电压的改变，进而引起输出电压的改变。

对于双电源运放，$PSRR = \Delta V_{CC\pm}/\Delta V_{OS}$ 或者 $\Delta V_{DD\pm}/\Delta V_{OS}$。$\Delta V_{CC\pm}$中的正负号表示正负电源是对称地改变的。对于单电源运放，$PSRR = \Delta V_{CC}/\Delta V_{OS}$ 或者 $\Delta V_{DD}/\Delta V_{OS}$。同时还应该看到，PSRR 的生成机理是与共模抑制比 CMRR 相同的。因此，在数据手册中，PSRR 也被归入 DC 参数，这是与 CMRR 一样的。当把 PSRR 与频率的关系画成曲线时，这条曲线将随频率的增加而下降。

开关电源产生的噪声频率从 50kHz 到 500kHz 或更高。在这些高频下，PSRR 的值几乎为零，所以，电源上的噪声会引起运放输出端上的噪声。对此，必须使用恰当的旁路技术。

13.32 结至周围环境的热阻参数 θ_{JA}

结至周围环境的热阻参数 θ_{JA} 被定义为从芯片的 pn 结到周围空气的温差与芯片所耗散的功率之比。θ_{JA} 的单位是摄氏度每瓦。

θ_{JA} 这个参数取决于管壳与周围环境之间的热阻以及 θ_{JC} 参数。

当电路的封装不是很好地向部件内其他元件散热的时候，θ_{JA} 是较好的热阻指示参数。

数据手册中会给出各种不同封装的 θ_{JA}。在评估哪一种封装最不会过热以及在环境温度和功

耗已知的情况下确定出芯片结温的时候，这是一个非常有用的参数。

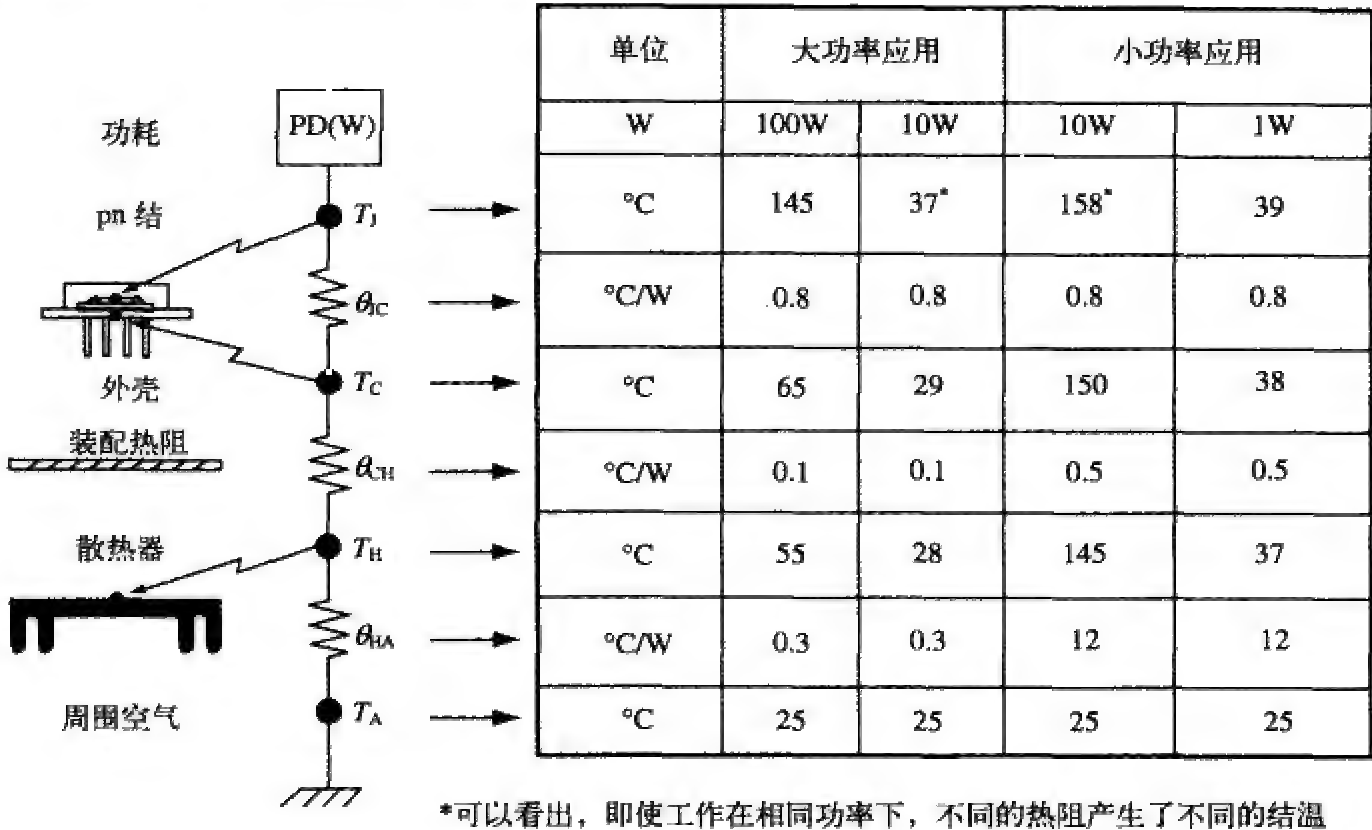
下面的等式从数学上更完整地描述了这个散热过程：

$$T_J = T_A + PD \times \theta_{JA}$$

式中，θ_{JA} 为 θ_{JC} + θ_{CH} + θ_{HA}，T_A(C°)为周围空气温度，T_J(C°)为半导体结温，PD(W)为半导体的功耗，θ_{JC}(°C/W)为热阻（结至外壳），θ_{CH}(°C/W)为热阻（外壳至散热器），θ_{HA}(°C/W)为热阻（散热器至周围空气），θ_{JA}(°C/W)为热阻（结至周围空气）。

205 散热器的设计是基于散热器制造商所取得的经验数据和最终系统的机箱内部构造的经验数据。实际使用的数学是很简单的，看起来像一个简单的电路。在这个"电路"中，温度被看成等效的电压，热阻只是一个简单的电阻，而功率可以看做电流。这样看起来就像一个线性电路，因为热阻实际上也是线性相加的。

图 13-5 对两个不同散热器的性能进行了比较，其中的每一个散热器承受两种不同的功率水平。起始点是地电位或者周围温度。由于在机箱内部或某些环境区域内的温度可以有很大的变化范围，所以，对于 T_A 应该使用最高预期的温度。



单位	大功率应用		小功率应用	
W	100W	10W	10W	1W
°C	145	37*	158*	39
°C/W	0.8	0.8	0.8	0.8
°C	65	29	150	38
°C/W	0.1	0.1	0.5	0.5
°C	55	28	145	37
°C/W	0.3	0.3	12	12
°C	25	25	25	25

*可以看出，即使工作在相同功率下，不同的热阻产生了不同的结温

图 13-5 热阻

206 把功率乘以散热器的热阻，再加到周围温度上，就可找出散热器与外壳界面处的温度。每一步计算都是这样进行的，以此找出下一点的温度。

现在，功率必须流过装配热阻，而这个装配热阻等于 0.1°C/W 或者 0.5°C/W。相同的 10W 耗散功率可以使结温达到非常不同的 37°C 和 158°C。这就指出了使用高效散热器把器件的热量散发到空气中的好处。

在散热器上安装一台风扇可以使效率大大提高。由于这个原因，几乎所有的 PC 都在处理

器散热器上使用一台风扇。

13.33 结至外壳的热阻参数 θ_{JC}

结至外壳的热阻参数 θ_{JC} 被定义为从芯片的 pn 结到外壳的温差与芯片所耗散的功率之比。θ_{JC} 的单位是摄氏度每瓦。

θ_{JC} 这一参数与管壳到周围环境的热阻无关，而 θ_{JA} 参数是与此热阻有关的。当电路的封装被安排成可以向部件中其他元件散热的时候，θ_{JC} 是较好的热阻指示参数。

数据手册中会给出各种不同封装的 θ_{JC}。在评估哪一种封装最不会过热以及在外壳温度和功耗已知的情况下确定出芯片结温的时候，这是一个非常有用的参数。

下面的等式更完整地描述了这个散热过程：

$$T_J = T_A + PD \times \theta_{JA}$$

式中，θ_{JA} 为 $\theta_{JC} + \theta_{CH} + \theta_{HA}$，$T_A$(C°)为周围空气温度，$T_J$(C°)为半导体结温，$PD$(W)为半导体的功耗，$\theta_{JC}$(°C/W)为热阻（结至外壳），$\theta_{CH}$(°C/W)为热阻（外壳至散热器），$\theta_{HA}$(°C/W)为热阻（散热器至周围空气），$\theta_{JA}$(°C/W)为热阻（结至周围空气）。 207

散热器的设计是基于散热器制造商所取得的经验数据和最终系统的机箱内部构造的经验数据。实际使用的数学是很简单的，看起来像一个简单的电路。在这个“电路”中，温度被看成等效的电压，热阻只是一个简单的电阻，功率被看成像电流那样。这样看起来像一个线性电路，而热阻实际上也是线性相加的。

图 13-5 对两个不同的散热器的性能进行了比较，其中的每个散热器承受两种不同的功率水平。起始点是地电位或者周围温度。由于在机箱内部或有些环境区域内的温度有很大的变化范围，所以，对于 T_A 应该使用最高预期的温度。

把功率乘以散热器的热阻，再加到周围温度上，就可找出散热器与外壳界面处的温度。每一步计算都是这样进行的，以此找出下一点的温度。

现在，功率必须流过装配热阻，这个热阻等于 0.1°C/W 或者 0.5°C/W。相同的 10W 耗散功率可以使结温达到非常不同的 37°C 和 158°C。这就指出了使用高效散热器把器件的热量散到空气中的好处。

在散热器上安装一台风扇可以使效率大大提高。由于这个原因，几乎所有的 PC 都在处理器散热器上使用一台风扇。

13.34 输入电阻参数 r_i

输入电阻参数 r_i 被定义为当任意一个输入端接地时的两个输入端之间的 DC 电阻。它的单位是欧姆。

r_i 是一组影响到输入阻抗的分布元件之一。图 13-3 表示了每个输入端与地以及两个输入端之间的电阻和电容的模型。输入电路中还有分布电感，但这些电感在低频区的影响是可以忽略的。当信号源阻抗很高时，输入阻抗就成为一个设计要点，因为输入电路是信号源的负载。 208

输入电阻 r_i 是两个输入端之间的电阻，但有一个输入端需接地。在图 13-3 中，如果 V_P 接

地，那么 $r_i = R_D \| R_N$。r_i 的值可以在 $10^7 \sim 10^{12}\Omega$ 的范围内变动，而且与输入电路的类型有关。

有时候，数据手册中会给出共模输入电阻 r_{ic}。在图 13-3 中，如果把 V_P 与 V_N 短接，那么 $r_{ic} = R_P \| R_N$。r_{ic} 是一个以地为参照的共模信号源所看见的输入电阻。

13.35 差分输入电阻参数 r_{id} 或 $r_{i(d)}$

差分输入电阻参数 r_{id} 或 $r_{i(d)}$ 被定义为在两个未接地的输入端之间的小信号电阻。它以欧姆为单位。

r_{id} 是一组影响到输入阻抗的分布元件之一。图 13-3 表示了每个输入端与地以及两个输入端之间的电阻和电容的模型。输入电路中也还有分布电感，但它们在低频区的影响是可以忽略的。当信号源阻抗很高时，输入阻抗就成为一个设计要点，因为输入电路是信号源的负载。在图 13-3 中，$r_{id} = R_D$。

13.36 负载电阻条件 R_L

负载电阻条件 R_L 被定义为在对 A_{VD}、SR、THD + D、$t_{(on)}$、$t_{(off)}$、GBW、t_s、Φ_m 或 A_m 等参数进行测试时，接在运放输出端与地之间的 DC 电阻。它的单位是欧姆。

209

13.37 调零电阻条件 R_{null}

调零电阻条件 R_{null} 被定义为在对相位裕度或增益裕度等参数进行测量时，与 C_L 串联的 DC 电阻。它的单位是欧姆。

13.38 输出电阻参数 r_o

输出电阻参数 r_o 被定义为在对实际器件建模时，串联在理想放大器的输出端与器件输出端之间的一个 DC 电阻。它的单位是欧姆。

这个参数是很难测量的，因为当放大器被置于开环状态时，由于极高的开环增益，我们很难把输入平衡到使输出为零(或在单电源时为 $V_{CC}/2$)。当这样做好之后，就可从输出端取出一个负载电流，并测定电压的改变量。然后用欧姆定律计算出 r_o。

13.39 信号源条件 R_S

信号源条件 R_S 被定义为一个信号源的输出电阻。它的单位是欧姆。

在对 V_{IO}、α_{VIO}、I_{IO}、I_{IB} 或 CMRR 等参数进行测试时，R_S 被用做一个测试条件。在这些参数的测试中，R_S 的典型值是 50Ω。

13.40 开环跨阻参数 R_t

在跨阻抗放大器或电流反馈放大器中，开环跨阻参数 R_t 被定义为 DC 输出电压的改变量与反相输入端 DC 电流改变量之比。它以欧姆为单位。

13.41 运放的摆速参数 SR

摆速参数 SR 被定义为由输入端的阶跃变化所引起的输出电压的变化速率。它的单位是伏特每秒。运放的 SR 参数等于它可以传递的信号摆速的最大值，这时的增益一般规定为等于 1。图 13-6 描述了 SR 的具体含义。 [210]

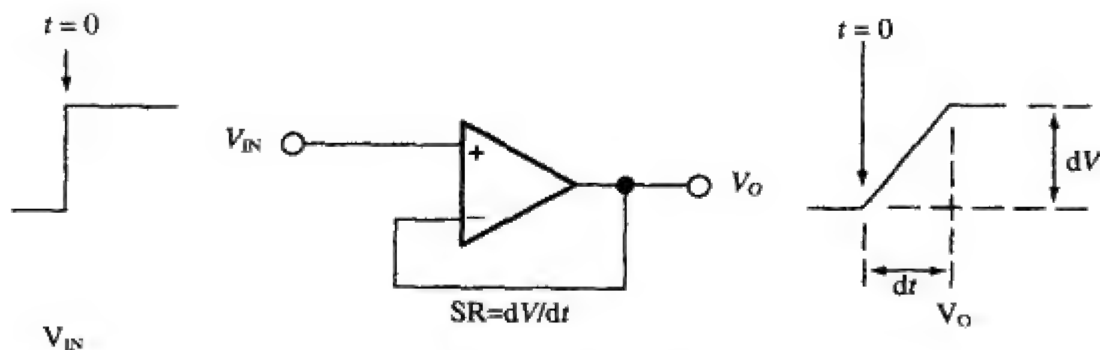


图 13-6 摆速

当运放在传递信号时，如果要求不会因 SR 太慢而使信号失真，那么，放大器的摆速必须至少等于信号的最大摆速。一个正弦波的最大 SR 出现在过零点的时候。下面的等式给出了这时的信号摆速：

$$SR = 2\pi fV$$

式中，f 为信号的频率；V 为信号的峰值电压。

SR 有时被表示为 SR+和 SR−。其中的 SR+表示正向转移时的摆速，SR−表示负向转移时的摆速。对于许多应用，当 SR+和 SR−大小相等时，电路是工作得最好的。

在大多数运放中，影响 SR 的主要因素是内部的补偿电容，而加上这个电容的目的是为使运放有稳定的单位增益。但同时还应该知道，不是每一个运放都是有补偿电容的。在没有内部补偿电容的运放中，SR 是由运放内部的分布电容确定的。未补偿的运放通常比减补偿（decompenated）运放有更快的 SR，而减补偿运放比全补偿运放有更快的摆速。当使用未补偿或减补偿运放时，设计者必须采取其他措施以保证电路的稳定性。

可以提供最快 SR 的运放是电流反馈运放。这种运放是针对快速 SR 而优化的。图 13-7 的表中给出了两个高速运放的带宽与 SR 之间的关系。图中的曲线对电流反馈（CFB）运放和电压反馈（VFB）运放的阶跃响应进行了比较。 [211]

在为具体应用选择运放时，必须同时考虑到带宽和 SR 这两个参数（当然还有其他一些因素需要考虑，比如功耗、失真和价格）。

13.42 自由空气工作温度条件 T_A

自由空气工作温度条件 T_A 被定义为运放工作时所处的自由空气的温度。其他一些参数可以随温度而变，导致在极值温度下工作性能的下降。T_A 以摄氏度为单位。

特性器件编号	电压反馈 OPA2652	电流反馈 THS3001
带宽(MHz)	700	420
摆速(V/μs)	335	6500

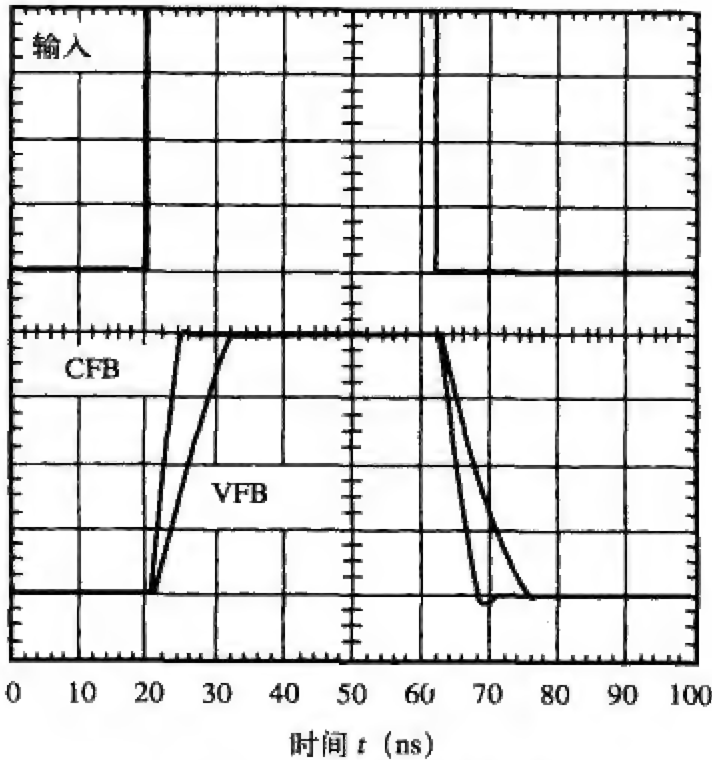


图 13-7 带宽与摆速之间的关系

T_A的范围在数据手册中被列入绝对最大值的表内，因为如果超过了表中的这些应力值，则可以引起器件的永久性损坏；同时也不表示在这一极值温度下器件仍可正确工作，也许会影响到可靠性。T_A的另一个温度范围在数据手册中被列为推荐工作条件。T_A还可以在数据手册中用做参数测试条件，以及用于典型曲线图中。此外，这个参数还可以用做曲线图中的一个坐标变量。

212

13.43 关断时间（关断）参数 t_{DIS} 或 $t_{(off)}$

关断时间（关断）参数 t_{DIS} 或 $t_{(off)}$被定义为从关断电压加到关断引脚上到电源电流达到终值一半时的时间间隔。这个参数以秒为单位。

13.44 接通时间（关断）参数 t_{EN}

接通时间（关断）参数 t_{EN} 被定义为从接通电压加到关断引脚上到电源电流达到终值一半时的时间间隔。这个参数以秒为单位。

13.45 下降时间参数 t_f

下降时间参数 t_f 被定义为输出电压在跳变时从终值的 90%改变到终值的 10%所需要的时间。这个参数以秒为单位。

13.46 总谐波失真参数 THD

总谐波失真参数 THD 被定义为输出信号中基频信号的各谐波分量的均方根电压值与输出信号总的均方根电压值之比。THD 以 dBc（相对于载波的分贝数）为单位，或以百分比为单位。

THD 中不包括噪声，而总谐波失真与噪声这个参数则要考虑噪声。

13.47 总谐波失真与噪声参数 THD + N

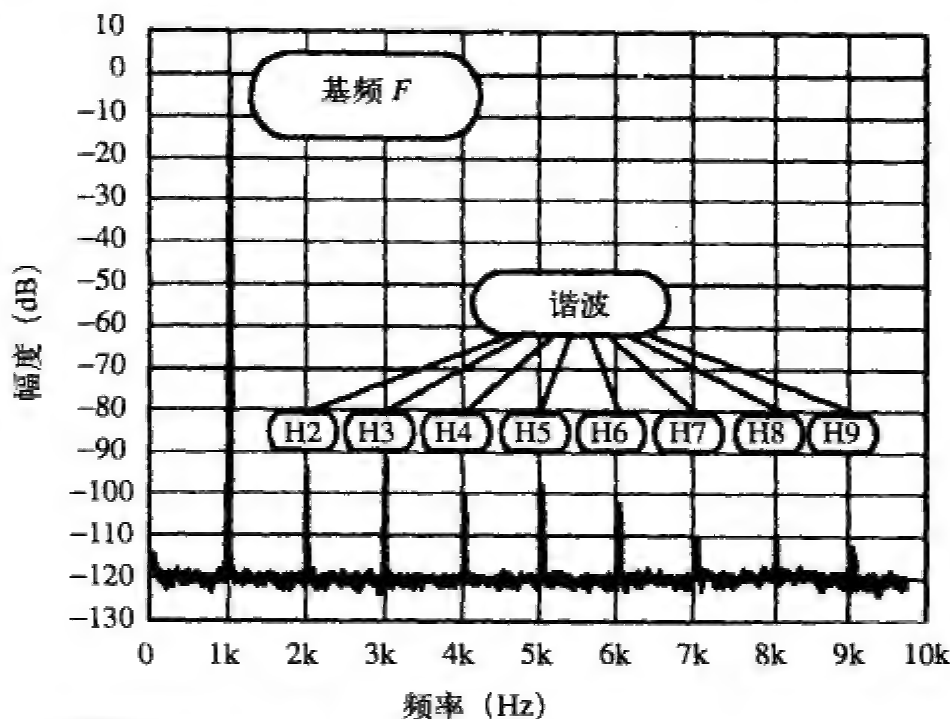
总谐波失真与噪声参数 THD + N 被定义为输出信号中的均方根噪声电压加上基频信号的各谐波分量的均方根电压与输出信号的基频的均方根电压值之比。它以 dBc 或百分比为单位。 213

THD + N 将输出信号的频率分量与输入信号的频率分量进行比较。在理想情况下，如果输入信号是一个纯粹的正弦波，那么输出信号也是一个纯粹的正弦波。由于运放内部的非线性和各种噪声源，输出就永远不会是纯正弦波。

THD + N 可以更简洁地表示为所有其他频率分量与基频分量的比率：

$$\mathrm{THD+N}=\frac{\sum \text{谐波电压}+\text{噪声电压}}{\text{基频}}\times 100\%$$

图 13-8 表示了一个假想的 THD + N = 1%的频谱。基频与输入信号的频率相同，运放的非线性特性产生了输出信号中基频的各次谐波。输出信号中的噪声是由运放的输入噪声和其他噪声源产生的。所有的谐波分量和噪声加在一起等于基频的 1%。



$$\mathrm{SNR(dB)}=20\times\lg\frac{E_F}{E_N}$$

$$\mathrm{THD(dB)}=20\times\lg\frac{\sqrt{E_{H2}^2+\cdots+E_{H9}^2}}{E_F}$$

$$\mathrm{THD+N(dB)}=20\times\lg\frac{\sqrt{E_{H2}^2+\cdots+E_{H9}^2+E_N^2}}{E_F}$$

$$\mathrm{SINAD}=\mathrm{SNR}+\mathrm{D}=\frac{1}{\mathrm{THD+N}}$$

图 13-8 THD + N = 1%的谱图

运放中产生失真的三个最大原因是：输出摆幅的限制、A-B 类放大器的交越非线性以及摆速。一般来说，运放必须工作在等于或者小于它的推荐工作状态下，才可获得很低的 THD。图 13-9 中示出了两个信号。较低频率的那个信号是低失真的正弦波，而较高频率的那个信号由于 214

摆速的限制而产生了失真。图 13-10 示出了一个由于输出电压摆幅的限制而被削波了的信号。最后的图 13-11 中的那个信号，由于 A-B 类的交越非线性而产生了交越失真。

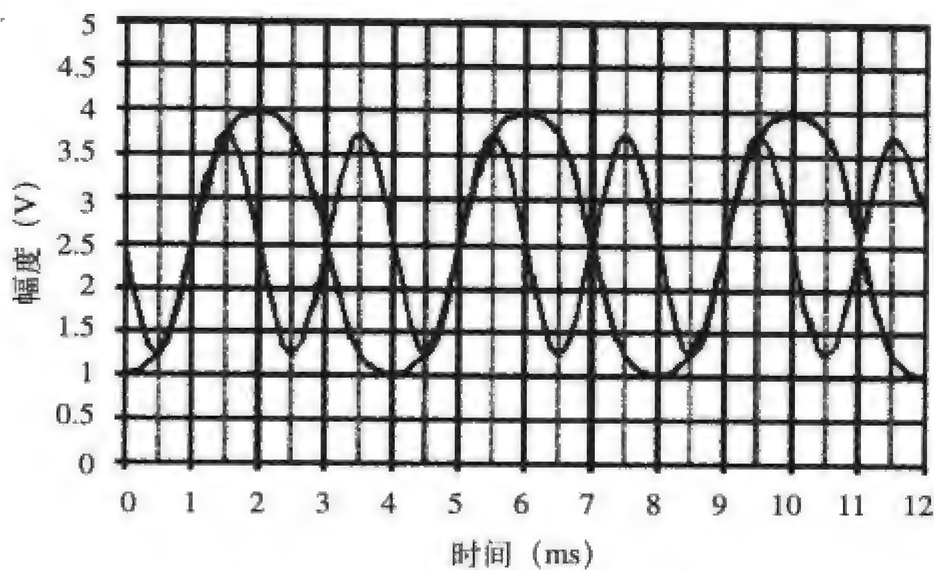
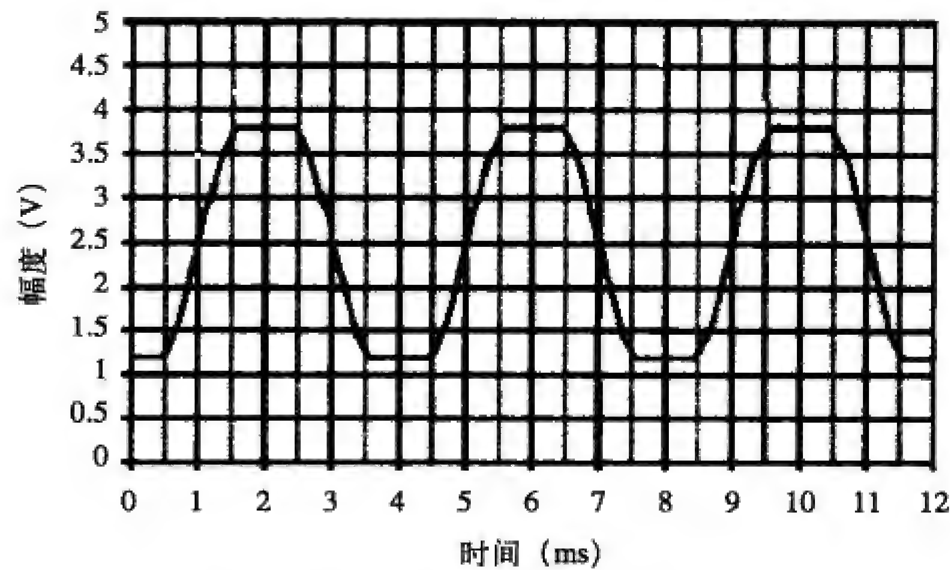


图 13-9　摆速的限制对信号的影响



215

图 13-10　由削波引起的信号失真

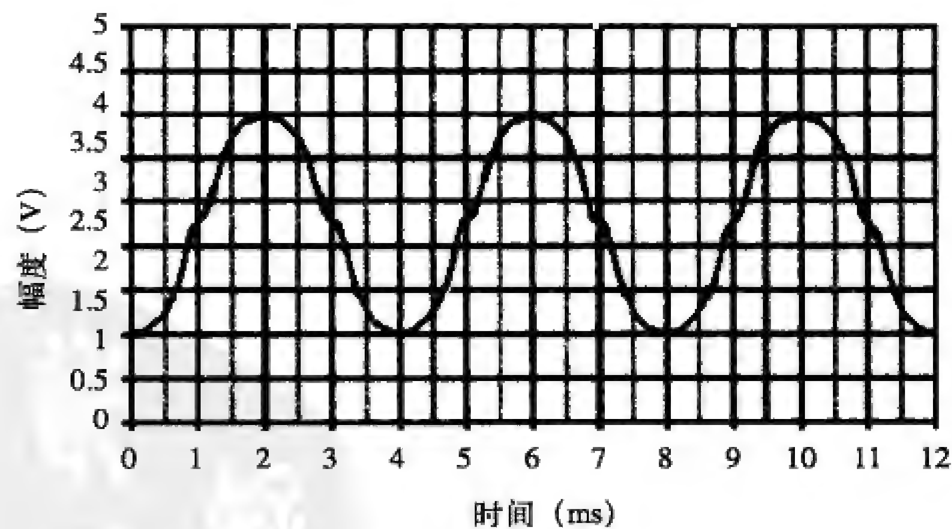


图 13-11　受到交越失真影响的信号

13.48 最高结温参数 T_j

最高结温参数 T_j 被定义为芯片可以工作的最高温度。其他一些参数会随温度而变，导致在极值温度下性能变坏。T_j 的单位是摄氏度。

T_j 这一参数被列在绝对最大值的表内，因为超过这些数据的应力值可以引起器件的永久性损坏。同时也不表示在这一极值温度下器件可以正确工作，也许会影响到可靠性。

13.49 上升时间参数 t_r

上升时间参数 t_r 被定义为输出阶跃电压从终值的 10%改变到 90%所需要的时间。它的单位是秒。

13.50 稳定时间参数 t_s

稳定时间参数 t_s 被定义为在输入端阶跃信号的作用下，输出电压稳定在规定的终值误差带以内所需的时间。这个参数也叫总响应时间 t_{tot}。它以秒为单位。

一个信号在通过运放内部电路时总是需要时间的。所以，当输出端对输入端上的阶跃信号做出响应时，就需要一定的时间。此外，输出一般会冲过目标值，然后在经历一段阻尼振荡之后，才会稳定到终值上。图 13-12 解释了稳定时间参数 t_s 的含义。 216

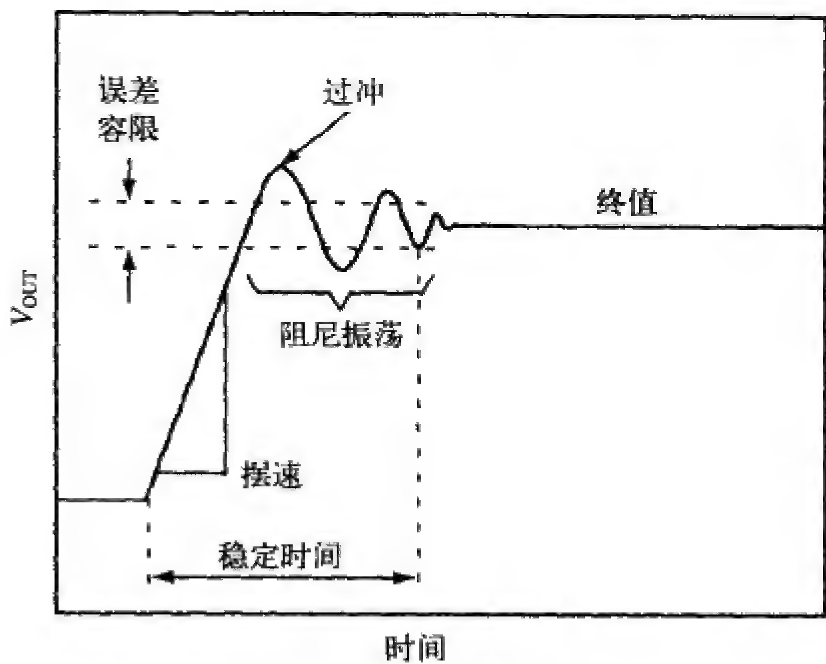


图 13-12 稳定时间

当信号快速变化时，稳定时间就成为数据采集电路的一个设计要点。我们在这里用一个例子来解释稳定时间 t_s，这个例子是一个数据采集系统。在这个系统中，我们要用一个运放对集线器（multiplexer）的输出信号进行缓冲，然后把缓冲后的信号送到模数转换器的输入端。当集线器在各个模拟信号通道之间切换的时候，运放的输入端就会感受到一个阶跃变化。只有当运放的输出稳定在某个允许的终值容限以内时，模数转换器才可开始对信号采样。

13.51 存储温度参数 T_S 或 T_{stg}

存储温度参数 T_S 或 T_{stg} 被定义为运放可以长期储存（不加电）而不损坏的温度。该参数的单位是摄氏度。

13.52 电源电压条件 V_{CC} 或 V_{DD}

电源电压条件 V_{CC} 或 V_{DD} 被定义为加到运放电源引脚上的偏置电压。对于单电源应用，这一条件被指定为一个正值；对于分裂电源应用，这个条件被指定为以模拟地为参照的正值与负值。该条件的单位是伏特。

V_{CC} 或 V_{DD} 这个条件经常被归入最大值和推荐值，而且也用做参数图表中的一个测试条件，因为所加电压的大小对于电路的性能有重要的影响。这个条件也在某些特性曲线图中用做坐标变量。

217

13.53 输入电压范围条件或参数 V_I

输入电压范围参数 V_I 被定义为可以加到 IN+输入端或 IN–输入端的输入电压的范围。

输入电压范围条件 V_I 则被定义为在对一个曲线图中的 V_O 进行测试时，加到电路输入端上的电压，这个被测的曲线图可以是"大信号反相脉冲响应与时间的关系曲线"。

V_I 在作为条件或参数时，都以伏特为单位。

13.54 共模输入电压条件 V_{IC}

共模输入电压条件 V_{IC} 被定义为两个输入引脚所共有的电压。V_{IC} 以伏特为单位。

被设定为等于 $V_{DD}/2$（对于单电源运放）的 V_{IO} 被经常用做对 V_{IO}、I_{IO}、I_{IB}、V_{HO} 或 V_{OL} 等各种参数进行测量时的一个条件。

当一个以双线馈送的信号易于感受噪声并在两条信号线上感受到同等噪声的时候，这个噪声就可以用一个具有很好共模抑制能力的差分放大器来去除。

13.55 共模输入电压范围参数 V_{ICR}

共模输入电压范围参数 V_{ICR} 被定义为这样的一个共模输入电压范围：当超出这个范围时，可以引起运算放大器停止正确工作。有时候，这一参数也被用来表示一个使输入失调电压保持在一个规定限度内的输入电压范围。V_{ICR} 的单位是伏特。

共模输入电压 V_{IC} 则被定义为反相引脚和同相引脚上的平均电压。如果这个共模电压变得太高或太低，那么，两个输入都将被切断，电路即停止正常工作。所以，共模输入电压范围 V_{ICR} 也就规定了可以保证正常工作的那个电压范围。

218

不同的输入结构可以有不同的输入共模电压范围。

- LM324 和 LM358 使用了双极的 pnp 输入，而输入级的集电极又被连接到了负电源上。这就使共模输入电压范围包含了负的电源电压。
- TL07X 和 TLE207X 型号的 BiFET 运放使用了 p 沟 JFET 的输入电路，而输入管的源极

则通过一个双极电流源连接到了正电源上。这就使共模输入电压范围包含了正的电源电压。

- TI（德州仪器）的 LinCMOS 运放使用了一种 p 沟 CMOS 的输入电路，而把电路的衬底连接到了正电源上。这就使共模输入电压范围包含了负的电源电压。
- 轨到轨输入的运放在差分输入电路中使用了互补的 n 型和 p 型器件。当共模输入电压接近任意一个电源电压时，至少有一对差分输入电路仍处于有源区，因此，共模输入电压范围同时包含了电源的正负电压。

向越来越低的单电源电压的发展趋势使 V_{ICR} 变得越来越受人关注。

当使用单位增益的同相放大器而且输入信号在两个电源电压之间摆动时，就必须使用轨到轨输入。一个工作于低压单电源系统中的模数转换器的输入电路，就是这样的一个例子。

高端（high side）[①]传感器电路也需要工作在正的电源电压上。

13.56 差分输入电压参数 V_{ID}

差分输入电压参数 V_{ID} 被定义为同相输入端上相对于反相输入端的电压。V_{ID} 的值以伏特为单位。

V_{ID} 的极限值通常被列入绝对最大值的表内，因为超过这一限度的应力可以引起器件的永久性损坏。

13.57 差分输入电压范围参数 V_{DIR}

差分输入电压范围参数 V_{DIR} 被定义为这样的一个差分输入电压范围，即超过了这个范围，可以引起运算放大器停止正确工作。V_{DIR} 的单位是伏特。 219

有些器件在内部建有保护电路，而且还要对流入输入端的电流进行限制。通常情况下，差分输入电压范围不是一个设计要点。

13.58 接通电压（关断）参数 $V_{IH\text{-}SHDN}$ 或 $V_{(ON)}$

接通电压（关断）参数 $V_{IH\text{-}SHDN}$ 或 $V_{(ON)}$ 被定义为当器件接通时在关断引脚上必须施加的电压。该参数的单位是伏特。

13.59 关断电压（关断）参数 $V_{IL\text{-}SHDN}$ 或 $V_{(OFF)}$

关断电压（关断）参数 $V_{IL\text{-}SHDN}$ 或 $V_{(OFF)}$ 被定义为当器件关断时在关断引脚上必须施加的电压。该参数的单位是伏特。

13.60 输入电压条件 V_{IN}

输入电压条件 V_{IN} 被定义为在对 V_n 进行测试时加到电路输入端上的 DC 电压。V_{IN} 的单位是

① 指连接到正电源。——译者注

伏特。

13.61　输入失调电压参数 V_{IO} 或 V_{OS}

输入失调电压参数 V_{IO} 或 V_{OS} 被定义为为了抵消运放内部的 DC 失调而必须加在两个输入端之间的 DC 电压。它的单位是伏特。

所有的运放都需要在它们的反相与同相输入端之间加上一个很小的电压，才能对由于不可避免的工艺变化而导致的不匹配进行平衡。这个所需的电压就叫做**输入失调电压**，并简写为 V_{IO}。V_{IO} 通常被建模为一个加在同相输入端上的电压源。

图 13-13 画出了两种测量输入失调电压的常用方法。DUT 的全称是"被测器件"。图 13-13a 所示的测试电路是很简单的，但由于 V_{OUT} 不在零伏，所以不完全满足对这个参数的定义。图 13-3b 所示的测试电路被叫做伺服环路。该环路的作用是把 DUT 的输出维持在零伏。

220

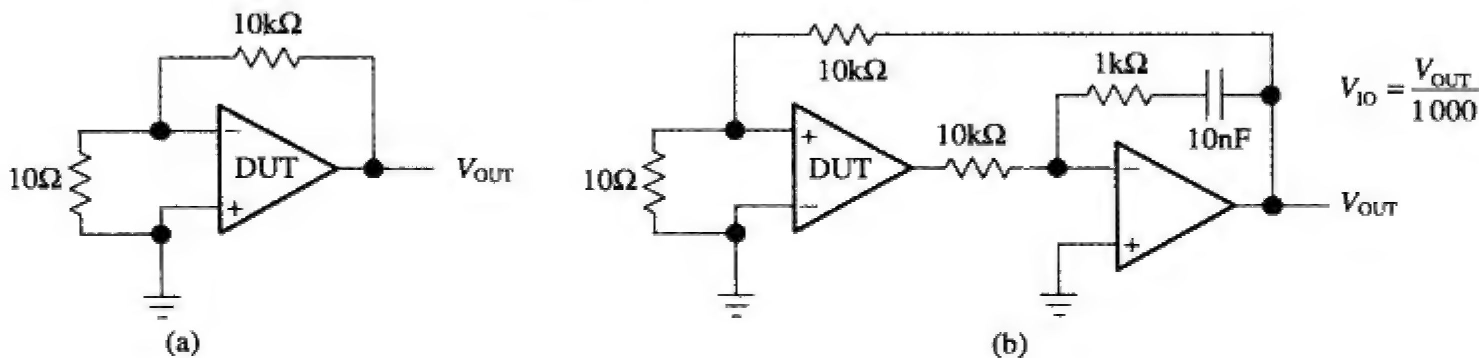


图 13-13　输入失调电压的测试电路

V_{IO} 是一个折合到输入端上的参数。其意思是说，这个电压将被电路的正的闭环增益所放大。由于这个原因，图中给出了 V_{IO} 等于 V_{OUT} 除以 1000。使用 1000 这个常数是因为图中 DUT 的增益是 1000。

V_{IO} 通常归因于电压反馈放大器中输入差分对的特性。不同的工艺有不同的优点。双极输入级要比 CMOS 或 JFET 输入级有较低的失调电压。

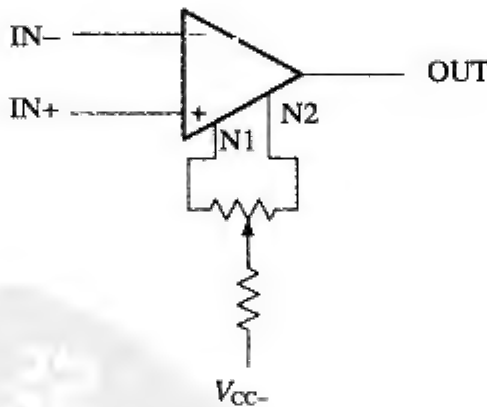


图 13-14　失调电压的调零

任何时候，如果电路需要 DC 精度，那么，输入失调电压是必须关注的。对失调进行调零的一个方法是，使用单运放封装的外部调零输入引脚（见图 13-14）。图中把一个电位器连接到

了两个调零引脚上，而把电位器的滑动端通过一个串联电阻连接到了负电源电压上。输入失调电压的调零过程是先把运放的两个输入端短接，然后调节电位器使输出为零。 221

13.62 等效输入噪声电压参数 V_n

等效输入噪声电压参数 V_n 被定义为把内部噪声电压折合成一个与两个输入引脚并联的理想电压源[①]，这个参数与频率有关。V_n 的单位是伏特每平方根赫兹。

在测量这个参数时，在输出端上测得的噪声（输入接到虚地）要除以放大器电路的增益。这个参数表示的是位于输入端上的噪声幅度，而这个噪声如果被一个理想放大器放大之后，就可以产生输出端上的一个等值的噪声。

V_n 的最大值有时被表示为工作特性图表中几个频率点上的噪声电压值。

当运放内部结构不变时，增加偏置电流就会降低噪声（同时会增加 SR、GBW 和功耗）。

此外，从输入端向运放看进去的电阻值也会增加这个噪声。在对同相输入端的输入电阻相对于反相输入端所看到的电阻进行平衡时，虽然有助于对输入偏流引起的失调进行调零，却增加了电路的噪声。

对于设计者来说，重要的是计算出器件在电路中产生的噪声。计算这个噪声的最简单的方法是使用下面的算式：

$$e_{nt} = \sqrt{V_n^2 + (I_n \times R_s)^2}$$

式中，e_{nt} 为总噪声电压；V_n 为电压噪声（$\mathrm{nV}/\sqrt{\mathrm{Hz}}$）；$I_n$ 为电流噪声（$\mathrm{pA}/\sqrt{\mathrm{Hz}}$）；$R_s$ 为信号源电阻（Ω）。

13.63 宽带噪声参数 $V_{N(PP)}$

宽带噪声参数 $V_{N(PP)}$ 被定义为在一个指定频带内的峰到峰电压，典型的频带值是 0.1Hz ~ 1Hz 或 0.1Hz ~ 10Hz。通常的测量单位是伏特峰到峰。 222

当运放的内部结构保持不变时，增加偏流就会降低噪声（同时会增加 SR、GBW 和功耗）。

此外，从输入端向运放看进去的电阻值也会增加噪声。在对同相输入端的输入电阻相对于反相输入端所看到的电阻进行平衡的时候，虽然有助于对输入偏流所引起的失调进行调零，但却增加了电路的噪声。

13.64 高电平输出电压条件或参数 V_{OH}

高电平输出电压参数 V_{OH} 被定义为在输出引脚上施加某个负载电流条件时的运放输出的高电平电压。当对 V_{OH} 参数进行测试时，可以指定 I_{OH} 等于−1mA、−20mA、−35mA 或−50mA 作为负载。

① 这里的“并联”肯定不对，因为这样并联之后，输出端上一定是无穷大的噪声。正确的接法应该是图 12-7 中与同相输入端的串联。——译者注

当 V_{OH} 以测试条件列入数据手册时，就被用于对另一个参数的测试。无论 V_{OH} 用做条件还是参数，它的单位总是伏特。

13.65 低电平输出电压条件或参数 V_{OL}

低电平输出电压参数 V_{OL} 被定义为在输出引脚上施加某个负载电流条件时的运放输出的低电平电压。当对 V_{OL} 参数进行测试时，可以指定 I_{OL} 等于−1mA、−20mA、−35mA 或−50mA 作为负载。

当 V_{OL} 以测试条件列入数据手册时，就被用于对另一个参数的测试。

无论 V_{OL} 用做条件还是参数，它的单位总是伏特。

13.66 最大峰到峰输出电压摆幅参数 $V_{OM\pm}$

最大峰到峰输出电压摆幅参数 $V_{OM\pm}$ 被定义为当运放用双极性电源工作时可以达到的、不削波的最大峰到峰输出电压。$V_{OM\pm}$ 以伏特为单位。

223

另一个描述 $V_{OM\pm}$ 的方法是，当静态 DC 输出电压等于零时可以达到的、不削波的最大正的或负的峰值输出电压。$V_{OM\pm}$ 受到放大器输出阻抗、输出晶体管饱和压降和电源电压的限制。这些限制被表示在图 13-15 中。

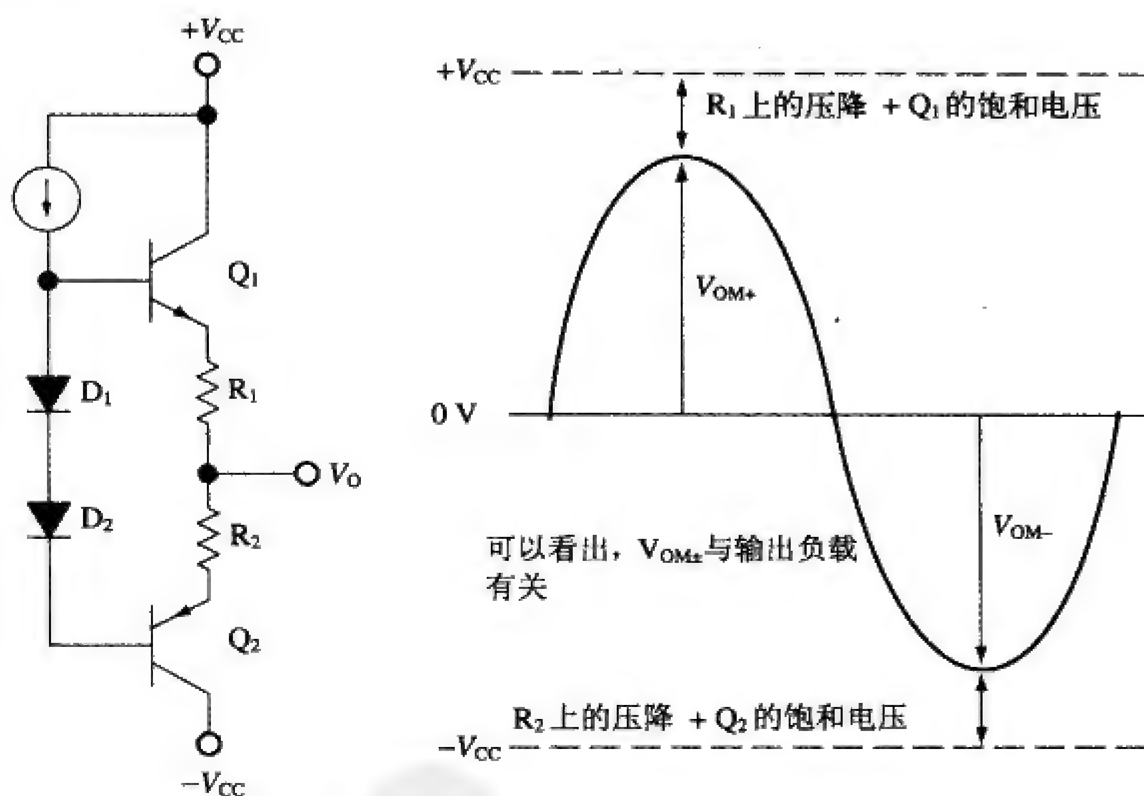


图 13-15 $V_{OM\pm}$

图中的这种射极跟随器结构无法把输出电压驱动到等于电源的任何一个端电压。轨到轨输出的运放使用了共射极（双极）或共源极（CMOS）的输出级。使用这些结构之后，输出电压的摆幅仅受到输出管的饱和压降（双极）或接通电阻（CMOS）以及负载电流的限制。

由于较新的产品集中在单电源工作方式上，所以德州仪器公司的较新的数据手册中使用了

V_{OH}和 V_{OL}的术语来指定最大和最小输出电压。

如果运放不能驱动到电源电压，因而损失了动态范围，那么，最大与最小输出电压通常就成为一个设计要点。在单电源系统中，当运放被用以驱动模数转换器的输入电路时，就会出现这样的情况，其中的模数转换器是设计成对正电源与地之间的满幅输入电压进行采样的。 224

13.67 峰到峰输出电压摆幅条件或参数 $V_{O(PP)}$

峰到峰输出电压摆幅条件 $V_{O(PP)}$被定义为在对 A_{VD}或 SR 等参数进行测试时所规定的输出波形的峰到峰电压。

峰到峰输出电压摆幅参数 $V_{O(PP)}$是指运放可以给出的最大的峰到峰输出电压。当对这个参数测量时，V_{DD}、THD + N、R_L和 T_A是通常使用的测试条件。

无论用做条件还是参数，$V_{O(PP)}$的单位都是伏特。

13.68 阶跃电压峰到峰条件 $V_{(STEP)PP}$

阶跃电压峰到峰条件 $V_{(STEP)PP}$ 被定义为在对 t_s 等参数进行测量时被用做测试条件的峰到峰阶跃电压。它的单位是伏特。

13.69 串扰参数 X_T

串扰参数 X_T 被定义为被驱动通道的输出电压改变量与由此引起的另一个未驱动通道的电压改变量之比。它的单位是分贝。

X_T与一个 IC 封装内或系统内的两个通道之间有多好的分离度有关。串扰是由于一个通道内的信号通过感性、容性、电源或其他途径被耦合到另一个通道内而引起的。

13.70 输出阻抗参数 Z_o

输出阻抗参数 Z_o 被定义为在闭环结构下串联在理想放大器与实际运放输出端之间的、与频率有关的一个小信号阻抗。Z_o的单位是欧姆。图 13-16 是对 Z_o进行定义的一个例子，图中的增益是 1、10 和 100。

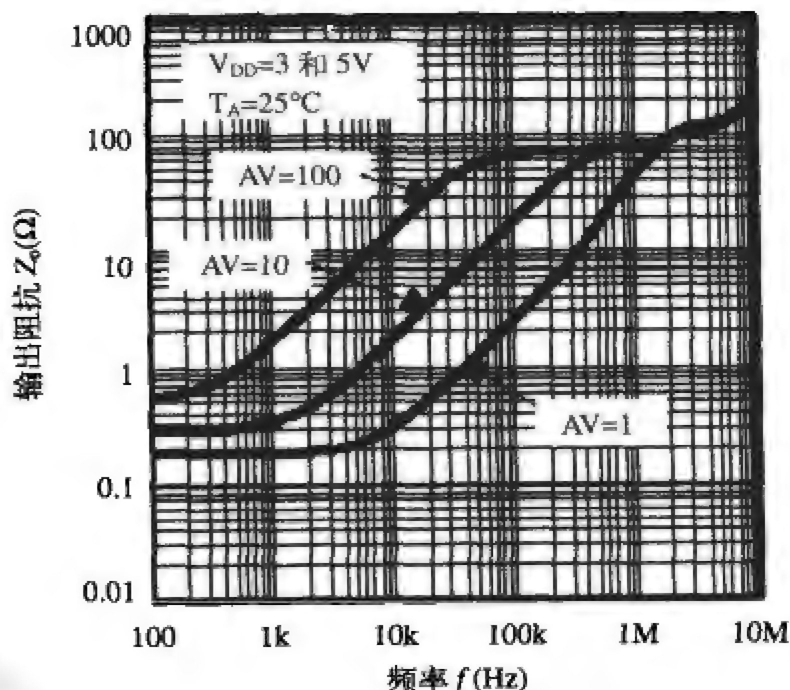


图 13-16 输出阻抗与频率的关系

用于轨到轨输出的运放的共射极（双极）和共源极（CMOS）输出级，要比射极跟随器输出级有较高的输出阻抗。

当使用轨到轨输出的运放来驱动重负载时，输出阻抗就成为一个设计要点。如果负载主要是电阻性的，那么，输出阻抗所限制的是运放的输出电压可以多近地接近电源电压。如果负载是容性的，那就会产生额外的相移，使相位裕度变坏。 225

图 13-17 说明了输出阻抗是如何影响输出信号的，图中假设 Z_o 基本上是电阻性的。

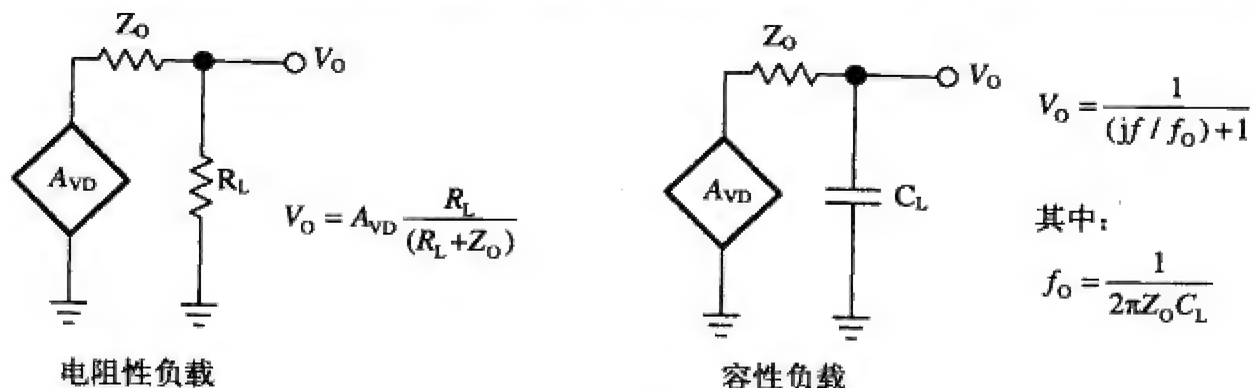


图 13-17 输出阻抗的影响

有些新的音频运放被设计成可以直接驱动扬声器或耳机。这些运放可以是一种获得非常低输出阻抗的经济的方法。 226

13.71 开环跨阻抗参数 Z_t

开环跨阻抗参数 Z_t 被定义为在一个跨阻抗放大器或电流反馈放大器中，输出电压的改变量与反相输入端上的电流改变量之比，这个参数随频率而变，它的单位是欧姆。

13.72 差分相位误差参数 Φ_D

差分相位误差参数 Φ_D 被定义为 AC 相位随 DC 电平变化的变化量。其中，AC 信号为 40IRE（0.28V 峰值），而 DC 电平的变化量是±100IRE（±0.7V）。这个参数通常的测试条件是 3.58MHz（NTSC）或 4.43MHz（PAL）的载波频率。Φ_D 的单位是度。

13.73 相位裕度参数 Φ_m

相位裕度参数 Φ_m 被定义为 180°的相移与单位增益处相移之差的绝对值。Φ_m 是开环测量的，以度为单位：

$$\Phi_m = 180° - B_1\text{处的}\Phi$$

增益裕度 A_m 和相位裕度 Φ_m 是确定电路稳定性的两种方法。由于轨到轨输出的运放有较大的输出阻抗，所以在驱动容性负载时会产生很大的相移。这个额外的相移会使相位裕度变坏。由于这个原因，大多数轨到轨输出的 CMOS 运放在驱动容性负载时只有很有限的驱动能力。

图 13-1 解释了 Φ_m 的定义。

13.74 0.1 dB 平坦度带宽

0.1dB 平坦度带宽被定义为在满功率输出时、增益位于标称值的±0.1dB 以内的那个频率范围。这个参数的单位是赫兹。图 13-18 中画出了一个 0.1dB 平坦度带宽等于 100MHz 的器件。 227

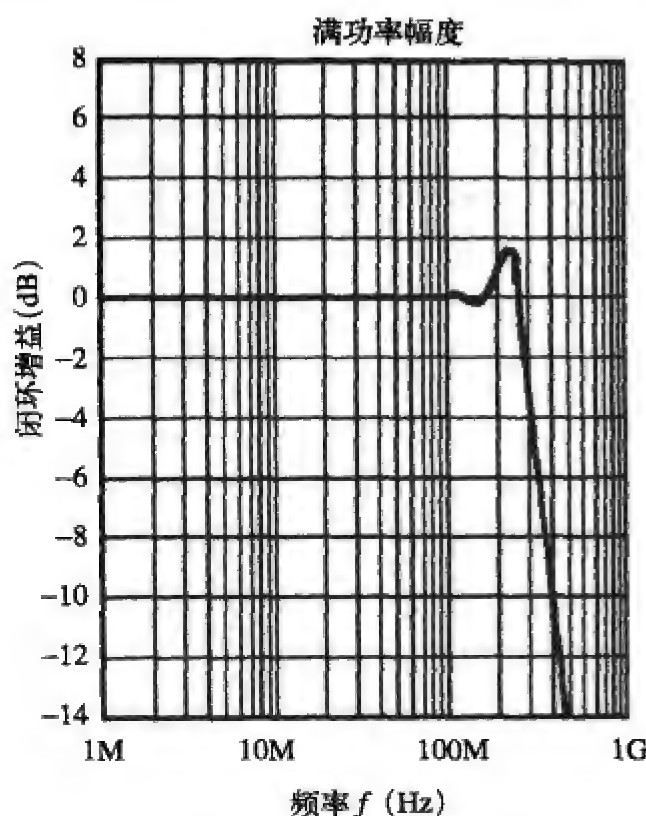


图 13-18 0.1dB 平坦度

13.75 60s 壳温

60s 壳温被定义为管壳可以安全地暴露 60s 的温度。这个参数通常被规定为绝对最大值，并用做自动焊接工艺的指导数据。它的单位是摄氏度。

13.76 连续总功耗参数

连续总功耗参数被定义为一个运放封装所能耗散的功率，其中包括负载。这个参数一般被规定为绝对最大值。在数据手册表中，它可以分为周围温度和封装形式两部分。

连续总功耗以瓦为单位。

13.77 短路电流持续时间参数

短路电流持续时间参数被定义为输出可以与系统地短路的时间。这个参数一般被归入绝对最大值。短路电流持续时间通常以秒为单位。 228

13.78 输入失调电压长期漂移参数

输入失调电压长期漂移参数被定义为输入失调电压的改变量与时间改变量之比。这个参数通常是指一个月内的平均值。它的单位是伏特每月。

13.79 10s 或 60s 引脚温度

10s 或 60s 引脚温度被定义为引脚可以安全地暴露 10s 或 60s 的温度。这个参数通常被归入绝对最大值，并用做自动焊接工艺的指导数据。这个参数的单位是摄氏度。 229

第 14 章　测量：传感器与模数转换器的连接

Ron Mancini

14.1　引言

图 14-1 给出了典型的传感器测量系统框图。传感器是电子系统与外部世界的接口，它把外部世界中的一个变量转换成相应的信号。只有当传感器把这些变量转换成恰当的电信号之后，才可被后面的电路所处理。偏置与激励电路为传感器设置恰当的工作状态并提供必要的信号，这包括为传感器提供偏压、偏流、激励信号、外部元件以及必需的保护。传感器的输出是一些表示被测变量的电信号。

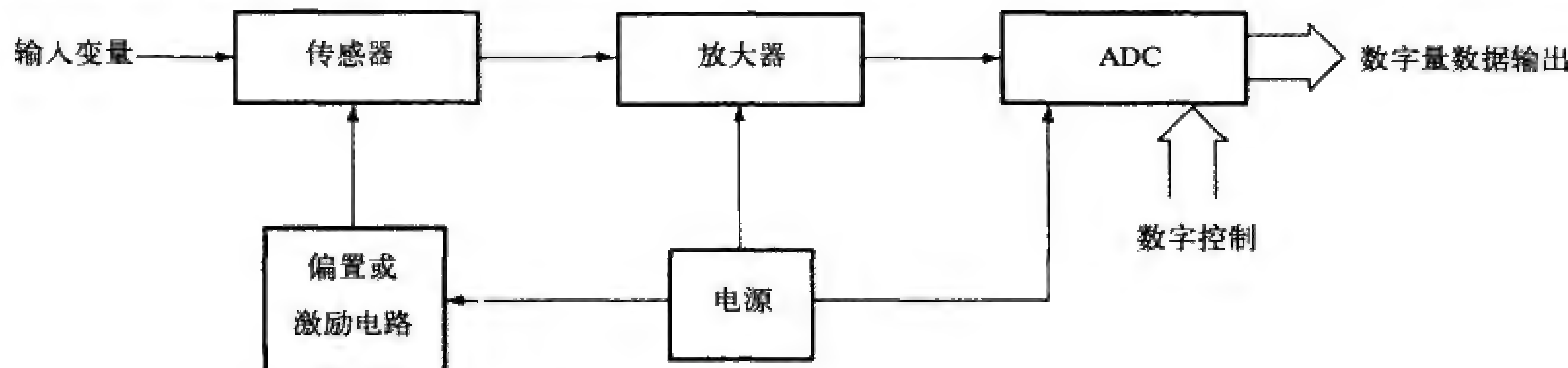


图 14-1　传感器测量系统的框图

需要测量哪些变量是由用户的具体应用确定的，而被测变量一般又决定了传感器的选择。231如果被测变量是温度，那就必须选用某种形式的温度传感器。被测温度的范围或测量精度是影响传感器选择的主要因素。应该知道，在传感器选择过程中的现在这个时候，传感器的电信号输出还不是主要的关注点。现在的主要目标是为具体应用选择正确的传感器。对于一个测温系统，我们可以有下面这些传感器指标：每摄氏度的欧姆变化量、每摄氏度的微伏变化量或每摄氏度的毫伏变化量。所有的传感器都有失调电压或电流，而且可以是以地为参照、以某个电源电压为参照或者以其他什么电压为参照。传感器的选择不是由电路设计者来完成的，所以，电路设计者只能接受具体应用的需求。

ADC（Analogue to Digital Converter，模数转换器）的选择是根据一些系统需求进行的，比如分辨率、转换速度、功耗要求、外形尺寸、与处理器的兼容性和接口结构等。首先，ADC 必须有足够的位数，以达到由精度指标提出的分辨率要求。式（14-1）是计算 ADC 分辨率的公式，其中的 n 是 ADC 的位数：

$$分辨率=2^n \tag{14-1}$$

我们对二进制位（bit）这个词存在着一些混淆，因为同一个词既可以用做二进制位，也可

以用做有效位。二进制位是一些用来计算二进制数大小的 1 和 0。比如，具有 8 个数字位的转换器有 8 个有效位和 2^8（256）个二进制数（见图 14-2)。其中最右边的那个二进制位叫做最低位（LSB)，它所对应的电压值可以用式（14-2）来计算。

$$LSB=\frac{FSV}{2^n} \tag{14-2}$$

FSV 是转换器的满幅电压，以伏特为单位。因此，如果一个 12 位转换器的 FSV = 10V，那么，它的 LSB 等于 $10/2^{12}$ = 2.441 406mV。在 ADC 中，LSB 是引起 ADC 输出中那个最低的二进制位发生变化所需的电压变化量。在 ADC 中，LSB 被定义为 LSB = FSV/2^n。

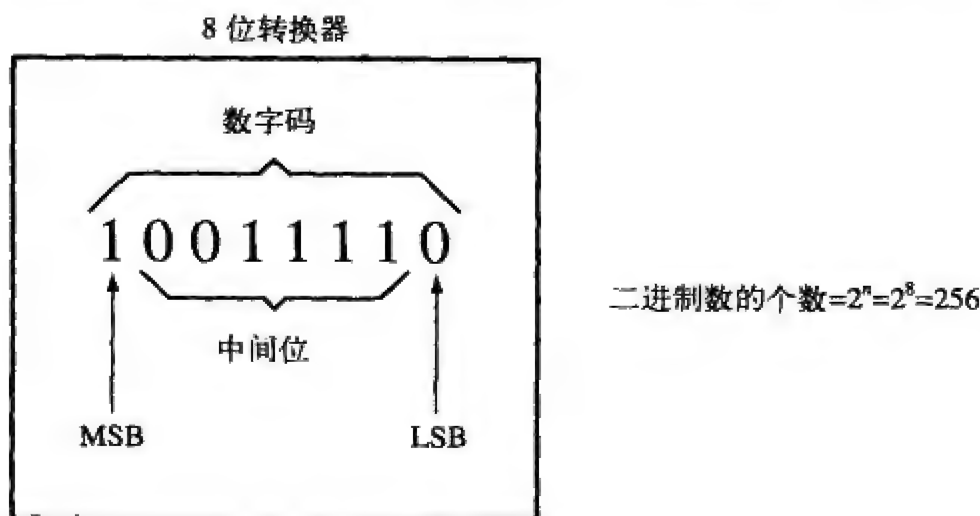


图 14-2 有效位与二进制数的比较

在温度测量应用中，转换速率不是很关键，因为温度变化得很慢。对于以 2 马赫飞行的火箭进行方向控制要比对温度的控制快得多，所以，转换速度在火箭应用中是个重要因素。ADC 的转换速度一般认为是转换时间加上两次转换之间所需的充放电时间。对转换速度的要求又确定了应该选择的转换器结构。当转换速度是主要设计指标时，我们可以选用并行转换器，但并行转换器需要低阻抗的输入驱动电路。这个例子说明了转换器会对前面的驱动放大器提出指标要求，这里提出的指标是低输出阻抗。

系统确定之后，也就确定了设计中可用的电压和最大可吸取的电流。有些系统可以提供多种电压，而其他有些系统仅限于一种电压。可以使用什么样的电压会影响到转换器的选择。外形尺寸、与处理器的兼容性和接口结构，是在选择 ADC 时必须考虑的另外三个因素。可以选用什么样的转换器封装则确定了转换器在电路板上要占据的面积或体积。有些应用排除了使用大尺寸和大功率 ADC 的可能性，因此，这些应用被限制于使用递归型或 Σ-Δ 型的 ADC。转换器必须与处理器相兼容，因而不必另加粘合电路。这也就是说，处理器确定了 ADC 的结构，同时也确定了 ADC 的接口结构，有时候还确定了 ADC 的时序。

可以看出，在这个选择过程中，系统工程师还没有咨询过放大器设计者。在实际工作中，系统工程师确实也要与放大器设计者进行一些讨论，但只是为了与他们搞好关系。ADC 的选择不是电路设计者可以控制的事情。所以，电路设计者只能接受由具体应用所提出的需求。

传感器与 ADC 之间存在着许多不同的组合，其中的每一种组合都会提出不同的要求。虽然这些组合也许是互相排斥的，但任何传感器都可以与任何 ADC 结合，而放大器就被用来保证传感器与 ADC 组合时的无缝连接。我们没有理由要求所选的传感器的输出电压跨度正好与所选的 ADC 的输入电压跨度相匹配，所以，为了使这两个跨度相互匹配，就必须使用一个放大级。在匹配过程中，处于中间位置的放大器将对传感器的输出电压进行放大，然后进行 DC 电平移位。当两个跨度匹配时，传感器与 ADC 的组合便达到了最好的精度，任何其他的状态都将牺牲精度或动态范围。

233

两者跨度的不匹配存在三种可能的情况：跨度不相等、跨度有不同的起始 DC 电压、跨度既不相等又有不同的起始 DC 电压。在图 14-3a 中，两者的跨度相同（3V），但它们之间有 1V 的偏移量。这就需要把传感器的输出电压向上平移 1V，才可使两者匹配。在图 14-3b 中，两者的跨度不等（2V 与 4V），但两者之间没有起始偏移量。这个情况要求对传感器的输出进行放大。当两者的跨度不等（2V 与 3V）同时又有偏移量（1V）的时候，就是图 14-3c 中的情况，这需要同时进行电平移位和放大，才可使跨度匹配。

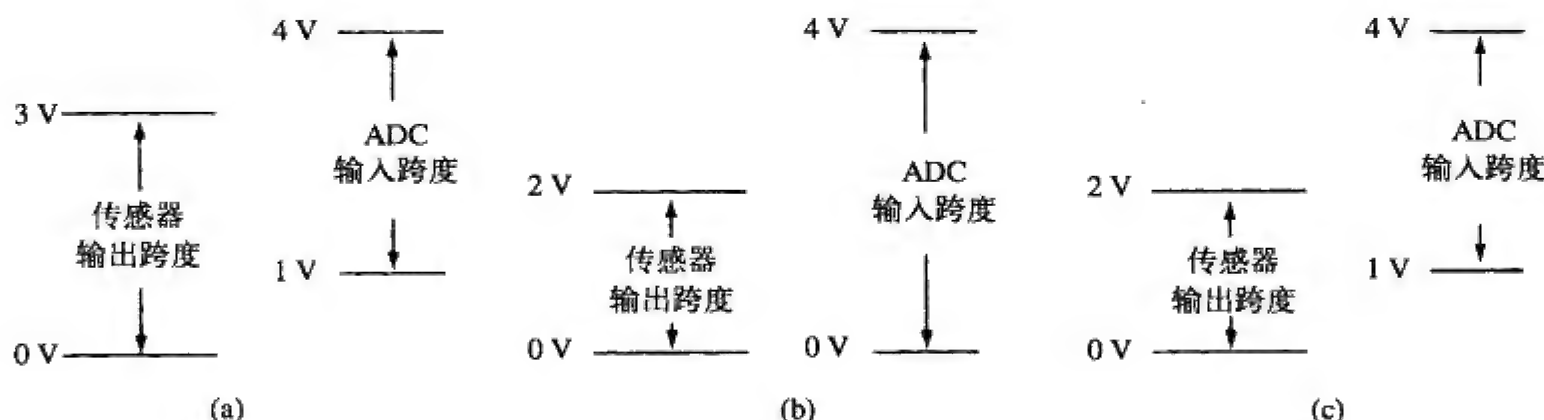


图 14-3　跨度需要纠正的例子

当两者跨度不匹配时，或者因为传感器的输出电压超出了 ADC 的输入范围而使传感器丢失数据，或者因为传感器的输出电压未能充满 ADC 的输入范围而损失 ADC 的精度。后一种情况需要增加 ADC 的位数（这就要增加成本），因为必须使用位数较多的转换器才能实现同样的分辨率。就目前来说，完成这一匹配的最好的模拟电路仍然是运放，因为它可以对输入电压同时完成电平移位和放大。

234

在数模转换器（DAC）与执行器（actuator）的接口方面也存在相似的、但有所不同的问题。DAC 输出电压或电流的跨度必须与执行器的输入电压跨度相匹配，才能获得最好的性能。但是，使 DAC 输出跨度与执行器的输入跨度实现匹配的过程，可以非常不同于传感器与 ADC 的情况。传感器的输出通常是小电平信号，所以必须注意保护这些信号的信噪比。执行器的输入信号可以需要非常大的功率，所以，在驱动执行器时，需要非常皮实的（robust）大功率运放。

系统指标将最终确定传感器、ADC 和其他模拟电路的指标。系统指标是绝对指标。这些指标必须被满足，才能使设计出的电路正确满意地工作。元件的指标可以分为几种类别：AMR（Absolute Maximum Rating，绝对最大值）、确保的最小最大值指标（V_{MAX} 或 V_{MIN}）、典型指标（V）

以及 GNT（Guaranteed but Not Tested，确保但不测试的）指标。

如果器件的任何一个参数超出了 AMR，这个器件可能被损坏（即期望损毁）。制造商利用 AMR 来保证器件的安全和品质，所以，设计者也应该利用 AMR 的保护性。典型指标是最有吸引力的，但我们劝你不予考虑，因为在大多数情况下典型指标是毫无意义的。在绝大多数情况下，典型指标与有意义的数据之间没有联系，典型指标卖给你的只是梦想。劝你永远不要用典型指标来设计，除非你有使用无意义数据进行设计的习惯，或者你有充分理由相信典型指标与现实非常接近。违反典型指标本身就是一个指标。比如，输出电压摆幅，这个指标取决于像负载电阻这样的测试条件。当负载电阻比测试条件中规定的电阻值大很多时，输出电压摆幅就比较接近典型指标，而不是接近确保指标。物理学中的定理已经保证了这一点。不过，上面那个多出的输出电压摆幅却是难以计算的。

确保的最小/最大值指标规定了参数的极限值。参数总会大于最小值，而永远不超过最大值。所以，确保的最小最大值指标才是你的设计指标。

确保但不测试（GNT）的指标通常被用于测试成本非常高的参数。制造商也许会对其他相关的参数进行测试，或者对每批进行抽样测试，以保证符合 GNT 指标。GNT 指标是一个设计指标[①]。此外，我们还有第五种指标，叫做由设计确保（GBD，Guaranteed By Design）的指标。如果一个 GBD 指标不是关键性指标，那也是有用的设计指标。 235

所有的指标都有一些测试条件。这些条件规定了环境温度、电源电压、测试信号、测试负载和其他一些条件，有些条件还规定了测试应如何进行。设计者应该仔细审阅测试条件。一个被规定为在 50Ω负载下给出 5V 输出摆幅的运放，要比规定在 10kΩ负载下给出 5V 输出摆幅的运放有大得多的负载驱动能力。设计者还应该知道，当你把器件使用在不同于测试条件的条件时，也许要承受使参数超出指标的风险。

误差预算是一种用表格的形式对误差进行监控的、合乎逻辑的有序方法，它帮助设计者对误差源产生的误差进行跟踪。我们可以把满足系统指标转换成这样三件事：使误差变成最小、选用误差可接受的元件、在可能时抵消或消除误差。误差预算应该首先用于 ADC 和传感器，因为这两个器件是设计者最无法控制的。当把这两个误差预算合在一起并从系统的允许误差中减去之后，剩下的数值就是放大器和外围电路可以使用的误差。设计者必须理智地选择元件和设计方案，以使误差保持在允许的范围内，否则就不能满足系统指标。

有时候，当系统指标未能满足时，就会引起不满、辱骂和指责。而误差预算是设计工程师用以对付主观指责的唯一的自卫工具。误差预算用文档来描述设计过程，而且指明哪些地方需要改进，以便有可能把工作做得最好。维护误差预算是非常困难的，因为误差必须转换成等值的单位（伏特、二进制位或安培）。而且在设计中的某个阶段，我们也许无法对某些误差项的影响进行计算。当出现这种情况的时候，可以先把误差项填入表内，再在后面的设计过程中计算出它们的影响。

本章将指导设计者如何对传感器和 ADC 进行特征化，如何通过误差预算的使用来确定放

① 也许是指由 IC 设计确定的指标。——译者注

236 大器及其外围电路的设计指标，以及如何来完成电路设计。但本章导出的一些方程则不像在设计原理部分导出的那样重要。

14.2 传感器类型

本书不是传感器的专题论文，但在知道了许多传感器类型之后，可以使我们对传感器特征化（见 14.3 节）的范围和复杂性有所感悟。我们可以根据传感器输出的电信号类型来对传感器进行大概的分类。传感器有各种各样的输出类型，有电阻的、光学的、AC 激励的、pn 结电压的和磁学的。所有这些输出都必须转换成电信号之后，才可被放大以适合 ADC 的输入跨度。在传感器特征化方面，我们有极好的参考文献（比如参考文献[1]），不过，传感器制造商应该是你参考资料的第一来源。

传感器制造商发表的数据是与 IC 数据手册中相似的，它们对于典型指标也采用了与 IC 制造商同样的随意性。设计者应该对数据进行整理和比对，以明确各个指标的具体含义。在收集数据的时候，要特别注意那些千篇一律的测试条件。设计者要注意寻找那些解释传感器激励、偏置和接口电路的应用笔记，还要注意查询多家制造商给出的相似信息，因为没有哪一家公司会想到要覆盖设计的方方面面。

有些像应力计、热敏电阻、RTD[①]和电位器这样的传感器，是用来感出电阻变化（ΔR）的。ΔR 类型的传感器至少可以使用于三种电路结构：分压器、电流激励电路和惠斯登电桥电路，如 237 图 14-4、图 14-5 和图 14-6 所示。在这些电路图中，传感器电阻被表示为 R_T。由被测变量的改变量所引起的传感器电阻的改变量被表示为 ΔR。

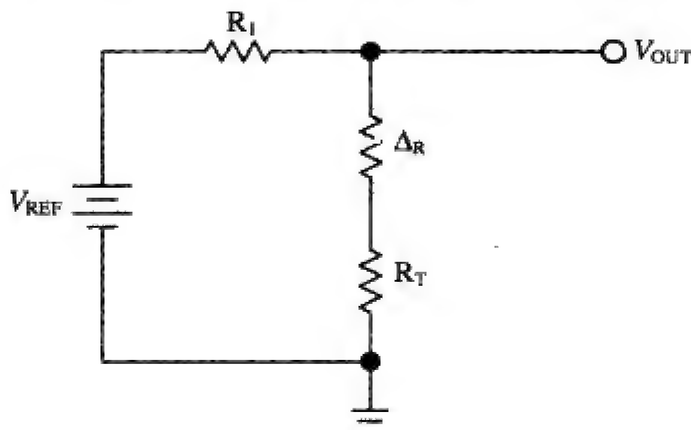


图 14-4　用于电阻型传感器的分压器电路

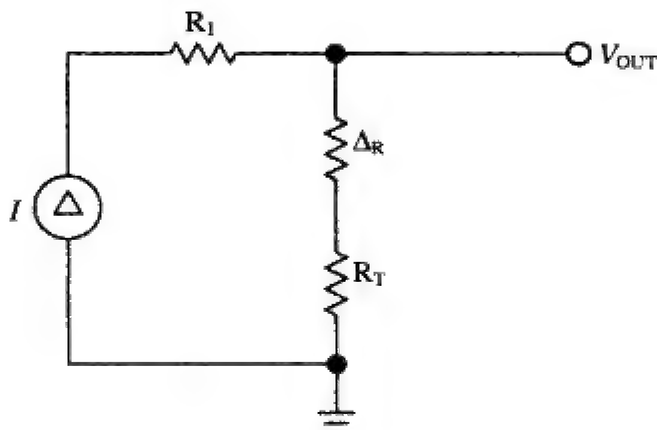


图 14-5　用于电阻型传感器的电流源激励电路

图 14-4 中的分压器电路使用了一个稳定的基准电压把传感器电阻转换成电压。传感器的输出电压由式（14-3）给出：

$$V_{OUT} = V_{REF}\frac{\Delta R + R_T}{\Delta R + R_T + R_1} \tag{14-3}$$

① 电阻测温计。——译者注

如果 R_1 与 R_T 在数值上是可比较的，那么这个电路的灵敏度就非常低，因为这个电路必须在存在大电阻的情况下测量出一个很小的电阻变化。当偏置电阻 R_1 阻值较大时，V_{REF} 和 R_1 便构成一个电流源，因而式(14-3)分母中的传感器电阻可以在计算中忽略，这样就得到式(14-4)。这就是说，当 $R_1 >> (R_T + \Delta R)$时，式(14-3)可以简化为式(14-4)： 238

$$V_{OUT} = \frac{V_{REF}}{R_1}(\Delta R + R_T) \tag{14-4}$$

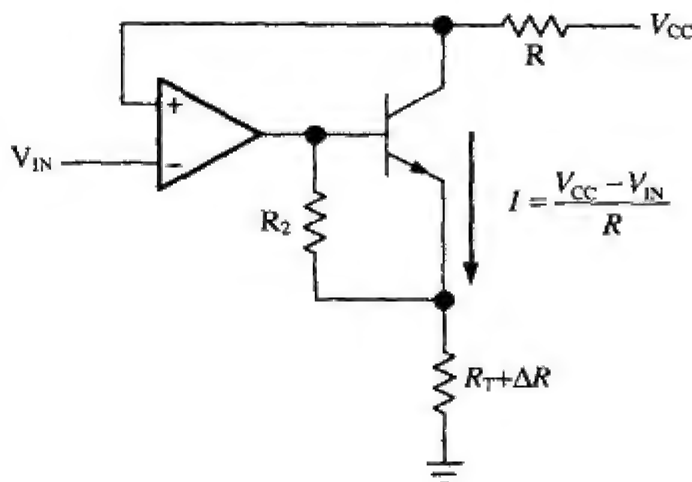


图 14-6 精密电流源

式(14-5)是与式(14-4)等价的，而且是在用一个偏置电流对传感器进行激励时得到的，如图 14-5 所示。这个偏置电流可以通过在电流源结构中加入运放而做得非常精确，这就是图 14-6 中的电路。这样，在计算时就不必依靠近似式 $R_1 >> (R_T + \Delta R)$：

$$V_{OUT} = I(\Delta R + R_T) \tag{14-5}$$

图 14-7 中的惠斯登电桥是一种用于测量电阻微小变化的精密仪器。电桥的一条臂是一个由两个等值且稳定的电阻（R_1 和 R_2）和基准电压源组成的分压器。首先在 R_X 和 ΔR 都等于零时，把 R_{TX} 调节到等于 R_T。当传感器电阻改变时，ΔR 便取某个值。此时我们调节 R_X，使电桥的输出电压为零。这时，ΔR 的值就可以从 R_X 的刻度盘上读出。电桥电路可以用来把电阻型传感器的阻值转换成刻度盘上的读数，但其他有些把电桥电路用于传感器的测试方法，会产生一个正比于电阻变化的电压值。这种电桥电路有很高的输出阻抗，因此，必须使用一个以运放构成的测量放大器（测量放大器的两个输入端有相等且很大的阻值），才可对电桥电路的输出电压进行放大。 239

三种最常见的光传感器是光敏电阻、光电二极管和光电池。光敏电阻的作用就像是一个对光很敏感的电阻，所以，图 14-4、图 14-5 或图 14-7 中那些把电阻的变化转换成电压的电路，都可以用于光敏电阻的测量。光电二极管是一种非常快速的二极管，但输出电流很小，画在图 14-8 中的电路可以用来把电流转换成电压。光电二极管是用一个恒定的电压进行反偏的，所以，光电二极管的端电压是保持不变的，因而保持了线性度。式（14-6）写出了光电二极管放大器的输出电压方程。

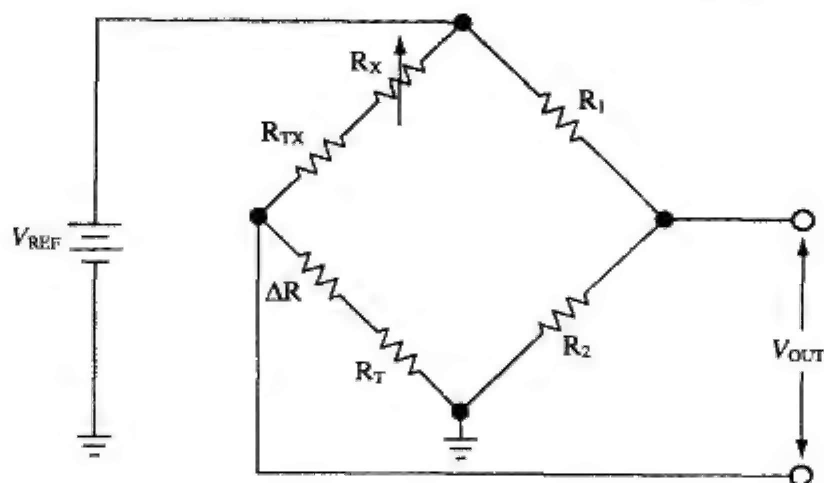


图 14-7　惠斯登电桥电路

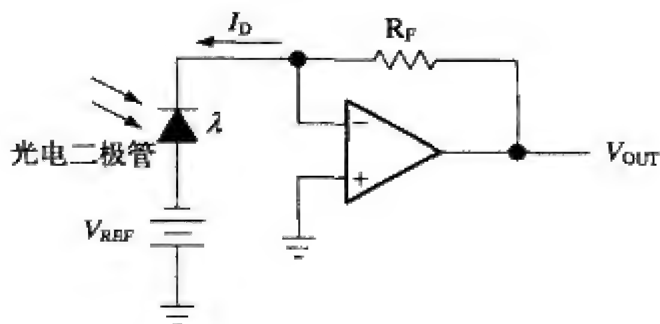


图 14-8　光电二极管放大器

$$V_{OUT} = I_D R_F \tag{14-6}$$

光电晶体管有一个光敏的pn结。这个pn结可以通过上方的透明顶盖感受周围光线的强度。晶体管的集基极是反偏的，当周围光线感生出的电流足以用做正常基极电流的时候，光电晶体管便进入正常的工作状态（见图14-9）。

240

光电池也叫太阳能电池，它的电路示于图14-10。这个电路中的光电池是零偏的，因而有最小的漏电流。光电池的输出电流与光照面积成正比关系。当光电池被恰当遮盖并用均匀的泛光照明时，它的工作就像是一个线性的距离传感器。图14-10和式（14-6）描述了它的工作情况。

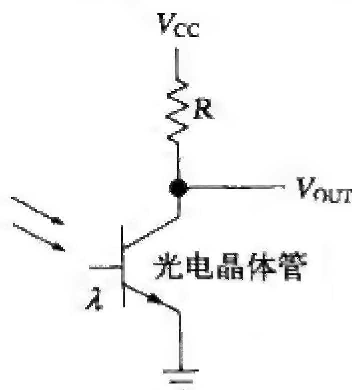


图 14-9　光电晶体管放大器

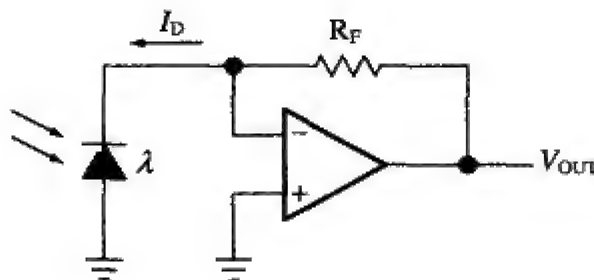


图 14-10　光电池放大器

AC激励传感器通常被用来制造位移或距离传感器。有一种AC激励传感器，它的定子绕组用AC电流激励，然后使另一个绕组移动并通过这个定子绕组，因而在定子绕组中感应出一个电压。在设计良好的传感器中，感生的电压与距离成正比，因此，输出电压就正比于距离。另一种AC激励传感器使用了两块平板：其中的一块平板用AC电流激励，而另一块平板接地。当一个物体移动并接近被激励的那块平板时，就改变了两块平板之间的电容，结果就使输出电压发生改变。

241

回转仪（revolver）和自整角机（synchro）是两种位置传感器，它们把位置表示为激励信号与输出信号之间相位差的函数。回转仪和自整角机通常是多绕组器件，而且有两个或两个以上的激励源。这两种传感器可以非常精确地指示出位置，但它们特殊的电路要求、成本和重量的

限制，使它们只能用在很少的一些地方，比如翼面控制和陀螺仪。

AC 激励传感器需要一个整流电路，以使输出电压在积分之前变为单极性。粗糙的传感器通常使用二极管或二极管桥式整流器来对输出电压进行整流，但这种简单的二极管整流器不能满足精密应用的要求，因为二极管的正向压降对温度很敏感，而且整流输出电压的稳压特性也很差。二极管的这些问题可以通过在有源全波整流电路中使用反馈来解决，如图 14-11 所示。我们在电路中增加了一个积分电容 C，因而把输出电压变成了一个与输入电压的平均值成正比的 DC 电压。

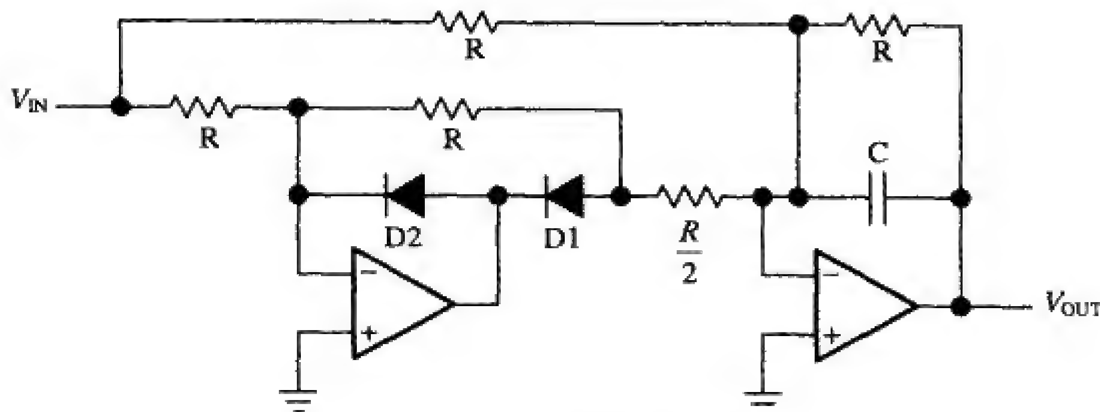


图 14-11 有源全波整流器与滤波器

半导体 pn 结或导线结（热电偶）被经常用做温度传感器，因为在某个限定的温度范围内，这些结构的温度与输出电压之间保持为线性关系。热电偶的电压很小，在微伏每摄氏度到毫伏每摄氏度的范围，而且一般还要在输出电路中结合使用热敏电阻和调零电阻。由于热电偶有很小的输出电压和很高的输出电阻，所以，在对热电偶信号进行放大时，就需要一种叫做*测量放大器*的特殊运放。测量放大器有两个非常高而且相等的输入阻抗，因此，不会对输入信号源构成负载。

半导体 pn 结有一个−2mV/°C 的标称 TC（温度系数）。这个 TC 是线性的，但由于制造技术、半导体材料和偏置电流的差异，每个二极管的 TC 都是不同的。在一个控制得很好（即不同的热质量不会影响到测量精度）的应用中，半导体 pn 结是极好的温度传感器。由于 pn 结的特性非常稳定和非常线性，所以也就有了商用的单片 IC 温度传感器。

磁场可以用霍尔效应感出。一种叫做*霍尔效应传感器*的特殊半导体器件已经被开发并用做磁场传感器。器件中的电流以与磁场垂直的方向通过半导体。然后把一对电压检出引线放置成与电流垂直的方向。这样，输出电压就与磁场强度成正比。霍尔效应传感器的制造工艺是标准的半导体制造工艺，所以，霍尔效应传感器是被归入晶体管或 IC 而出售的。 242

14.3 设计方法

我们现在来给出一步步的具体设计方法。依照这个方法，我们可以获得正确的运放选择和电路设计流程。当运放具有近乎理想的性能，因而可以使用理想运放公式的时候，这个设计方法是最好用的。当使用非理想运放时，像输入电流这样一些参数会对设计产生影响，所以，必

须在设计过程中给予考虑。最新型的轨到轨运放使理想运放的假设比以往任何时候都更加接近合理。

没有哪一种设计方法能预见到所有可能的事情，我们也许要根据所选的具体运放对设计方法做一些必要的修改，以便能照顾到所选运放的偏流、输入失调电压或其他参数。这个设计方法依靠了这样的假设：我们已经按照系统需求确定了传感器和 ADC 的选择，而改变这两个选择会对项目产生不利的影响。

(1) 仔细审阅系统指标，以获得也许会影响到设计的那些参数的技术指标。这些参数包括噪声、功耗、电流吸取、频率响应、精度和其他参数。

(2) 对基准电压进行特征化，其中包括初始容差和漂移。

(3) 对传感器进行特征化，以确定它的最重要的参数，这包括输出电压摆幅、输出阻抗、DC 失调电压、输出电压的漂移和功率要求。这些参数实际上确定了对运放的输入电压范围（从 V_{IN1} 到 V_{IN2}）和输入阻抗的要求。此外，我们还要把失调电压和电压漂移作为误差项填入表中。在这个时候，我们假设所选运放的输入电压跨度大于传感器的输出电压变动范围。在需要时，我们还要设计外围电路。

(4) 仔细审阅 ADC 的技术指标，以确定它所需要的输入电压范围，因为这个范围将最终确定对运放输出电压摆幅的要求（从 V_{OUT1} 到 V_{OUT2}）。然后确定出 ADC 的输入电阻、输入电容、分辨率、精度、满幅范围以及输入电路的允许充电时间。最后还要计算出 LSB 值。

(5) 对传感器和 ADC 做出误差预算（以二进制位为单位）。用传感器和 ADC 的误差预算来确定运放的关键参数的数值与范围。然后，根据这些数值和范围选择一个运放，并对运放电路生成误差预算，以此确认运放选择的正确性。

243

(6) 考察传感器和 ADC 的指标，以确定关于模拟接口放大器的一组指标。

(7) 完成 AIA（模拟接口放大器）电路设计。

(8) 搭建放大器电路，进行测试。

14.4 系统指标的审阅

系统电源只有一种电压，这个电压是 5V ± 5% = 5V ± 250mV。电源的负极与地相连，正极连接到 V_{CC}。这个应用不是便携式的，因此，50mA 的电源电流对于这个应用是恰当的。系统指标中并未给出噪声数据，但电源、地和信号走线被建议使用高品质的印制板材料制造，而且有独立的电源平面、地线平面和恰当的铜线尺寸。一个具有这些品质的系统应该在数字电源线上有不大于 50mV 的噪声，在模拟电源线上有不大于 10mV 的噪声。

这是一个需要每 10 秒更新一次的测温系统。显然，ADC 的转换速度和输入端的充电速率就不必考虑。很低的转换速率表示可以使用低速逻辑电路，而低速逻辑意味着产生较低的噪声。温度传感器位于 3 英尺长的电缆的末端。我们可以预见，这条电缆会拾取一些噪声并引入电路。幸好，在 ADC 的两次转换之间有很长的时间，因而可以完成大量的滤波，用以降低电缆噪声。

系统的精度要求是 11 位。由于这个系统将对多个参数进行测量，所以需要一个集线器。此外，我们已经选择了 TLV2544 这个 12 位分辨率的 ADC。温度传感器是一个二极管，被测温度

的范围从–25°C 到 100°C。该电子部件所处的环境温度将保持在 15°C ~ 35°C。

14.5 基准电压的特征化

我们需要一个基准电压源来对传感器提供偏置，这个电压源同时还用做模拟接口放大器（AIA）的基准电压。选择一个总体精度优于系统精度指标（11 位）的基准源，并不能保证满足系统的精度指标，因为系统中还存在其他的误差源。电阻的容差、放大器的容差和传感器的容差都是不精确性的来源，而基准源是无法降低这些误差的。现在的问题是，究竟选择一个昂贵的基准源，还是选择几个昂贵的精密元件，还是选择对初始误差进行调零的技术。这一问题最终简化为下述两种选择之一：选用昂贵的元件还是选用调零电路。

244

系统工程部最终选择了调零电路，所以，基准源就不必采用 11 位的精度。我们选择了一个 TL431A 的电压基准源。这个基准源的输出电压指标是，在 25°C 和 10mA 偏流下为 2495mV ± 25mV。基准源的温度漂移是在 70°C 范围内的 25mV，这个漂移值可以换算成在 20°C 温度范围内的 7.14mV。另一个漂移是由基准源阴极电压的变化引起的，这个漂移量是 2.7mV/V。所以，我们还需要考虑电源电压的变化范围。由系统指标可知，电源电压的变化范围是 0.5V，但这个容差中的大部分将被电源的初始容差和电源的布线所占用，因此，由电源稳压器的漂移所引起的电源电压变动将不到 0.1V。这样，基准源的总漂移可以计算为 7.14mV + (2.7mV/V × 0.1V) = 7.14mV + 0.27mV = 7.41mV。这就得到了一个最大值等于 0.3%的基准源总漂移。由于放大器通常只使用基准源的一部分，所以，最终的 AIA 不会有全部 0.3%的漂移。

14.6 传感器的特征化

温度传感器是一种专门用于温度测量的特殊的硅二极管。当这种二极管以 2.0mA ± 0.1mA 正向偏置时，它的正向压降为 0.55V ± 50mV，而它的温度系数是–2mV/°C。这种二极管可以承受很宽的偏流变化范围，因而是一种容易使用的器件。图 14-12 中的电路是用来进行偏流计算的。

245

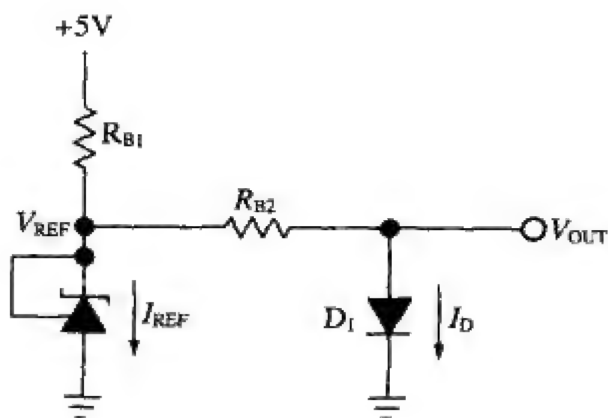


图 14-12 基准源和传感器偏置电路

流过 R_{B1} 的电流可以用式（14-7）计算。应该知道，基准源必须有 10mA 的偏流，而传感器必须有 2mA 的偏流。

$$I = I_{REF} + I_D = 10 + 2 = 12\ \text{mA} \tag{14-7}$$

R_{B1}的阻值可以用式（14-8）计算，而R_{B2}的阻值可以用式（14-9）[①]计算：

$$R_{B1} = \frac{V_{+5} - V_{REF}}{I} = \frac{5 - 2.495}{12} = 208\ \Omega \tag{14-8}$$

$$R_{B2} = \frac{V_{REF}}{I_D} = \frac{2.495}{2} = 1247\ \Omega \tag{14-9}$$

这两个电阻都应该从 1%的 10 欧姆挡电阻中选择，因此，我们选择 $R_{B1} = 210\Omega$（1%容差）和 $R_{B2} = 1240\Omega$（1%容差）。这两个电阻值已经被确定，所以，该是计算 I_D 在最坏情况下变化范围的时候了。这可以用式（14-10）和式（14-11）来计算。在这两个算式中，电阻假设有 2%的容差。其中的另一个 1%将用于温度变化、振动和长期老化所引起的变化。如果电子设备所处的环境温度有更大变化范围的话，也许要选用 3%的容差。

$$I_{D(MIN)} = \frac{V_{REF(MIN)}}{R_{B2(MAX)}} = \frac{2.47 - 0.025 - 0.007}{1.02(1.24)} = 1.93\ \text{mA} \tag{14-10}$$

$$I_{D(MAX)} = \frac{V_{REF(MAX)}}{R_{B2(MIN)}} = \frac{2.52 - 0.025 - 0.007}{0.98(1.24)} = 2.10\ \text{mA} \tag{14-11}$$

由上面两式可知，偏流的极限值并没有超出传感器偏流的要求范围，所以，传感器满足了手册上给出的指标。转换器是 12 位，并假设满幅电压为 5V，所以，LSB 的值可以用式（14-12）计算。传感器的标称输出电压是在周围温度为 25°C 下的 550mV。在–25°C 时，传感器的输出电压是 550mV + (–2mV/°C)(–50°C) = 650mV。在 100°C 时，传感器的输出电压是 550mV + (–2mV/°C)(75°C) = 400mV。我们把这些数据列在表 14-1 中。

246

表 14-1 传感器的输出电压

传感器温度	传感器的输出电压	模拟接口放大器的输入电压
–25°	650mV	V_{IN1} = 650mV
25°	550mV	550mV
100°	400mV	V_{IN2} = 400mV

$$\text{LSB} = \frac{\text{FSV}}{2^N} = \frac{5}{2^{12}} = 1.22\ \text{mV} \tag{14-12}$$

传感器的稳态失调电压 V_{TOS} 是±50mV，所以，传感器的输出电压范围 V_{TOV} 变为从 350mV 到 700mV。但这个失调电压将被 AIA 电路中的调零电路去除，所以我们不必考虑这个失调电压。从它的 100mV 变动范围可知，如果不调零，传感器就会产生 100mV/(1.22mV/LSB) = 82 个 LSB 的误差。

传感器的输出阻抗等效于一个正向偏置二极管的电阻值[②]：

① 式（14-9）应为 $R_{B2} = \frac{V_{REF} - V_{OUT}}{I_D}$，式（14-10）和式（14-11）中的计算也一样。——译者注

② 式(14-13)是根据半导体原理写出的。——译者注

$$R_D = \frac{26}{I} = \frac{26}{2} = 13\,\Omega \tag{14-13}$$

设计进行到了这一步，可以看出，有两个参数将影响到测量的精度：传感器的温度系数和传感器的输出阻抗。温度传感器已经得到了正确的偏置，所以，它的温度系数应该是手册上说的–2mV/°C。传感器的输出阻抗将与 AIA 的输入电阻构成一个分压器，但这个误差只能到 AIA 确定之后才能计算。对传感器误差的最后一个贡献是 V_{TOS} 中无法调零的那一部分[①]，这一误差也将在 AIA 设计阶段进行确定。

14.7 ADC 的特征化

我们选择这个 ADC 是因为它有一个集线器，而且支持多种工作方式。我们选择了其中的单稳（single shot）方式进行温度测量，因为这一方式可以使用户对转换器输入电路的充电时间进行设定。在充电期间，ADC 的输入电阻很低，但当 ADC 充电完毕之后，这个输入电阻便上升至 20kΩ。由于这个很大的 20kΩ 输入电阻不会对 AIA 的输出电路构成什么负载，所以，AIA 就可以实现轨到轨的满幅输出。

247

这个应用还将使用 ADC 的内部基准源，这个基准源可以把输入电压的跨度设定到使 ADC 获得全部的精度。具体说，使用这个内部基准源之后，ADC 输入电压的跨度可以变成从 0V 到 4V。ADC 的输入失调电压 V_{ADCOS} 是±150mV，而失调电压的漂移率是 40PPM/°C。因此，在整个温度范围内的电压漂移是 40PPM/°C × 20°C = 800 PPM。由于 12 位转换器的每个 LSB 有 244 个 PPM，所以，漂移电压误差是 800/244 ≈ 4 个 LSB 误差[②]。

当 ADC 的输入电压为 4V 时，它的输出是满度（所有二进制位都是 1）。而当输入电压为 0V 时，它的输出是零（所有二进制位都是 0）。我们把这些数据列在表 14-2 中。由于满度输出电压现在已经改成了 4V，所以，LSB 就应计算为 $4/2^{12} = 976.6\mu V$。

表 14-2 ADC 的输入电压

ADC 的输入电压	数字量输出	模拟接口放大器的输出电压
0V	0000 0000 0000	$V_{OUT1} = 0V$
4V	1111 1111 1111	$V_{OUT2} = 4V$

14.8 运放的选择

现在到了挑选运放的时候了。最容易的做法是列出已知的指标和要求，再列出一个备选运放的技术指标，然后计算出这个备选运放所产生的预计误差（见表 14-3）。

R_{IN} 应该几乎不产生误差，因为传感器的输出阻抗非常低。运放输出电压摆幅的高端（4.85V）比 ADC 的输入电压（4V）高很多。但运放输出电压摆幅的低端（0.185V）则达不到 ADC 输入电压摆幅的低端（0V）。ADC 的输入电路有 20kΩ 的输入电阻，这对于运放的输出级并不构成

① 指 V_{TOS} 的温度漂移量。——译者注

② 这种计算方法是不对的，因为此 PPM 非彼 PPM，两者相差几十倍。——译者注

什么负载，所以，运放的输出电压摆幅实际上非常接近 ADC 的输入电压范围。运放的输出电阻 R_{OUT} 在与 ADC 的输入电阻构成分压器的时候，也应该不会出现任何问题。由运放的 V_{OS} 和 I_{IB} 产生的失调电压将叠加到基准源的失调电压上，所以，这几个失调电压可以合在一起进行调零。由于系统噪声掩盖了运放的噪声，所以，运放的噪声是可接受的，除非后面的计算另有异议。

248

表 14-3 运放的选择

设计指标	估 算 值	备选运放：TLV247X
R_{IN}	$10^6\Omega$（传感器的输出电阻为 13Ω）	1012Ω
V_{TOV}	350 ~ 700mV	–0.2 ~ 5.2V
R_{OUT}		1.8Ω
V_{INADC}	0 ~ 4 V	0.15 ~ 4.85V
V_{OS}		2.2mV
I_B		100pA
V_N		$28\ nV/\sqrt{Hz}$
I_N		$0.39\ pA/\sqrt{Hz}$
模拟噪声		10mV
k_{SVR}		63dB

14.9 放大器电路的设计

对于 AIA 的设计，我们已经有了足够的信息。选择 TLV247X 这个运放，是因为它可以满足所有的系统需求。设计的第一步应该是确定 AIA 的输入和输出电压，但这已经在前面做过了。我们从表 14-1 和表 14-2 中取出这样的两组电压，并重复于表 14-4 中。

表 14-4 AIA 的输入和输出电压

输入电压	输出电压	
$V_{IN1}=650\ mV$	$V_{OUT1}=0\ V$	第一对数据
$V_{IN2}=400\ mV$	$V_{OUT2}=4\ V$	第二对数据

运放的方程是一条直线的方程，如式（14-14）所示：

249

$$Y=mX+b \tag{14-14}$$

把表 14-4 中的两组数据代入式（14-14）之后，可以得到一组联立方程，这就是式（14-15）和式（14-16）：

$$4=0.4m+b \tag{14-15}$$

$$0=0.65m+b \tag{14-16}$$

从式（14-15）解得 m，再把 m 代入式（14-16）后，可以得到式（14-17）：

$$4=0.4\left(\frac{-b}{0.65}\right)+b \tag{14-17}$$

对式（14-17）求解，即得到 $b=10.4$。再把 b 代入式（14-15），可以得到 $m=-16$。把 b 和 m 这两个值代回式（14-14），就得到式（14-18）。式（14-18）是用电子学术语写出的 AIA 的最终方程式：

$$V_{OUT}=-16V_{IN}+10.4 \tag{14-18}$$

250

图 14-13 中画出了能够实现式（14-18）中传递函数的电路。

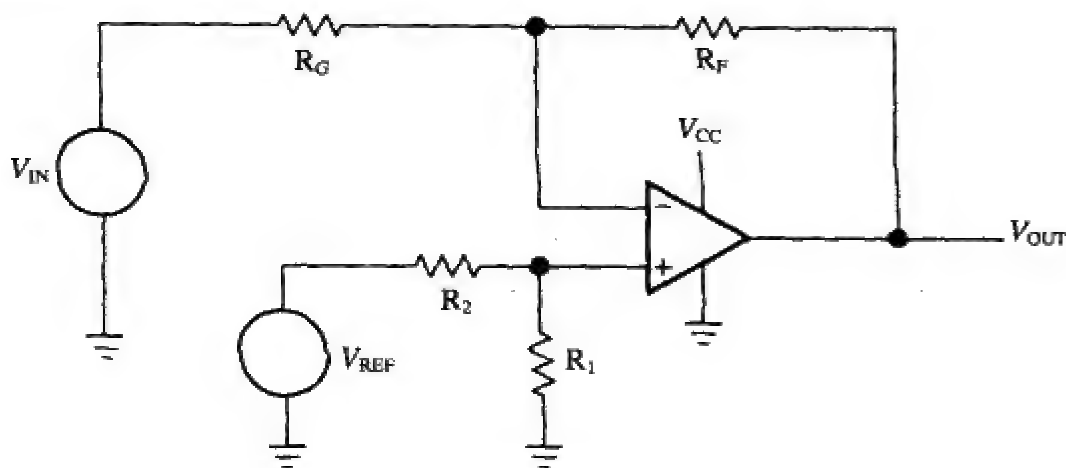


图 14-13 AIA（模拟接口放大器）电路

对图中的 AIA 电路，可以写出下面的电路方程：

$$V_{OUT}=-V_{IN}\left(\frac{R_F}{R_G}\right)+V_{REF}\left(\frac{R_1}{R_1+R_2}\right)\left(\frac{R_F+R_G}{R_G}\right) \tag{14-19}$$

通过对式（14-14）和式（14-19）进行比较，可以得到式（14-20）和式（14-21）：

$$|m|=\frac{R_F}{R_G} \tag{14-20}$$

$$b=V_{REF}\left(\frac{R_1}{R_1+R_2}\right)\left(\frac{R_F+R_G}{R_G}\right) \tag{14-21}$$

由式（14-18）可知 m 的值为 16，因而，利用式（14-20）可以得到 $R_F=16R_G$。我们选择 $R_F=383\text{k}\Omega$，因此 $R_G=23.7\text{k}\Omega$。由于这两个电阻都是标准的 1%电阻值，所以就得到 $m=16.16$。电阻 R_1 和 R_2 可以用式（14-22）和式（14-23）算出：

$$\frac{R_1}{R_1+R_2}=\frac{b}{V_{REF}}\left(\frac{R_G}{R_F+R_G}\right)=\frac{10.4}{2.495}\left(\frac{23.7}{23.7+383}\right)=0.2424 \tag{14-22}$$

$$R_1=\frac{0.2424}{0.7576}R_2=0.32R_2 \tag{14-23}$$

R_1 和 R_2 的并联应该等于 R_F 和 R_G 的并联，只有这样，才可使由运放输入电流所引起的输入电压的失调得以抵消。我们选择 $R_2=105\text{k}\Omega$，因此 $R_1=33.2\text{k}\Omega$。因为这两个电阻值都是标准的 1%电阻值，所以 $b=10.3$。此外，R_1 和 R_2 的并联值（$R_1\|R_2=25.22\text{k}\Omega$）与 R_F 和 R_G 的并联值（$R_F\|R_G$

= 22.3kΩ）是差不多匹配的，这样的匹配精度对于输入电流的抵消已经是很足够了。再有，把 R_F 选择为大阻值（383kΩ）有下面一些不利因素：对电流噪声有放大作用、增大了电阻噪声、因分布电容而使带宽变窄、由输入电流引起更大的失调电压。其中的带宽显然不是这一设计中的要点。其次，该运放的输入电流是 100pA，所以，在使用 383kΩ 反馈电阻的情况下，这个输入电流不会引起太大的失调（仅 38.3μV）。剩下的噪声电流和电压，将在后面做误差预算时进行计算。

增益 *m* 和截距 *b* 尚不精确，因为在可选的 1%电阻值中找不到所需的确切电阻值。这是一251个很正常的情况，在要求不太严格的设计中，这样的小误差或者可以忽略，或者可以在信号链的其他什么地方给予纠正。但这个误差对于本设计是非常关键的，所以必须消除。到目前为止，我们已经积聚起了若干个非漂移型误差，所以，现在是到了增加一个调整电路以对所有这些非漂移型误差进行纠正的时候了。我们将使用两个调整方法：一个用于调整增益 *m*，另一个用于调整截距 *b*。可变电阻的阻值必须足够大，以便有恰当的调整范围，但如果超过了恰当的阻值范围，就会降低调整的分辨率。

表 14-5 中给出了用以确定所需调整范围的数据[①]。漂移和增益误差一般是以伏特计算的，但我们把漂移误差转换成了以 LSB 为单位，因为漂移误差是不能用调整的方法消除的。我们还252应该知道，这个系统的 LSB 现在是 4/4096 = 976.6μV。

表 14-5 失调和增益的误差预算

误差参数	截 距	增 益	漂 移
V_{REF}	±25mV		
V_{REF} 的漂移			7.41mV ≈ 8LSB
传感器失调		±50mV	
传感器的 R_{OUT}			13Ω ≈ 0LSB
ADC 基准源		±150mV	1LSB
总的 ADC 不可调零误差			2LSB
增益误差		1.6LSB	
ADC 漂移			4LSB
运放 V_{OS}	2.2mV		
运放 I_B	100pA		
运放 V_N			$28\ nV/\sqrt{Hz}$ ≈ 1LSB
运放 I_N			$139\ pA/\sqrt{Hz}$ ≈ 0LSB
电源噪声 V_{NPS}			10mV ≈ 2LSB
运放 R_{OUT}			1.8Ω ≈ 0LSB
运放 $V_{OUT\ LOW}$			70mV ≈ 72LSB
总误差			90LSB

① 表中的噪声和漂移不属调整范围。——译者注

由图 14-13 可知，对截距 b 的调整取决于 R_1、R_2 和 V_{REF}。这个调整必须考虑到基准源的失调、运放的输入电压失调、运放的输入电流以及电阻容差。基准源固有的失调电压被给定为 ±25mV。运放的输入失调电压是 2.2mV。对运放失调电压的计算通常需要把这个失调乘以闭环增益，但这里并不需要这样做，因为这个失调电压将在输入电路中进行调零。运放的输入电流被两个基准源电阻的并联转换成了共模电压，所以在这个计算中予以略去。

对于运放，最坏情况下的基准源输入电压 $V_{REF(MIN)}$ 可以用式（14-24）来计算，其中的电阻容差假设为 3%，而基准源的电压误差为 50mV：

$$\begin{aligned} V_{REF(MIN)} &= (V_{REF} - 50\ \text{mV})\frac{0.97R_1}{0.97R_1 + 1.03R_2} \\ &= (2.495 - 0.05)\frac{0.97(33.2)}{0.97(33.2) + 1.03(105)} = 0.566\ \text{V} \end{aligned} \tag{14-24}$$

由于位于运放输入端上的基准电压的标称值是 0.6V，所以，这个基准电压必须在标称电压两侧有 40mV 的调整量，或者说，总共 80mV 的调整范围[①]。流过分压器的标称电流是 $I_{DIVIDER}$ = [2.495/(105 + 33.2)]kΩ = 0.018mA。由此可知，一个 4.444kΩ 的电阻将有 80mV 的压降。所以，可变电阻（电位器）必须大于 4.444kΩ。我们把这个可变电阻 R_{1A} 选择为 5kΩ，因为这是一个可选用的电位器阻值，而此时失调电压的调整量变为±45mV。从 R_1 中减去这个电位器阻值的一半，就可得到 R_{1B}，而这个减法则把调整的中心移到了 0.6V 的标称值上。这样，R_{1B} = 33.2kΩ − 2.5kΩ = 30.7kΩ。我们把 R_{1B} 选择为 30.9kΩ。

我们现在来利用 R_F 和 R_G 对增益进行调整，而且要确保通过改变 R_F 和 R_G 的阻值，总可以把增益设定到使传感器的输出摆幅能够充满 ADC 输入范围所需的那个增益值。对式（14-18）的增益方程进行一些代数处理，然后用最坏情况下的数据代替 m 和 b，就可得到式（14-25）：

$$m = \frac{V_{OUT} - 10.4}{-V_{IN}} = \frac{3.85 - 10.4}{-0.35} = 18.71 \tag{14-25}$$

253

下面的式（14-26）实际上就是式（14-20），只是把电阻换成了 3%的容差：

$$0.97R_F = 18.71(1.03R_G) \tag{14-26}$$

在对式（14-26）计算之后，我们得到 $R_F = 19.86R_G$。这就是说，在增益的高端，增益一定会从 16 变到 19.86，或者说，一定会增加 3.86。我们假设低端的增益变化与高端相同，在把 3.86 四舍五入等于 4 之后，就把增益的整个变化范围设定为从 12 到 20。当 R_G = 23.7kΩ 时，R_F 就要从 284.4kΩ 变化到 474kΩ。为此，我们把 R_F 分成一个 R_{FA} = 200kΩ 的电位器和一个 R_{FB} = 280kΩ 的电阻，由此计算出的标称增益值可以从 11.8 变化到 20.2（见图 14-14）。

对两个相互影响的因素进行调整，肯定不会有容易的办法。因为当改变增益时，失调电压会随之改变。最快速的调整方法是把传感器连接到电路中，先将失调调零，然后调节增益。这种调节要经过多次反复，才能把两个参数都调节到正确的状态。

---

① 式(14-24)中的 50mV 应该用 25mV 才对，所以这里的 80mV 应该是 40mV。——译者注

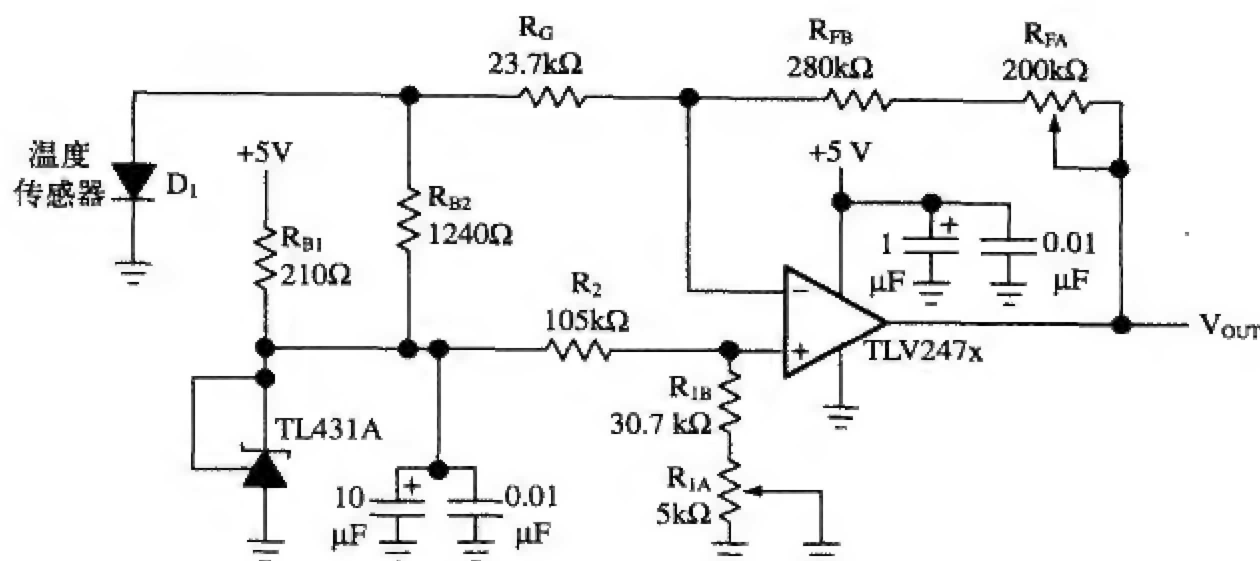


图 14-14 最终的模拟接口电路

在完成误差预算之前，我们还要计算出由阻抗和噪声引起的误差。运放的输入阻抗是与传感器的输出阻抗一起工作的，两者组成了一个分压器的形式。这个分压器的分压值可以用式（14-27）来计算。正如式（14-27）指出的那样，当与运放的输入电阻相比时，传感器的输出电阻是可以忽略的。但有时候，情况并非如此！

254

$$V_D = V_T \frac{R_{IN}}{r_C + R_{IN}} = V_T \frac{10^6}{13+10^6} \approx V_T \tag{14-27}$$

ADC 的输入阻抗是与运放的输出阻抗一起工作的，两者也组成了一个分压器。这个分压器的分压值可以用式（14-28）来计算。这个分压器对系统引入了 0.009%的误差。由于这个误差值在 13 位精度的量级上，所以也可以忽略。

$$V_{IN} = V_{OUT} \frac{20(10^3)}{1.8+20(10^3)} = \frac{20}{20.0018} = 0.999\,91\,V_{OUT} \tag{14-28}$$

噪声指标是以 nV/（$Hz^{0.5}$）为单位的，我们必须把它转换成伏特[①]。在完成这一转换时所用的公式一般是很复杂的，但我们有一个最简单的做法，这就是，假设电路中的噪声是宽带的，这样，就可以把所有的噪声数据加到一起。如果由此得到了一个很大的总误差，那就必须做详细的计算。电路输入端上的电压噪声要乘以闭环增益，因此，宽带噪声电压 $V_{NWB} = V_N \times G_{MAX} = 28\text{nV} \times 20 = 560\text{nV} = 0.56\mu\text{V}$。电流噪声要乘以 R_F 与 R_G 的并联电阻值，所以，$V_{NWB} = I_N \times R_F \| R_G = 139\text{pA} \times 22.5\text{k}\Omega = 3.137\text{nV}$[②]。系统噪声是 10mV，而且这个噪声是从输入端和电源端进入的[③]。电源对噪声的贡献要被电源抑制比所衰减，这可以计算为 10mV/63dB = 10mV/1412 = 7.08nV。这个计算假设高频噪声不是一个问题[④]。如果情况不是这样，那么 CMRR 的数值必须根据数据手册中 CMRR 与频率的关系曲线予以降低。

① 指乘以频率范围的平方根。——译者注
② 这两项计算的单位不清，也没有折合到电路中的同一位置，如何相加。也没有下文，看不出有什么用意。——译者注
③ 根据 14.4 节，这个 10mV 是在模拟电源上的。——译者注
④ 比如，已经用恰当的去耦电容滤除了。——译者注

有些系统噪声是经过输入端进入的，然后被运放的共模抑制比所抑制。由于图中的运放不是连接成差分放大器的样子，所以应该把系统噪声中的一部分与闭环增益的一部分相乘，以得到输出端上的噪声。

因此，AIA 的系统噪声可以用式（14-29）算出[①]：

$$
\begin{aligned}
V_{\mathrm{OUT}} &= \alpha V_{\mathrm{SN}}\left(\frac{R_1}{R_1+R_2}\right)\left(\frac{R_{\mathrm{F}}}{R_{\mathrm{F}}+R_{\mathrm{G}}}\right)-\alpha V_{\mathrm{SN}}\frac{R_{\mathrm{F}}}{R_{\mathrm{G}}} \\
&= \alpha V_{\mathrm{SN}}(4.12-16)=11.8\alpha V_{\mathrm{SN}}
\end{aligned}
\tag{14-29}
$$

255

不是所有的系统噪声都是从输入端进入的，相反，大部分的系统噪声出现在电源上。而系统噪声中通过地线系统到达运放输入端的那部分是非常小的。这一小部分（用 α 表示）通常在 0.01 左右，这是因为电源是被充分去耦的，因而使噪声局限于电源回路以内。在考虑到这一情况之后，系统噪声就等于 1.18mV，或者说，小于 2 个 LSB[②]。

从跨度匹配来看，运放的输出电压范围不包含 0V，而 ADC 输入电压的下限是 0V，所以就引入了另一个误差。由运放指标可知，在 2.5mA 负载电流下，运放所确保的输出低电位是 185mV。但这个设计中的输出电流是 185mV/20kΩ = 9.25μA。这个输出电流接近于空载的情况，因此，我们可以使用 70mV 的标称低电位典型值。这样的结果是 72 个 LSB 的误差，这无疑是系统中最大的误差。

从表 14-5 中可以看出，总误差是 90LSB（18LSB + 72LSB）。在总的 4096 个 LSB 中损失 90 个 LSB，这接近于 11.97 位的精度，所以满足了 11 位的指标。最后的电路示于图 14-14。[③]

我们可以看到，图中的电源和基准源上已经增加了大容量的去耦电容。去耦电容将 IC 噪声限制在局部回路内，防止了在电路之间的相互影响，也有助于制止噪声的传播。电路中使用了两种去耦电容，一种是大容量的电解电容，用于中低频去耦，另一种是陶瓷电容，用于高频去耦。虽然本设计的这一部分是低频电路，但这个运放却有很好的高频响应。而去耦电容的存在阻止了通过电源线的局部振荡。如果电缆噪声是个问题的话，就可以用一个积分电容与 R_F 并联，

---

① 此计算中的噪声是指由系统噪声到达接口电路输入端的噪声，而该输入端就是传感器的输出端。此外，作者还认为，由于这是单一噪声源，所以可以用电压直接相加，而不需要用功率相加。——译者注

② 在式（14-29）中，由于 α=0.01，V_{SN}=10mV，所以接口电路输出端上的噪声就等于 11.8 × 0.01 × 10mV= 1.18mV。——译者注

③ 这种计算方法显然是错误的，读者切勿有这样的概念，如果总误差正是 90LSB，那么 12 位 ADC 的分辨率还不到 6 位。此外，表 14-5 中的各种误差是情况各异的，它们又是经过不同的通路到达 ADC 的，所以不能简单地相加。比如，虽然由于跨度的不同而引起了 70mV 即 72 个 LSB 的误差，但这是静态的，只有当被测温度接近边缘温度时才会引起误差。其实，这个设计中的主要误差源是基准电压 V_{REF} 的漂移，它来自自身的温漂和电源电压的漂移，但这个小小的 7.41mV 的漂移还要乘以放大器的增益才能到达 ADC。从另一方面说，漂移一般不会影响系统的分辨率而只影响到系统的精度，所以在这里是重要的，但也是可以设法补偿的。而真正影响测量精度的只是来自外部的系统噪声。至于 ADC 的漂移，那是很小的，只有 V_{ADCOS} × 40PPM/°C × 20°C = ±0.12mV。这个设计本身是一个很好的例子，也介绍了不少设计技巧，但过程过于粗糙，还存在不少疏漏。——译者注

以构成一个低通滤波器。

14.10　测试

现在可以搭建这个最后的电路进行测试了。电路的测试必须包括传感器输入和 ADC 输出之间的每一个可能的组合，以确定 AIA 在所有制造状态下都可以正确工作。此外，测试中必须对调整的范围、运放的输出电压范围和 ADC 的输入范围进行核对，使符合设计要求。在对电路完成指标极限值的测试之后，还要进行用户误操作的测试。比如，当电源缓慢上升、立即上升或者介于两者之间上升的时候，会出现什么情况？当把输入置于过电压或极性接反的情况下，会出现什么结果？这些都是引导我们对测试进行思考的一些想法。

256

14.11　小结

传感器和 ADC 是由系统工程师选定的，而所用的选择准则是完全由应用需求决定的。AIA 设计工程师必须接受所选的传感器和 ADC，他们的职责是使这两个器件以恰当的精度协调操作。AIA 设计还经常包括外围电路的设计，比如，传感器的激励电路和基准源的设计。

设计过程是从传感器和 ADC 的分析开始的。在完成这一分析之后，就要对传感器和基准源进行特征化。在完成了这两项工作之后，我们已经有了足够的信息，因而可以开展误差预算和确定备选运放的工作。接下来的一步是选择运放，然后是电路设计。

传感器的输出电压跨度和 ADC 相应的输入电压跨度是通过一条直线方程的两对数据而相互关联的。我们可以从这两对数据获得联立方程组，然后求解方程，确定出直线的斜率和截距（运放的解）。接下来，根据斜率和截距的正负号来选择运放电路的具体结构。最后，写出所选结构的电路方程，再计算出运放电路中使用的无源元件的数值。

这样得到的最后电路还必须进行系统指标符合性测试，而谨慎的工程师在测试时会使用超出这些指标的数据，以确定 AIA 极限值的正确性。

参考文献

1. Wobschall,Darold.(1979).*Circuit Design for Electronic Instrumentation.* New York: McGraw-Hill.

257



第 15 章 运放与模数转换器的连接

15.1 引言

客户问得最多的问题是："对于一个给定的数据转换器，我应该用哪一种运放？" 回答这个问题足以使营销工程师为难，因为这涉及对许多问题的回答，有太多的内容要回答，因而也就难以使客户满意。然而，回答这些问题不仅对于客户设计的成功是必需的，而且也是客户必须最终能够自己回答的问题。

如果左手边有一个关于 AD 转换器的参数表，右手边有一些推荐的运放，这个做法看来会很方便。可是，这样的一个表不可能存在，因为有太多的系统设计变量会影响到运放的选择。本章将要讨论的问题将有助于把设计者的思路引导到正确的方向上，并确定出相应的设计要点。这些问题是设计者应该在投入设计之前准备好回答的问题。

下面列出的这些问题初一看可以让人退缩，不过，这些问题已经被分成了几个部分。这实际上把一个系统分解成了围绕运放的一些元件，然后对每个元件准确地规划出需要完成的工作。完成其中的每一部分都等于是解答一个难题。当走完了这一过程之后，设计者应该能够把不合适的运放排除在外。

运放选定之后，工作还没有完成。在接下来的每一步中，都会有一些关于信号链结构与兼顾折中方面的思考。我们将探讨其中几个最有用的思考要点。

15.2 系统信息

我们经常可以从系统的总特性提取出一些非常有用的信息。对产品及其功能的清晰理解是设计成功所必不可少的。

- 确切的最终设备是什么样的？用在什么地方？这个意思是说，不同的系统有不同的需求。比如，视频系统的主要关注点与无线通信系统是完全不同的。
- 从总体角度看，这个信号采集链在系统中将起到什么作用？输入信号是从哪里来的？一旦对输入信号进行数字化之后，会出现什么情况？
- 产品中将使用多少条信号采集链？通道密度可以从许多方面影响到系统设计，包括空间的限制、散热的要求以及每个封装内的运放个数。
- 这个信号链是否将被重复用于其他产品？究竟灵活性是一个优点呢，还是仅使用于当前的任务？
- 该设计是否需要符合某个具体的标准？
- 该系统将工作在什么样的温度下，比如，−40°C ~ +85°C、0°C ~ +70°C 或者+45°C ~ +55°C？
- 该系统是否有风扇来帮助散热？

- 是否需要自动增益控制(AGC)的功能？如果需要，那么是数字控制的还是模拟控制的？增益的控制范围是多少？或者其他什么问题。
- 当前采用的解决方案是否在某些方面有不满意？为什么会有这些不满意？

15.3 电源信息

电源电压可以很快排除对一些放大器的选择（见图 15-1）。这好比是去买衣服，式样是需要的，但如果尺寸不合适，式样就没有意义。所以，一个聪明的购物者先找尺寸，然后挑选喜欢的式样。同样，一个指标极好的±15V 运放无法工作在+3.3V 的电源下。所以，电源信息是首先 260 要收集的，因为这样可以简单明确地缩小选择范围。

- 整个系统的功率预算是多少？功率是必须考虑的，还是性能才是最终目标？
- 设计中有哪些可用的电源电压？
- 是否有放大器电路所需要的电源电压？
- 如果可以改善性能，那么，是否可以增加一种电源电压？最优的放大器性能往往是用分裂电源获得的。
- 系统中是否存在精密基准源？在单电源系统中，重要的是为放大器电路提供一个虚地。如果系统中已经有了一个基准源，也许就可以使用这个基准源。
- 电源是否有什么特别的性能？比如，电源是开关型的吗？虽然运放一般有极好的电源抑制比，但在高分辨率系统中也许仍然是一个考虑要点。任何变化范围很大的负载也可以影响到运放的电源电压。

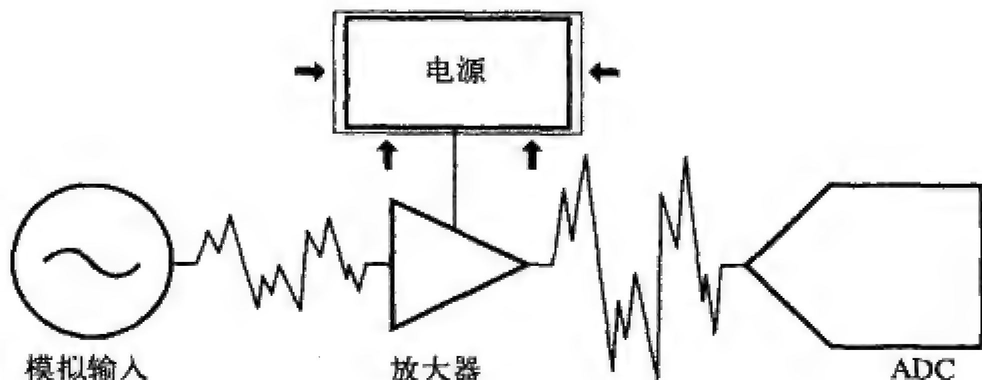


图 15-1 集中考虑电源特性

15.4 输入信号的特性

对输入信号源（见图 15-2）的理解是对信号源与模数转换器之间的接口电路进行正确设计 261 的关键。

- 对 ADC 前面的放大器电路使用了什么样的输入信号源？这个信号源是另一个放大器，还是一个传感器，或者是别的什么电路？
- 必须对输入信号的特性进行描述。例如，输入信号是连续的还是断续的(比如，脉冲的)？这个信号可以是 QAM 信号、NTSC 信号、非标准的连续波信号、随机的模拟信号或者

其他什么信号。

- 信号源是否有什么不寻常的特性？有些信号源的特性会影响放大器的电路性能。例如，光二极管有一个相应的电容，而这个电容的容量在设计相关的放大器电路时，会有重要的影响。
- 信号源的输出幅度范围是多少？
- 信号源产生的是电压输出还是电流输出？
- 信号源的输出是单端的还是差分的？
- 信号源的输出阻抗是多少？
- 输入信号是否包含 DC 参照电压？如果有，那么这个 DC 参照电压是多少？
- 输入信号有什么样的频率特性？比如，输入信号也许有一个中心位于 25MHz 的 10MHz 带宽，或者是一个包含从 DC 到 20MHz 频率成分的信号。如果低频不重要，那就有可能对输入信号使用 AC 耦合。

262

- 对通带以外的成分需要多大的衰减量？有些应用对通带以外成分的抑制有非常严格的要求，而其他有些应用则不那么严格。放大器电路与 ADC 之间的滤波器接口就是由这类信息确定的。
- 是否有已知的干扰频率（比如，系统时钟或采样时钟）需要滤除？预计在通带之外是否会有其他很大的信号？有时候，一个简单的低通滤波器对某个干扰信号尚无足够的抑制作用，这就需要另外增加一个电路，以构成一个高 Q 值的点阻滤波器。
- 对增益或相位的平坦度或误差是否有什么要求？这对于视频系统是一个考虑要点。
- 对放大器电路的输入阻抗是否有匹配的要求？有些电路要求所看到的负载与一个特定的阻抗值相匹配（比如 50Ω），以获得最佳性能。

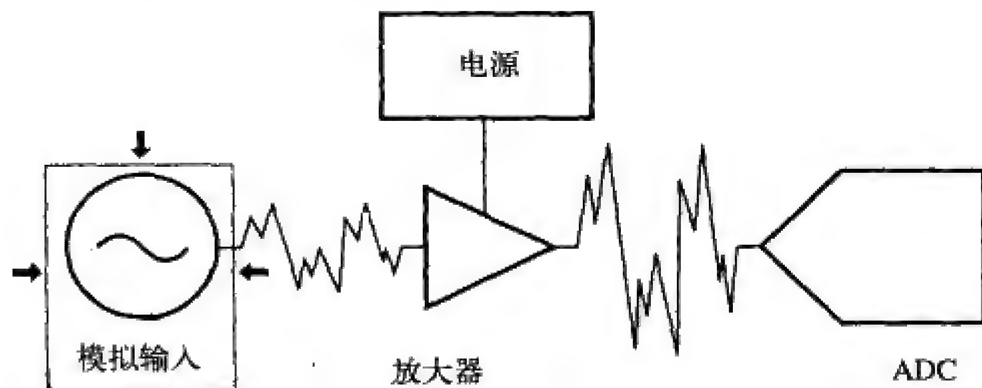


图 15-2 集中考虑输入信号

15.5 模数转换器的特性

既然电源和输入信号已被确定，所以是集中讨论放大器将要驱动的那个器件的时候了，这个器件就是模数转换器（见图 15-3）。

- 模数转换器是否已经选定？如果通过更换转换器可以提高性能，那么这种更换是否允许？

263

- 需要多高的采样率？人们经常认为数据转换器应该用于最高转换速率的状态，但一般不是这样。例如，一个 80MSps（兆样点每秒）的转换器也许用在 60MSps 的采样率下。
- 所需的分辨率和有效位数是多少？一个 14 位的转换器实际上不能产生 14 位的分辨率。真正的分辨率也许在 12 位或 13 位附近。
- 数据转换器的满幅输入范围是多少？有些数据转换器可以对输入电路进行重新配置，以获得几种不同的输入范围。
- 数据转换器的输入是单端的还是差分的？一般情况下，大多数高性能的数据转换器都是差分输入的，因而要求模拟输入信号也是差分的，以获得最佳性能。
- 数据转换器的其他一些选项是否有什么优点？数据转换器一般有许多选项，而且不同的转换器有不同的选项。有些 ADC 的最重要的特点是包含了一个可以用于运放接口电路的精密基准源。
- 对于数据转换器的输入电路，是否有任何补偿要求？一般情况下，在数据转换器的输入端需要一个很小的 RC 滤波器，以对转换器的容性输入进行补偿。这些元件一般被指定在转换器的数据手册中，而且应该被包含在接口电路中。否则，由运放构成的接口电路可以表现出不稳定。

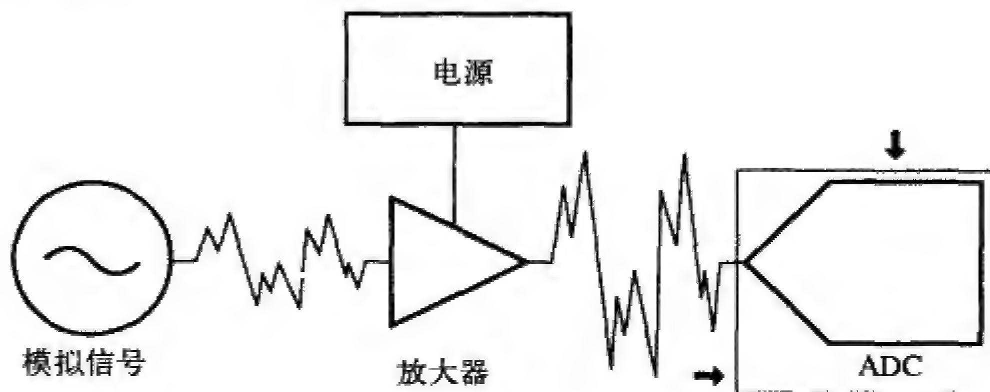


图 15-3 集中考虑模数转换器

15.6 运算放大器的特性

本章的目的是帮助读者选择正确的运算放大器（见图 15-4），而系统的性质可能早已规定了运放的某些特性。

264

- 运算放大器是否已经选定？如果更换运放可以提升系统性能的话，这种更换是否可行？
- 对放大器的封装是否有特殊的要求？例如，是否一定要用 8 线的 SOIC 封装，还是外形尺寸越小越好？
- 是否因为运算放大器接口电路的成本或外形尺寸而规定了尽可能少用运放，还是为了获得将来可以容易地修改电路的优点和灵活性而使用较多的运放？

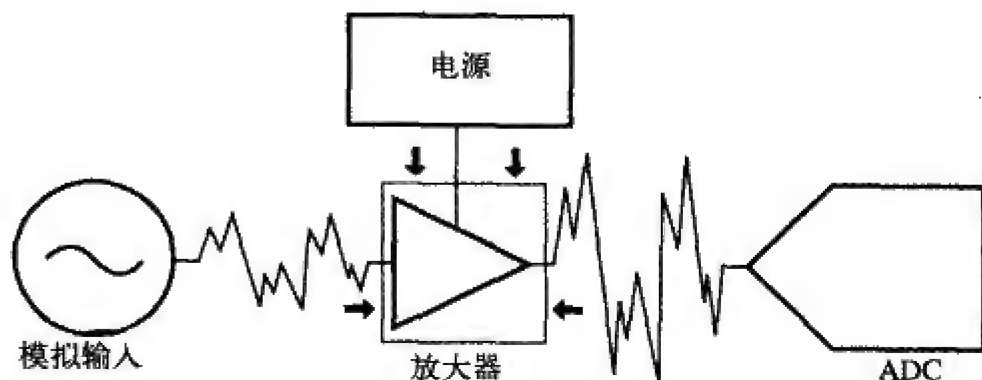


图 15-4 集中考虑运算放大器

15.7 结构的确定

工作仍没有完成。在这个时候，我们必须做一个决定：信号链（以及接口）将如何构成。本章的这些指导原则并不是针对某个特定的数据转换器或运放，恰恰相反，这是一些用做设计基础的一般性指导原则。我们现在来讨论运放与 ADC 之间的结构。

在有些情况下，例如 IF 基带信号，最好的接口也许是完全不用运放，而只使用一个工作在很窄频带上的简单变压器，这个方法已经在许多设计中取得了成功。我们尚未对纯粹变压器的接口电路做过深入探讨，但当需要增益的时候，倒是可以将运放与变压器一起使用。

除了变压器之外，还要做下面一些决定。

- 使用单端的还是全差分的运放。
- 接口电路的电源使用单电源还是分裂电源（如果可以的话）。
- 输入信号是以地为参照（单端的）还是做成全差分的。
- 接口电路是否可以使用 AC 耦合，还是它的工作范围必须包含 DC。
- 数据转换器可以或者应该以地为参照，还是应该以全差分方式工作。

其中的有些决定是可以事先做好的，比如，数据转换器的选择或电源的选择（分裂电源还是单电源）。 265

图 15-5 给出了一种最简单的接口电路。数据转换器的 CM 引脚被用来设定全差分运放的共模输出电压。R_5/C_1 和 R_6/C_2 是数据转换器的输入补偿电路。图中还画出了通常为 50Ω 的输入端接电阻 R_T，但这个电阻可以用，也可不用。运放接口电路的增益由 R_1 ~ R_4 这四个电阻设定。数据转换器的共模输入范围包含了地，而它的频率响应从 DC 一直延伸到运放电路的带宽上限。

虽然这个电路非常不错，但还不是实际应用中非常典型的结构。首先，运放接口电路是用分裂电源工作的，而这种电源也许是系统所不提供的。此外，大多数输入信号都是以地为参照的，这又提出了单电源电路所特有的难题。

图 15-6 表示了一个比较典型的接口电路。电路的输入信号以地为参照，而运放接口电路的输出共模工作点是由数据转换器设定的。这个运放接口电路可以用单电源工作。 266

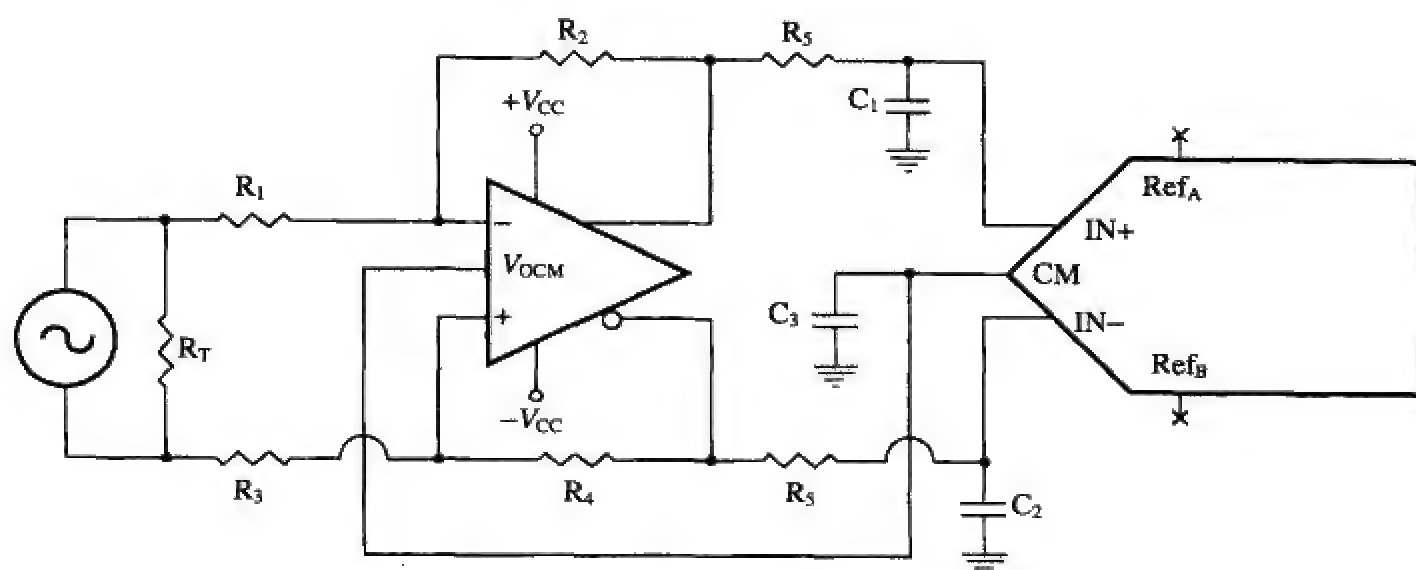


图 15-5　全差分的 DC 耦合接口电路

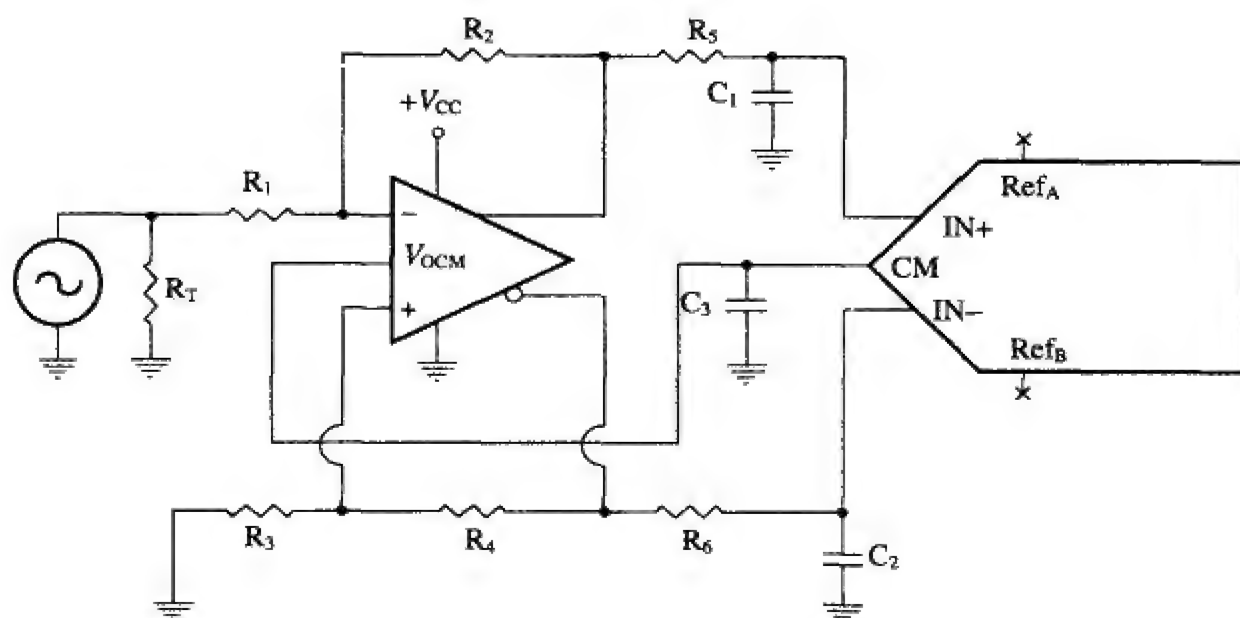


图 15-6　单端转换成全差分的 DC 耦合接口电路

这个结构将在后面一章中进行比较详细的讨论。在那里，我们将主要讨论应用中的一些常见错误。可以肯定地说，像这样的一个电路使用起来必须小心。

要成功使用这个电路，必须注意下面几个要点。

- 首先必须注意这个电路的 DC 增益和 DC 工作点。这两个 DC 特性也许会严重地限制电路的 AC 增益。
- 必须使用一个共模范围包含地电位的运放。德州仪器公司特别为这一结构制造了一种运放，这就是 THS4500。
- 如果输入必须像图 15-6 中那样端接，那么，端接电阻的阻值会影响到其他电阻的阻值。这一点已在 11.6 节中讨论过了。

驱动一个差分数据转换器并非一定要用全差分运放。图 15-7 画出了一个比较常见的、使用单端运放驱动全差分数据转换器的方法。图中的输入信号以地为参照，它与运放接口电路之间

的隔离是用变压器实现的。输出信号的两个相位各用一个普通的反相运放级进行缓冲，而两个运放的共模工作点是由数据转换器设定的。应该知道，如果使用端接电阻，这个电阻就一定会通过变压器反射到次级。对于 1 : 1 的变压器，R_{T1} 即等于 R_{T2}。

267

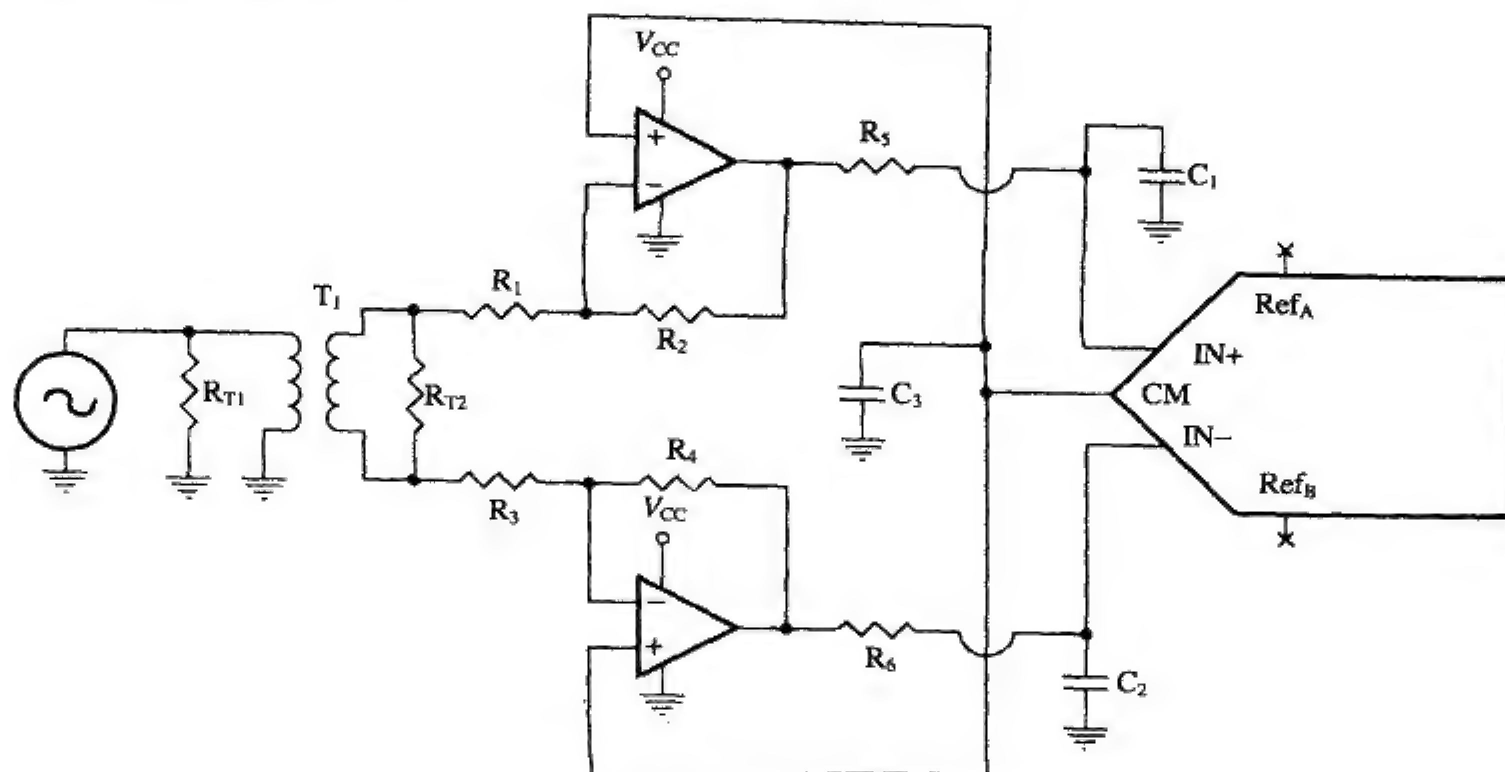


图 15-7 单端转换成全差分的 AC 耦合接口电路

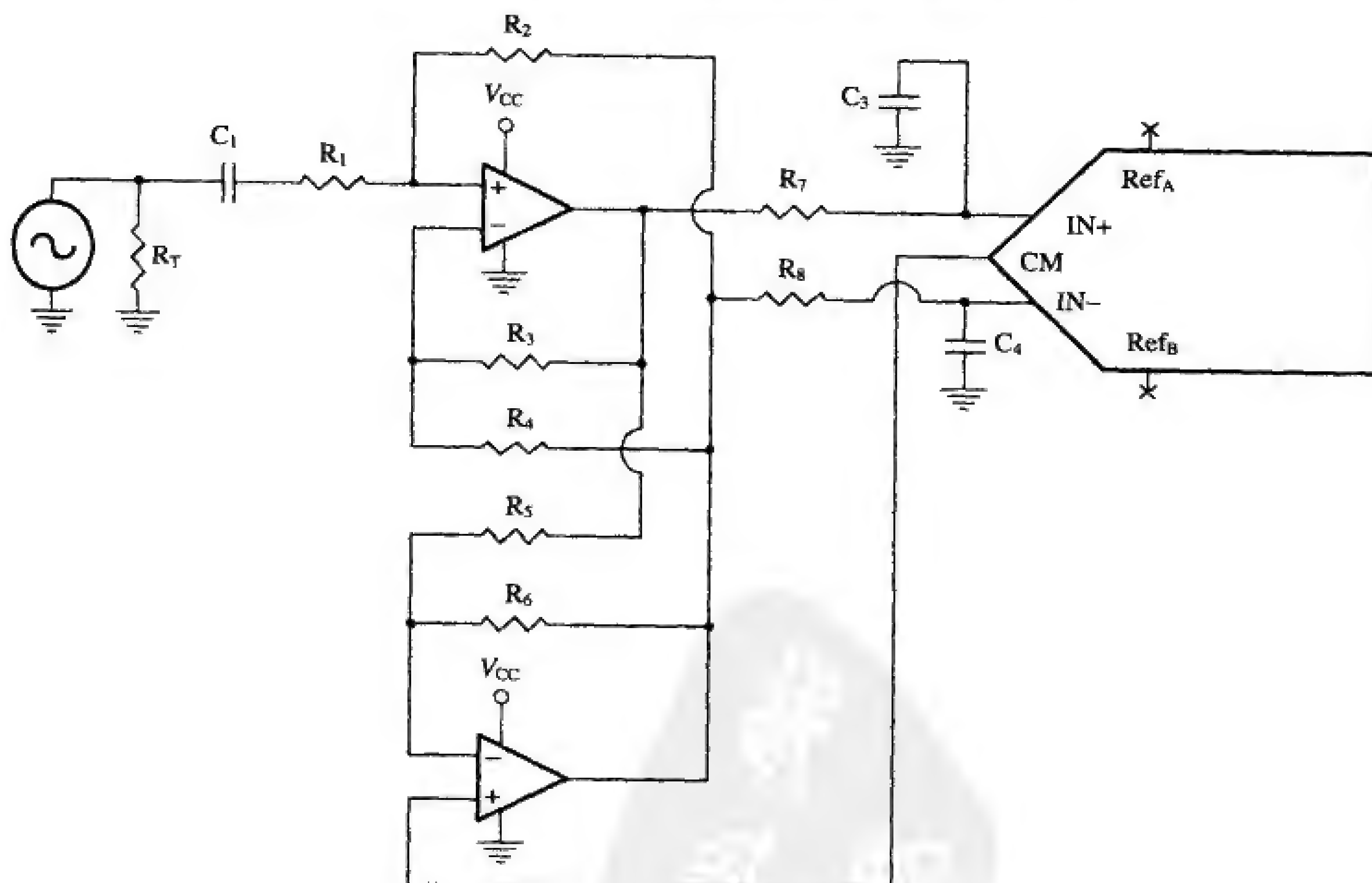


图 15-8 比较常见的、单端转换成全差分的 AC 耦合接口电路

图 15-8 画出了一个比较常见的、不用变压器把单端信号转换成全差分信号的方法。虽然这个电路看起来有点怪异，但它的总体思路是使 IN+和 IN−有相同的延迟，而所用的方法是迫使输入信号的两个相位都必须经过两个运放之后才能到达各自的输出端。这个过程初一看是不易看出的！但我们可以看到，每个放大器都处于另一个运放的反馈环路内。我们可以把这个结构设想为一个反相的运放电路，而增益是通过改变 R_1（对应于 R_G）来调节的，R_2~R_6 都是等值的（对应于 R_F）。如果考虑到 DC 增益的话，这个电路还可以用在 DC 耦合应用中。

268 ~ 269



第 16 章　无线通信：IF 采样信号的调整

Perry Miller 和 Richard Cesari

16.1 引言

高速运放已被广泛用于无线通信系统。这些放大器一般工作在 500MHz 以下的 IF（中频）区，其中的大多数则工作在 25MHz 以下。高速运放的应用包括射频接收机中的滤波电路、IF 放大器、混频电路和带通放大器。

16.2 无线系统

本章将集中讨论无线系统对运放的要求，以及在无线通信系统中把高速运放与 ADC（模数转换器）和 DAC（数模转换器）连接起来的一些技术。本节将给出几个使用运放的例子。

图 16-1 画出了一个双 IF 接收机的例子。这个电路使用了几个不同 IF 频率的中频级，以获得所需的性能。接收机把从天线接收到的 RF（射频）输入信号转换成基带信号。这种系统需要在很宽的信号强度范围内进行接收和操作的能力。系统固有的噪声水平确定了低端的操作极限值，这也是接收机总体性能中的一个关键因素。接收机的性能是以接收机的灵敏度来衡量的。这个灵敏度被定义为在 ADC 输出端上所需要的基带信号功率与由接收机中各电路元件引起的所有不需要信号（包括随机噪声、混叠、失真和本地振荡器产生的相位噪声）的功率总和之比。低灵敏度的接收机可以引起 ADC 输入端上的信号饱和。

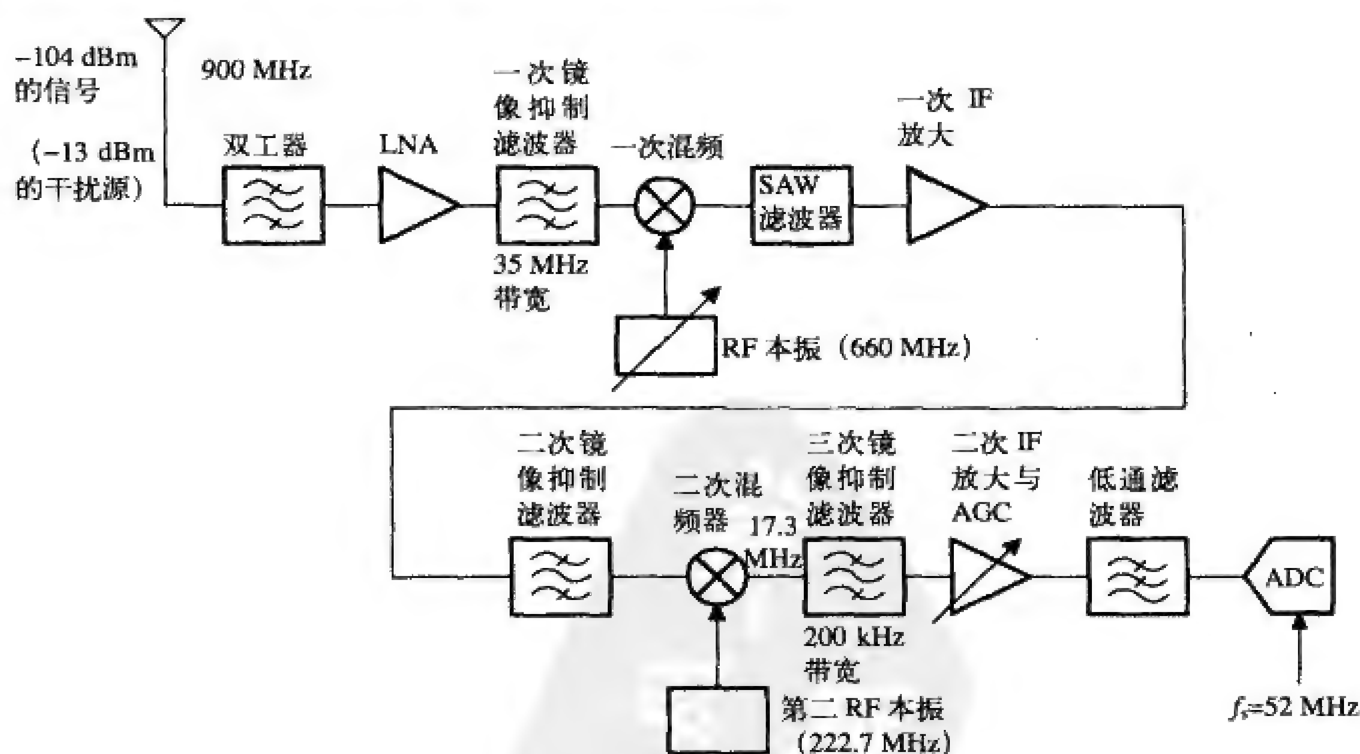


图 16-1　一个典型的 GSM 蜂窝基站接收机框图

图 16-1 中的接收机包括了两个混频级，这使人想起了一种经典的、具有高选择性的超外差接收机。外差操作就是使用一个混频器和一个具有合适频率偏移的 LO（本地振荡器），把 RF 信号经过频率搬移而转换成所需的 IF。其中的 LO 信号电平要比 RF 信号强很多。在图 16-1 中，900MHz 的 RF 信号被天线接收以后，用一个 LNA（低噪声放大器）进行放大。在被 LNA 充分放大以克服噪声水平以后，这个 RF 信号被送入一个提供镜像抑制和足够选择性的 BPF（带通滤波器），然后送入一次混频。

高选择性阻止了邻近频道的能量到达 ADC 的输入端，因而避免了接收机动态范围的下降。邻近频道中的强信号可以在接收机中引起交叉调制项，这可以引起接收机信号的损失。图中的带通滤波器是用 SAW（声表面波）滤波器实现的。SAW 滤波器有非常陡直的通带边缘，而且有最小的通带波动和相位失真。

272

一次混频级依靠 LO 信号对带限的 RF 信号进行下变频，这就在频谱中产生了一系列的新频率，包括和频分量、差频分量和假信号响应。一次 IF 滤波器提供了在混频电路之后的充分的滤波。该滤波器仅选取差频分量而剔除和频分量以及不需要的假信号响应。在把差频分量送入接收机的下一级之后，就可以非常容易地为接收机的正确工作提供所需的增益和滤波。此外，镜像抑制也对 IF（10 ~ 20MHz）的选择提出了要求。假信号响应是在 RF 信号与 LO 信号混频时产生的电源谐波和交调失真的结果。如果不充分抑制，这些假信号响应往往会损毁 IF 信号，并使损毁了的 IF 信号被 IF 放大器接纳为合法的 IF 信号。

一次 IF 放大级降低了一次滤波级对噪声指数损失的影响，并把信号放大到适合于二次混频的电平上。二次混频级的输出被依次加到二次 IF 放大器、AGC（自动增益控制）放大器和后面的低通滤波器，从而产生一个到达 ADC 输入端的 1V 满幅的输入信号。ADC 的功能是对这一基带模拟信号进行采样和数字化。AGC 放大器保证了在接收机信号幅度快速增长时不会使 ADC 饱和。在另一个极端情况下，如果信号功率出现快速下降，AGC 将不使信号品质下降到可接受的水平以下。高速 CFA 通常被用做对 IF 信号的滤波和放大，因为这类运算放大器具有很高的摆速、很宽的频带、很大的动态范围和很低的噪声指数。

在这种类型的接收机中，ADC 是一个关键性元件，它需要大于或等于 40MHz 的采样率和 12 ~ 14 位的分辨率，而且通常是一些采用流水线结构的器件。ADC 的输出信号很大程度上取决于 ADC 的采样率、ADC 和模拟输入信号的非线性以及转换器的最高工作频率。

表 16-1 列出了图 16-1 中典型 GSM 接收机的每一级对系统级预算的贡献。GSM 是用于移动通信的全球系统，是世界上最普及的数字蜂窝通信形式之一。

273

表 16-1　GSM 接收机框图系统的预算

元　件	噪声指数（dB）	增益（dB）	ANF†
双工器	1	−1	1
LNA	1.6	+18	0.516 16
一次镜像抑制滤波器		−2	0.005 17
一级混频器	9.87	−7	0.218 53
噪声滤波器		−2	0.073 63

（续）

元件	噪声指数（dB）	增益（dB）	ANF[†]
一级中频放大器	7.92	+49	1.7957
二次镜像抑制滤波器		−2	4.31E−06
二级混频器	10.8	−7	5.68E−05
二级镜像滤波器		−2	0.0009
二级中频放大器与 AGC	11	+50	2.16E−09
抗混叠滤波器		−2	3.83E−10
ADC	7.63	−2	3.83E−10
总计			3.61（5.7dB）

[†] ANF＝已调整的噪声指数（线性）。

图 16-2 表示了采用 DSP（数字信号处理器）的更灵活的接收机方案。采用 DSP 之后，可以通过改变软件配置而使一个接收机与多个无线系统相连。

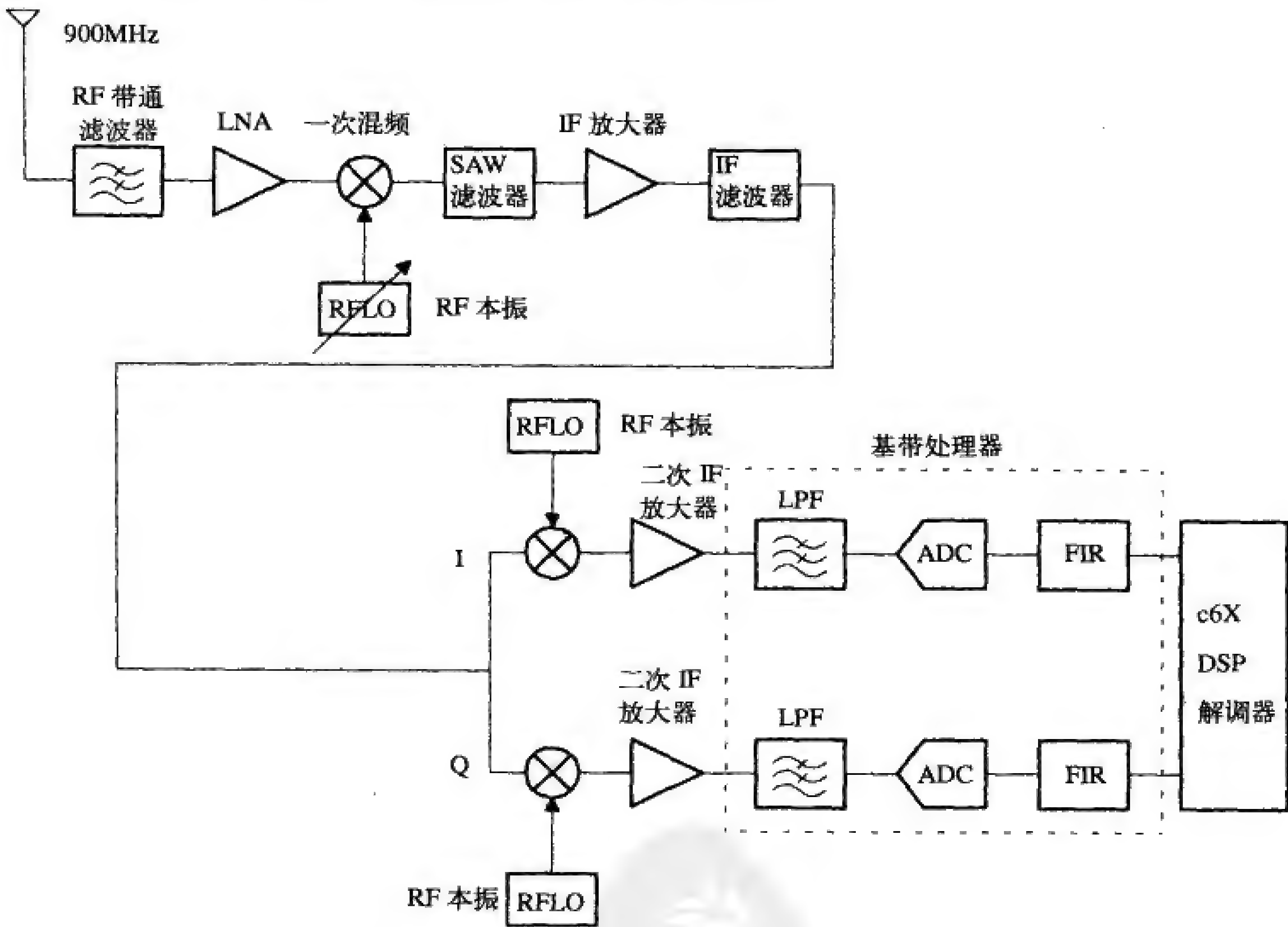


图 16-2 一种软件可配置的双 IF 接收机的实现

图 16-3 画出了一个基本的 WCDMA 发送链，其中使用了一个语音频带的 CODEC（编解码器）、几个运放和一个 DSP 来对音频信号进行数字化和频带限制。数字化的信号然后被压缩成

恰当的数据速率，这个压缩可以用硬件或者用一个置于 DSP 中的软件程序来完成。接下来，对压缩之后的数字化信号加上冗余码（纠错）、加密和恰当的调制形式（对于 WCDMA 使用 QPSK，对于 GSM 使用 GMSK）。在使这个信号通过插值滤波器之后，再送入通信 DAC，如图 16-4 所示。图 16-4 中表示了 8 倍的插值率[1,2]，但也可以使用 2 的其他倍数的插值率，而且这些插值率也是经常使用的。我们假设已调制的位流是一个 3.84MSPS 的 WCDMA 信号，因此，在 8 倍插值率之后，采样时钟频率就变为 30.72MHz。然后由 DAC 把这个已调制的位流转换成模拟信号。这个转换一般是由一对 DAC 完成的：一个用于 I 通道，另一个用于 Q 通道（见图 16-3）。位于 DAC 输出端的重构滤波器通常是一个高阶的贝塞尔或椭圆滤波器，用以对 DAC 输出的模拟信号进行低通滤波。

274 ~ 275

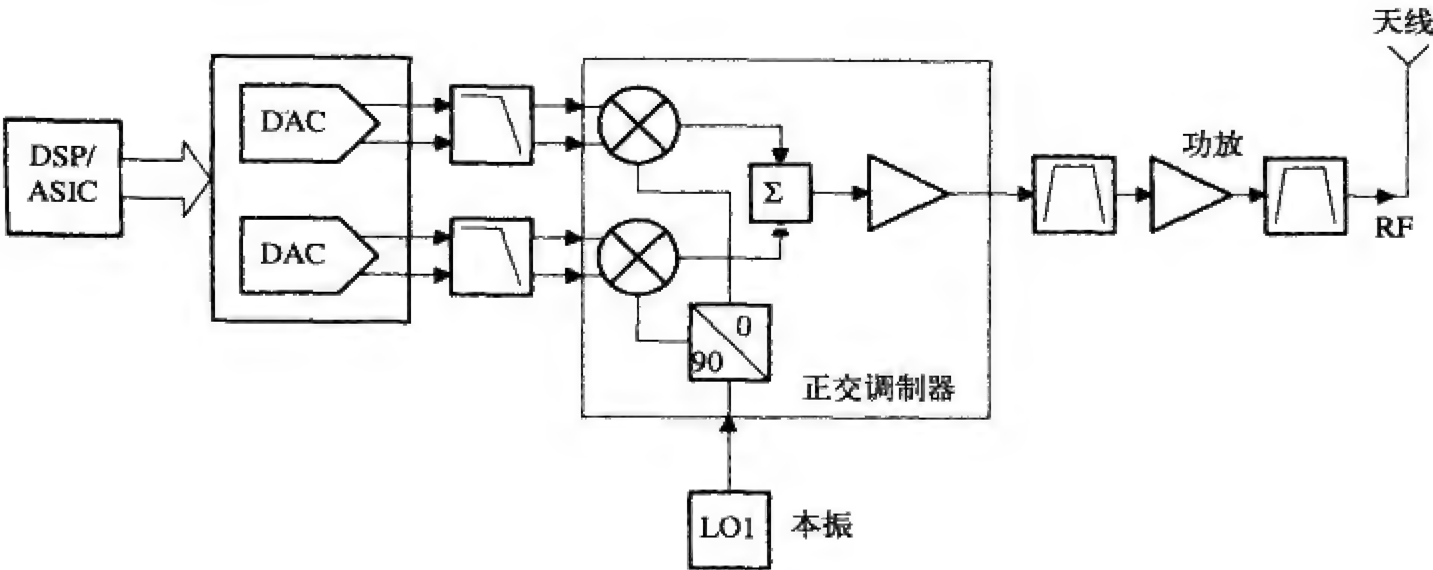


图 16-3　基本的 WCDMA 蜂窝基站发射机框图

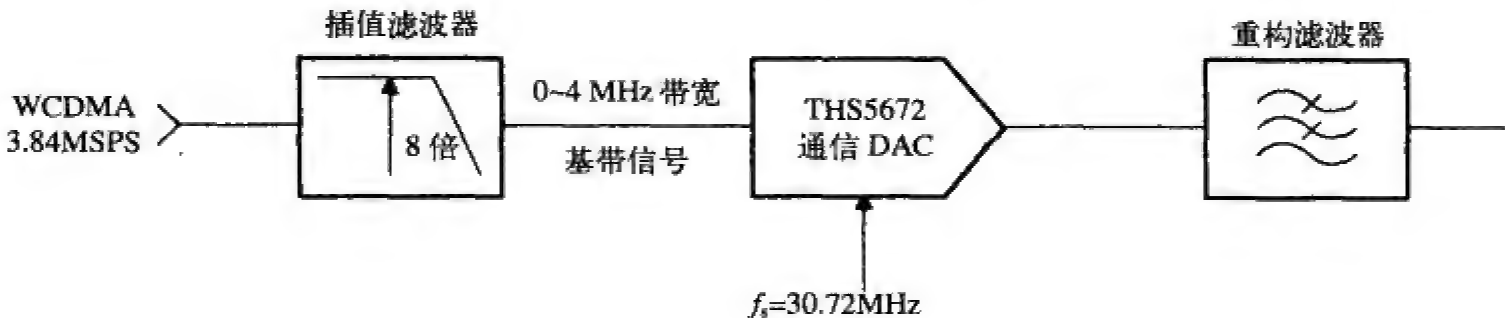


图 16-4　带有插值和重构滤波器的通信 DAC

图 16-3 中的调制器模块把基带的 I 和 Q 信号转换成适当的载波频率，通常是 864MHz。上变频之后的 864MHz 信号用功率放大器（PA）放大到适当的幅度，然后通过天线送入空中或送到附近的无线基站。

RF 功率放大器是一个具有功率增益的大信号设备，它的效率对于 GSM 为 50%左右，对于 CDMA（码分多址）大约为 30%。CDMA 是一种可以在同一频率上允许多个用户同时接入的方法。

16.3 ADC 与 DAC 的选择

在通信应用中，描述转换器静态特性的 DC 非线性指标没有转换器的动态性能那样重要。接收机（总系统）的指标很大程度上取决于 ADC 的下面这些动态参数：ENOB（有效位数）、SFDR（无假信号动态范围）、THD（总谐波失真）和 SNR（信噪比）。在对 RF 或 IF 频率下的基带模拟信号进行精确转换时，我们需要优良的动态性能和快速的采样率。SFDR 指标描述了转换器通带内的谐波特性，它表示了转换器的动态范围。SFDR 与转换器的摆速和输入信号的频率有关。

ADC 的输出信号很大程度上取决于转换器的采样频率和模拟输入信号中的最高频率。在 ADC 的紧前面放置一个低通或带通抗混叠滤波器，可以限制模拟输入信号的带宽。这种带限操作可以保证，当采样频率 f_s 等于模拟输入信号的信息带宽两倍（奈奎斯特采样方式）的时候，原先的模拟输入信号可以用 ADC 的输出数字信号完全地重构出来。那些超过 $f_s/2$ 而不需要的、但有足够幅度的信号可以产生频谱重叠，使所需的基带信号增加失真。当把这种混叠失真与 ADC 非线性所产生的失真相比时，我们一定不允许混叠失真占主导地位。当使用奈奎斯特速率进行采样时，就要对抗混叠滤波器提出严格的要求，这通常需要一个具有陡峭过渡带的 10 阶或更高阶的滤波器。 [276]

用过采样技术（采样率大于奈奎斯特速率）可极大降低对抗混叠滤波器滚降率陡峭度的要求，因而简化了抗混叠滤波器的设计。但是，每当使用过采样时，就要用更高速的 ADC 来对输入信号进行数字化。非常高速的 ADC 可能很贵，而且要消耗相当大的功率（≥ 1000mW）。在一个像无线基站这样的系统中，通常需要大量的 ADC。因此，每个转换器的功耗必须被保持在尽可能的最小值（≤ 400mW）。高分辨率、但采样率较低的 ADC 具有较低成本、较低功耗和较高性能的优点，因而被经常用于某些应用。但在这些应用中，需要采用欠采样或带通采样技术（这就是，在用 ADC 对模拟信号进行数字化时，把采样频率设定为超过奈奎斯特速率 f_s 的一半，但信号的带宽仍然是小于等于 $f_s/2$）。

因此，在把 ADC 用于带通采样技术时，就需要了解转换器在超过 $f_s/2$ 频率区内的动态特性。一般来说，随着 ADC 输入信号频率的增加，ENOB、SNR、SFDR 和谐波性能都会变坏。

进入到 ADC 的模拟信号是无法用有限个离散幅度值来精确表示的，这个情况给 ADC 输出的数字信号引入了量化误差。这种误差通常表示为均方根的量化误差电压：$e_{\text{qns}}^2 = \frac{1}{12} q_s^2$，其中的 q_s 为量化步长。

均方值的量化噪声功率等于 $P_{\text{qn}} = q_s^2 / 12R$，其中的 R 是 ADC 的输入电阻，它的典型值在 600 ~ 1000Ω 的范围内。

像 THS1052 和 THS1265 这样的通信 ADC 通常有 1 ~ 2V 的峰到峰满度范围（FSR）。在一般情况下，无线系统依靠了 50Ω 的输入与输出端接技术，因此，ADC 的输入也被做成像 50Ω 那样。 [277]

基于上述假设[①]，一个 12 位、65MSps 的 ADC（THS1265）的量化噪声功率可以计算为等于-73.04dBm。

对于一个噪声受限的接收机，接收机的噪声功率可以计算为给定接收机带宽内的热噪声功率与接收机噪声指数（NF）[3]之和。

在 200kHz 带宽（GSM 信道）、25°温度和 4 ~ 6dB 噪声指数的条件下，接收机的噪声功率为-115dBm。因此，要想把接收机的噪声提升到量化噪声的功率水平，还需要 42dB 的增益。

在图 16-1 中，GSM900 信号处于-104dBm（GSM900 的一个规范，它规定了原始误码率必须等于或大于 1%时的最小可用信号），因此，由热噪声分量引起的、在基带内或者在转换器输出端上的信噪比可以计算为 $SNR_{thermal} = E_b/N_0 = -104\text{dBm} + 115\text{dBm} = 9\text{dB}$。

从测试曲线和标准曲线[4]可以看出，为了达到 GSM 系统 1%的原始误码率（BER），就需要在基带内有一个 9dB 的 SNR（用热噪声和 ADC 噪声之和算出）。

处理增益（process gain）G_P 被定义为：

$$G_P = \frac{f_s}{BW} = \frac{52\times10^6}{200\times10^3} = 2.6\times10^2 = 24.15\text{ dB} \tag{16-1}$$

式中，GSM 的信道带宽 = 200kHz 以及 ADC 的采样频率 f_s = 52MHz。

转换器的基带内噪声应该比射频噪声（热噪声 + 处理增益）好很多。而且，热噪声这一项只能使系统达到参考误码率。因此，转换器噪声（基带内）= SNR_{adc} + 处理增益 G_p。

ADC 的 SNR_{adc} 应该比热噪声分量 $SNR_{thermal}$（+9dBm）优出 20 ~ 40dB。在本例中，ADC 的 SNR_{adc} 被选择为优出热噪声分量 $SNR_{thermal}$（9dB）37dB。

换句话说，如果希望转换器的 SNR_{adc} 优出热噪声分量（$SNR_{thermal}$）37dB，那么，基带转换器应该选择为 9 + 37dB = 46dB。

278

这样一来，总噪声 N_{sum} = 热噪声 N_t + 转换器噪声 N_{conv}。因此，噪声与信号之比为：

$$\frac{N_{sum}}{S_{GSM}} = \frac{N_t}{S_{GSM}} + \frac{N_{conv}}{S_{GSM}} = \frac{1}{10^{0.9}} + \frac{1}{10^{4.6}} \tag{16-2}$$

或者说，信噪比 S_{GSM}/N_{sum} = 7.942（线性），即 8.999dB。

这表示，当信号处于最小灵敏度电平时，转换器噪声中的热噪声分量只能使基带 SNR 变坏 0.001dB（9.000dBm－8.999dB）。

当 f_s = 52MSps 时，为容纳 GSM900 信号而需要的转换器 SNR_{adc} 是 46－24.15dB = 22dB。

所以，为了容纳 GSM900 信号的 ADC 有效位数是：

$$\text{ENOB} = \frac{\text{SNR} - 1.76}{6.02} \tag{16-3}$$

因此，GSM900 信号需要 4 位[②]。

① ADC 量化噪声功率的假设。——译者注

② 式（16-3）中的 1.76 dB 是由于在计算信噪比时使用了正弦波的原因。——译者注

假设三次镜像抑制滤波器使干扰源衰减 50dB，干扰源就从–13dBm 下降到–63dBm，或者说，高出 GSM 信号 40dB。因此，为容纳干扰源所需的位数是(40dB)/(6dB/位) = 6.6 位。

所以，容纳干扰源大约需要 6 位，再加上用于相长干扰的 2 位余量，总共 8 位。这样，对 ADC 的要求是 4 位用于 GSM 信号，加上 8 位用于干扰源，总计是 12 位（见图 16-5）。

279

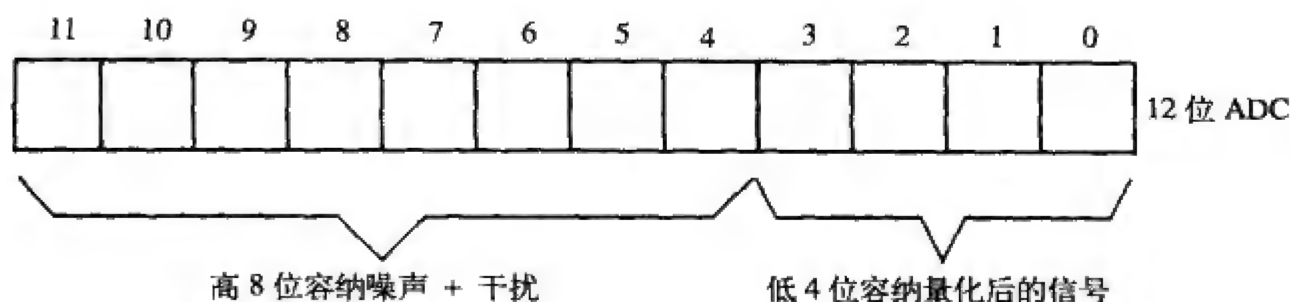


图 16-5 GSM 信号对 ADC 的要求

从上面的分析可知，GSM 信号位于 ADC 的 1V 满幅以下的 8 位或 48dB（8 位 ×6dB/位 = 48dB）的地方。具有 50Ω 端接的 ADC 的满幅输入功率可以计算为：

$$\frac{V^2}{R}=\frac{(1)^2}{50}=2\times10^{-2}=13\text{ dBm}\quad(\text{满幅，即 } FSR) \tag{16-4}$$

因此，由 GSM 信号使用 4 位可以得出 13dBm – (8 位 ×6dB/位) = –35dBm，这是在干扰源满足 GSM 规范下的最小可用的 ADC 输入信号功率。如果不存在干扰源，那就应该把信号电平选择为 ADC 满幅以下大约 20dB，也就是–8dBm，以便容纳相长干扰和 ADC 的任何大信号输入，而这种大信号输入可以是由于在 AGC 改变增益过程中的短时间漂泊不定的增益所引起。因此，对于 GSM 规范所规定的最小可用信号，在没有干扰源时被从–104dBm 放大到–8dBm，在有干扰源时被放大到–35dBm。

对于图 16-1 中那样的实际接收机，我们必须使用 AGC，以便在保证峰值功率不超过 ADC 满度范围的同时，还保证 1 个 LSB 代表了均匀噪声输入。

示于图 16-1 的接收机框图使用了一个相当大带宽（100 ~ 550MHz）的高速通信 ADC，以便把基带信号转换成可以被 DSP 处理的高速并行数据流。为了使 ADC 能够精确地把基带模拟信号转换成数字信号，这个转换器必须有非常好的分辨率和动态性能。

图 16-1 所示的信号通路需要 95dB 的增益才能把–104dBm 的 GSM 信号提升到–9dBm（等效于 50Ω 电阻上大约 0.112V 的峰到峰电压），其中包含了为滤波器和混频器的损失而留出的余量。通常，这个增益是在 RF 和基带之间平分的，但基带增益的成本比较低，功耗也比较低。LNA 可以提供 18dB 的增益，在经过滤波和电缆损耗之后，这个增益变为大约 16dB，而混频器提供了–7dB 的转换增益（或损失）。

现代的通信 DAC 实际上是一种对频域性能优化了的、互相匹配的电流源阵列。为了能同时处理强、弱两种信号，通信 DAC 需要有很宽的动态范围。其中最受关注的动态指标有 SFDR、SNR、THD、IMD（双音交调失真）、ACPR（邻近频道功率抑制能力）和稳定时间。

除了这些指标以外，像 INL（积分非线性）和 DNL（微分非线性）这些 DC 参数也是很重

要的，因为这两个参数会影响到 SFDR 参数。其中的 DNL 误差只出现在转换器传递曲线的某些
280
点上。INL 和 DNL 误差表现为输出频谱中的假信号成分，可以损坏 DAC 的信噪比。

用一个在 50MSps 采样率下的 5MHz 单音作为输入时，12 位和 14 位 DAC 的典型的 SFDR 数据范围是 75 ~ 80dB。为了防止邻近频道之间的相互干扰，DAC 必须有很好的 SFDR 指标。通信 DAC 一般有差分输出，而且使用了电流模式的结构，以使 DAC 有更高的输出更新率。

16.4 影响运放选择的因素

IF 放大器和滤波器可以用分离元件来构建，不过，现在的大多数应用都使用了集成电路。我们一般使用高速宽带运放来做缓冲放大器，把它们用在 LO 电路、ADC 的前端和 DAC 的输出、ADC 和 DAC 的外部电压基准源电路以及 AGC 放大器和抗混叠电路中。工作在 IF 频率下的运放，比如图 6-1 中的 AGC 放大器，必须有很大的增益控制范围。放大器能够多好地兼顾处理大、小信号，是对放大器动态范围的一种衡量。电流反馈运放可以用于除了抗混叠滤波器和重构滤波器以外的任何地方。这种运放必须有一个几乎从 DC 直到至少 500MHz 的平坦的增益响应。而在这之后，可以使用一个具有缓慢滚降响应的滤波器。此外，为了防止信号的分散，这些滤波器必须有很好的相位响应，也就是说，需要一个线性的相位响应。

当用于无线通信系统时，有几个因素会影响对电流反馈放大器（CFA）和电压反馈放大器（VFA）的选择。

- ADC 和 DAC 的分辨率。
- ADC 和 DAC 的动态指标。
- 工作频率。
- 信号的类型。
- 电源电压。
- 成本。

在图 16-1 和图 16-3 所示的接收机和发射机电路中，SFDR 和 IMD 是 ADC 和 DAC 的关键参数，因而最影响运放的选择。这些通信电路对运放的最低要求是，在工作频率下测得的运放的 SFDR 或 THD 参数应该比转换器的 SFDR 优出 5 ~ 10dB。一个完美的 12 位 ADC 的 SFDR
281
是 72dB。因此，位于 ADC 前端的运放应该有 77 ~ 82dB 的 SFDR（或 THD）。

当运放被用做缓冲放大器时，必须以非常高的精度来忠实地重建输入信号。这就要求放大器是针对稳定时间而设计和优化的。当用于驱动 ADC 模拟输入时，运放必须有快速的稳定时间，因为只有当运放的输出电压稳定到终值的 1 个 LSB 以内时（这一时间区间是由采样率设定的），ADC 才可以精确地对模拟输入信号进行数字化。所以，放大器的稳定时间决定了在给定精度下的最大数据传输率。例如，当要求稳定到 ADC 满度范围的 1 个 LSB 以内时，就意味着稳定精度要达到 ADC 的±1/2LSB。因此，一个 12 位 ADC 就要求运放的输出稳定到终值的 $1/(2 \times 2^{12}) = 1.22 \times 10^{-4}$，也就是终值的 0.0122%。而一个 1V 满幅范围的 12 位 ADC 的 LSB = 244μV。表 16-2 给出了与前面的接收机和发射机框图相关的稳定时间和运放其他重要参数的数值，表中的运放动态参数指出了在噪声、SFDR、摆速、带宽等方面达到优良性能所需的

参数范围。

282

表 16-2 高速运放的要求

参数	参数值
噪声电压	2.7 ~ 8 $nV/\sqrt{Hz}$
噪声电流	1 ~ 30 $pA/\sqrt{Hz}$
THD	70 ~ 95dBc
摆速	260 ~ 3500V/μS
小信号带宽	200 ~ 600MHz
大信号带宽	⩾ 100MHz
共模输入电压	3V
电源电压	±5V
稳定时间	8 ~ 20ns
输出电流	40 ~ 100mA
输出阻抗	⩽ 20Ω
PSRR	–60dB
CMRR	–70dB
输入失调电压	10mV（典型值）

工作在±5V 电源下的运放一般有 6 ~ 8V 的共模范围。单电源运放往往只能处理小得多的电压范围。在有些通信应用中，面对很大的信号摆幅范围，却只有很窄的线性操作区。除了轨到轨运放以外，大多数运放的摆幅只能达到正电源电压以下的 1 ~ 1.5V。在一般情况下，信噪比、摆速和带宽都会由于器件工作在很低的电源电压下而变坏。

在选择电流反馈放大器时，我们必须要有器件的增益和带宽两条曲线。需要这样两条曲线，是因为对于电流反馈放大器来说，常见的环路增益与带宽之间的比例关系不再成立。

16.5 抗混叠滤波器

接收机通道（见图 16-1）中的假信号影响表现为 ADC 基带信号中的高频噪声。我们必须阻止这些假信号（$>f_s/2$）进入 ADC（以奈奎斯特速率 f_s 采样），否则，假信号会引起 ADC 输出中的混叠误差。

我们可以在 ADC 的紧前面使用一个恰当的抗混叠低通模拟滤波器，以阻止所有能够引起混叠的频率分量进入 ADC。抗混叠滤波器的截止频率 f_c 应该设置到等于所需的最高基带信号频率 f_{max}，这就是，$f_c = f_{max}$。根据采样定理，以奈奎斯特速率采样时的 ADC 的最低采样频率是 $f_s = 2f_{max}$。这就保证了原先的基带或 IF 信号可以完全用 ADC 的数字输出信号来重构。此外，我们还必须知道，只有频率响应具有*砖墙*（brickwall）形状的抗混叠滤波器，才可满足采样定理的全部要求。但实际滤波器从截止频率到阻带的滚降都是比较缓慢增加的，因此，ADC 的采样率一般总要稍微高于 $2f_{max}$。

抗混叠滤波器必须把通带以外那些可以产生混叠的信号减到小于 ADC 的 1 个 LSB，因而

不会对基带信号或 IF 信号的带内分量增加任何失真，也不使混叠误差在与 ADC 的非线性失真相比时成为主导成分。通常，ADC 中的频谱重叠（混叠）是由下列因素决定的。

- 所需信号的最高频率。
- 采样率。
- ADC 的分辨率。

283

所需信号中的最高频率确定了滤波器的截止频率。例如，我们对输入信号用 12 位的精度进行采样，而且采样频率设定为 52MHz。这时，如果 IF 信号是 17MHz，那么，滤波器的截止频率可以选择为−3dB 的 18MHz。我们要求所有高于奈奎斯特频率[①]的分量都被衰减到小于或等于 1/2LSB。但一般来说，只有那些幅度超过 ADC 分辨率限度[②]的频率成分才会引起混叠问题[③]。参照图 16-7 中的情况，可以确定出引起混叠的最低频率是 $f_{alias} = (52 - 17)\text{MHz} = 35\text{MHz}$，因此，频率滚降的范围是从 18MHz 到 35MHz（大约一倍频），而所需的衰减是 72dB（12 位 ADC）。这就必须使用一个非常高阶的滤波器才能完成这个任务。但实际的抗混叠滤波器通常被限制在五阶或六阶，这是由于放大器的带宽、相位裕度、电路布图中的分布参数、电源电压和元件容差等因素的限制。应该知道，当滚降越来越陡的时候，通带内的纹波和相位失真也随之增加。

对于通信应用，线性相位特性和增益精度（很低的通带纹波）是很重要的。而我们通常把切比雪夫或椭圆（或称 Cauer）滤波器用做抗混叠滤波器。

为了取得良好的瞬态响应或使复杂的信号保持高度的相位一致性，就必须使用线性相位的滤波器（贝赛尔滤波器）。

THS4011 和 THS4021 这两个电压反馈运放是这一例子中实现抗混叠滤波器的很好选择。此外，设计中使用的电容和电阻的品质对于抗混叠滤波器的性能也是很关键的。

16.6 通信 DAC 的重构滤波器

现代的通信 DAC 实际上是一种对于频域性能优化了的、相互匹配的电流源阵列。这种 DAC 的最重要的动态性能是 SFDR、SNR、THD、IMD、ACPR 和稳定时间。由于 INL 和 DNL 这两个 DC 参数也会影响到 SFDR 参数，所以，INL 和 DNL 参数也是很重要的。在以 50MSps 采样率下的 5MHz 单音作为输入信号时，一个 12 ~ 14 位 DAC 的典型的 SFDR 数据是在 75dB 到 80dB 之间。为了防止邻近频道之间的相互干扰，DAC 必须有良好的 SFDR 指标。

通信 DAC 一般采用差分输出，而电流模式的结构可以使 DAC 的输出有更高的更新速率。

284

图 16-4 中画出了一个位于 DAC 之前的插值滤波器和一个位于 DAC 输出之后的重构模拟滤波器。插值滤波器是一个数字滤波器，它的系统时钟频率是滤波器输入数据流时钟频率的整数倍。这种滤波器的功能是用来降低 DAC 通带内的混叠镜像成分。这就使位于 DAC 输出端的重

① 奈奎斯特频率是指信号中的最高频率，所以它等于奈奎斯特速率的一半。——译者注

② 1 个 LSB。——译者注

③ 这一点过于乐观，因为 ADC 的操作对象是波形，而非频率。——译者注

构滤波器的工作变得简单。我们实际上是利用插值滤波器来对输入数据进行圆滑处理，而插值滤波器输出波形的频率是与输入频率一样的。图 16-6 表示了插值滤波器的输出。DAC 的时钟频率是与插值滤波器的时钟频率相同的，因此，DAC 输出信号的频谱是以采样率的整数倍而重复出现，而且会随采样率的增加而变得越来越分开。如果这些重复的 DAC 输出频谱分离得越开，那么，后面的重构滤波器的衰减特性就越不需要那么陡峭。这样，就可以使用一个从通带到阻带的滚降不需要很陡峭的、比较简单的重构滤波器，同时又能保证不会因混叠而增加任何失真。图 16-4 中的系统时钟是 30.772MHz（3.84MSps × 8）。图 16-7 表示了作为重构抗混叠滤波器所必需的衰减特性。

285

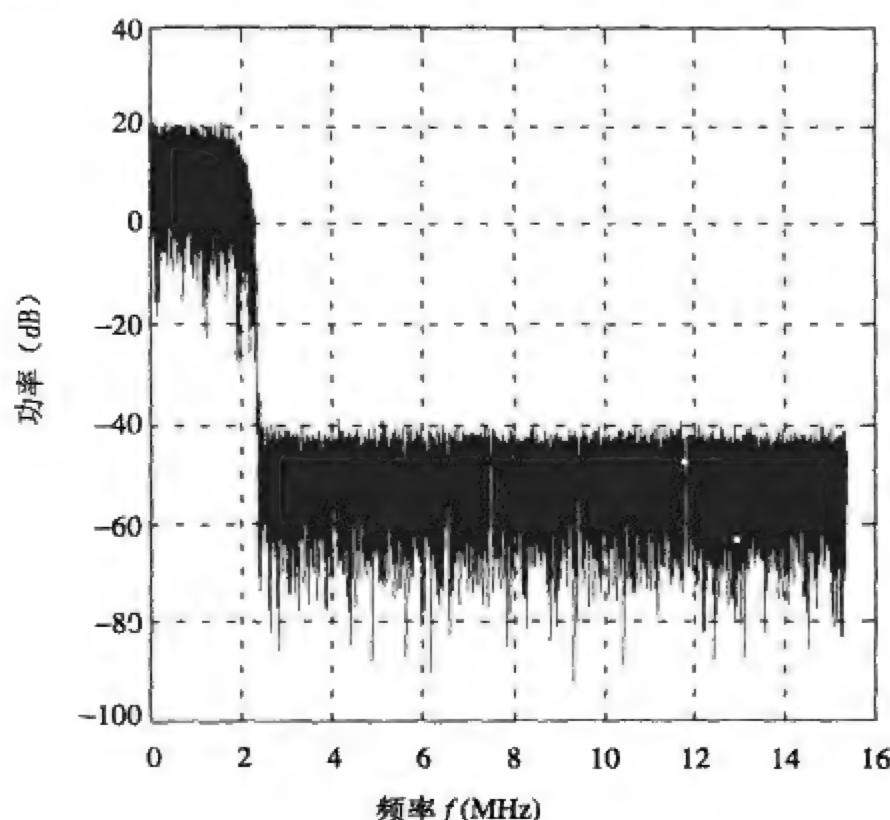


图 16-6 QPSK 功率谱密度，未使用升余弦窗函数，WCDMA

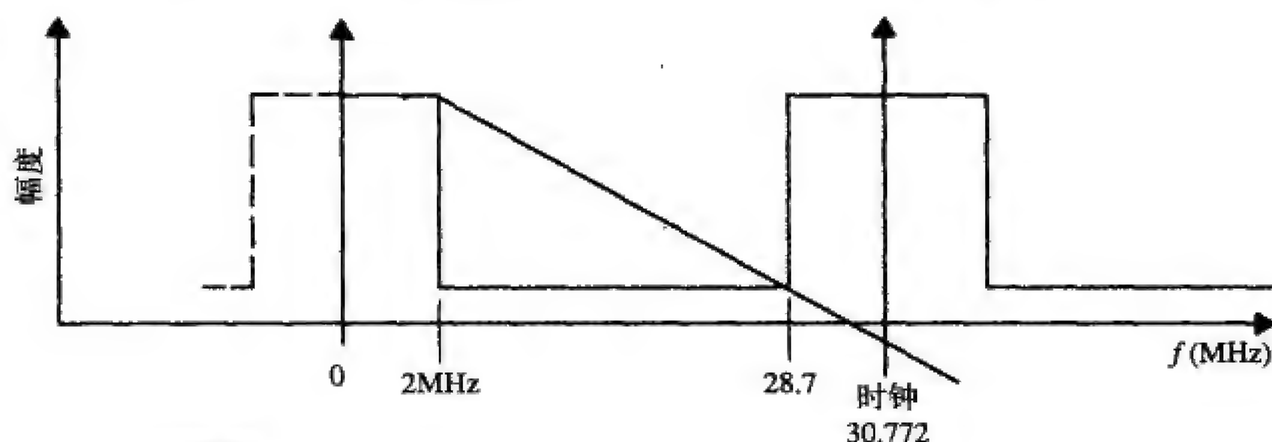


图 16-7 重构滤波器的特性

图中的混叠频率为 $f_{alias} = (30.7 - 2) = 28.7\text{MHz}$，所需的衰减是 84dB（14 位 DAC）。我们可

以用一个三阶的椭圆或贝赛尔抗混叠低通滤波器来满足这个衰减要求。这两种类型的高阶滤波器，在 DC 到几乎等于采样频率一半的频带内，都具有相对比较平坦的响应，在这之后是一个陡峭的下降。但这个方法尚没有对 sin*x*/*x* 函数的幅度下降提供任何校正，而这个幅度下降是由 DAC 本身的采样保持操作产生的。

使用简单重构滤波器的另一个折中方法是，在把输入数字量转换成模拟信号时使用速度更快的 DAC。

图 16-8 中画出了一个一阶的重构（低通）滤波器，它由一个配置成单位增益的高速差分放大器组成。DAC 的输出用 50Ω 端接。图 16-8 中滤波器的电容值由下式给出：

286

$$C_{fb} = \frac{3.1827\times10^{-4}}{\frac{f_{clk}}{2}} \tag{16-5}$$

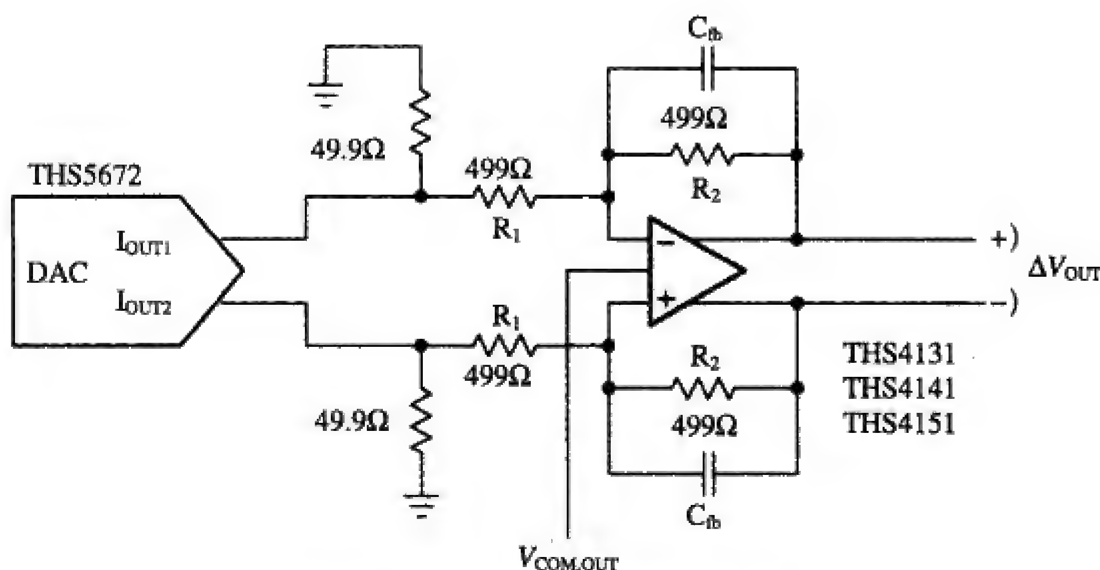


图 16-8 一个单极点重构滤波器

16.7 用于 ADC 和 DAC 的外部 V_{REF} 电路

图 16-9 示出了一个运放电压跟随器电路，这个电路经常被用做与外部精密电压基准源的接口电路，然后由这个接口电路向 ADC 和 DAC 提供外部基准电压（关于 ADC 和 DAC 系统中使用的电压基准电路的更详细的讨论，可参阅相关文献，例如 Miller 和 Moore[5,6]）。图中的 V_{IN} 是精密电压基准源的输出，比如，Thaler 公司的 VRE3035 就是这样一种精密电压基准源。低通滤波器（由 C_1 和 R_1 构成）对来自基准源和运放缓冲器的噪声进行滤波。滤波器的−3dB 转折频率是 $1/2\pi C_1R_1$，这个电路的传递函数可以写为式（16-6）：

$$\frac{V_O}{V_{IN}} = \frac{(1+sC_2R_2)}{\left(s^2+\frac{sC_2R_2}{C_1C_2R_1R_2}+\frac{1}{C_1C_2R_1R_2}\right)C_1C_2R_1R_2} \tag{16-6}$$

其中有一个零点在 $s=-1/C_2R_2$。

在 $C_2R_2 = 2C_1R_1$ 的近似假设下，我们可以利用分母中的多项式解出频率响应中的复数极点 P_1 和 P_2。这两个解分别是[①]

$$P_1 = -\frac{1}{2C_1R_1} + \mathrm{j}\frac{1}{2C_1R_1} \tag{16-7}$$

$$P_2 = -\frac{1}{2C_1R_1} + \mathrm{j}\frac{1}{2C_1R_1} \tag{16-8}$$

287

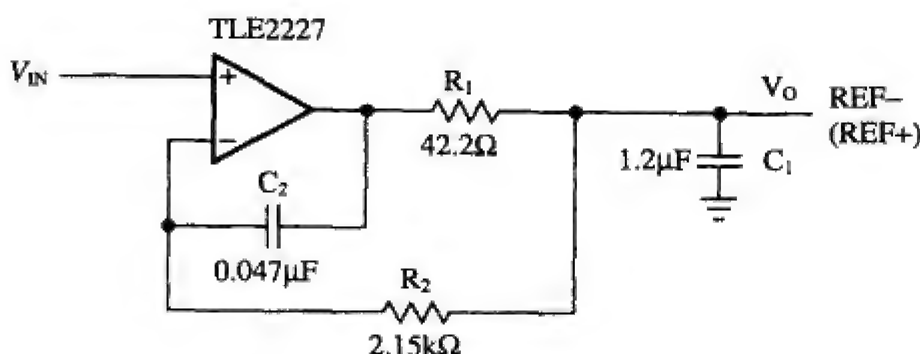


图 16-9 电压基准源的滤波电路

传递函数分子中的零点改善了电路的相对稳定性。电阻 R₂ 的值要相当小，因为有一个很小的偏流流过这个电阻，并由此引起 DC 误差和噪声。R₁ 的阻值从 10Ω 到 50Ω。由电容 C₁ 引起的任何很小的漏电流都会流过 R₁。但由于电阻 R₁ 位于反馈环路之中，所以，在 R₁ 上生成的电压降要除以环路增益。在所有实际应用中，跨越在 C₂ 上的电压为 0V，所以，这个电容所产生的漏电流是可以忽略的。

下面是一个带宽等于 3kHz 的滤波器的设计例子：

选择 $C_1 = 1.2\mu F$ 和 $R_1 = 42.2\Omega$。

在选定了 C_1 和 R_1 之后，电容 C_2 的值可以近似地估算为等于 C_1 值的 4% ~ 5%（$C_2 = 0.047\mu F$），而电阻 R_2 可以利用近似式 $C_2R_2 = 2C_1R_1$ 来计算（$R_2 = 2.15k\Omega$）。

对这个电路计算出的−3dB 带宽是 3.1kHz。这个值与图 16-10 中的电路频率响应曲线是相符的。该电路结构在用做驱动大电容负载时是很好的。

288

图 16-11 画出了一个外部基准源电路，它可以用来对 ADC 的满幅范围进行宽范围的调节。电阻 R_{281} 和 R_{282} 在电路中起到两个作用。

- 组成了用以使噪声滚降的低通滤波器的一部分。
- 使 ADC 基准电压输入端上的负载电容与该缓冲器运放的输出端相隔离。

图 6-11 中的电位器 R_{247} 为图 16-12 中的差分放大器设定了外部共模电压 V_{OCM}。

① 式（16-7）与式（16-8）中虚部应为 $\pm\mathrm{j}\sqrt{3}/2C_1R_1$。——译者注

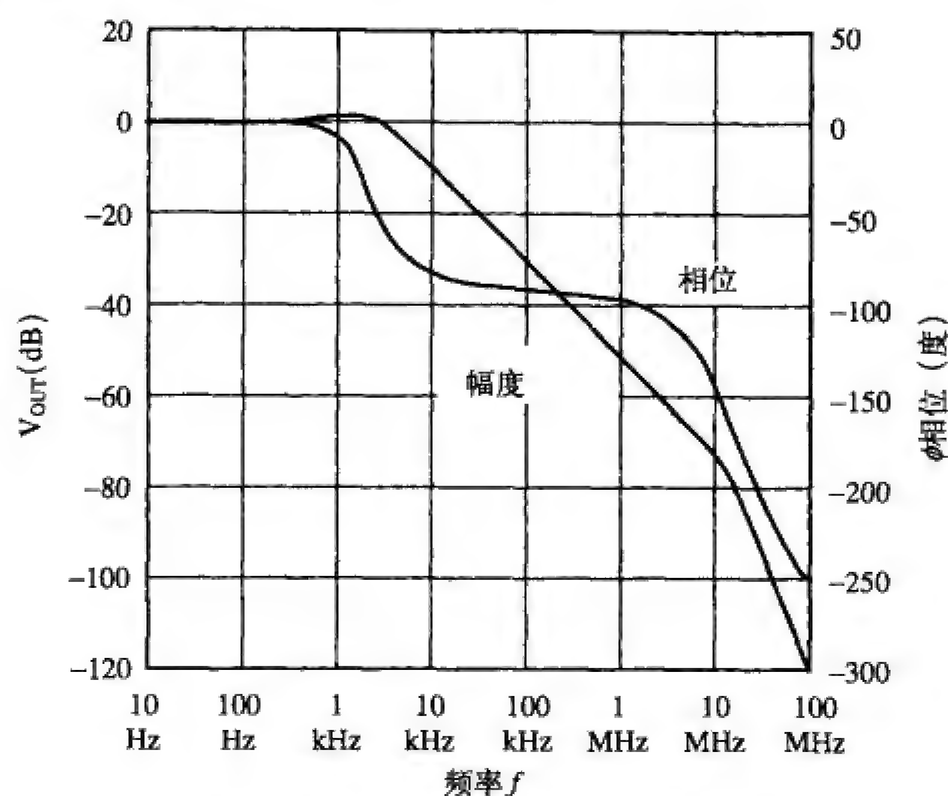


图 16-10　电压跟随器的频率响应曲线

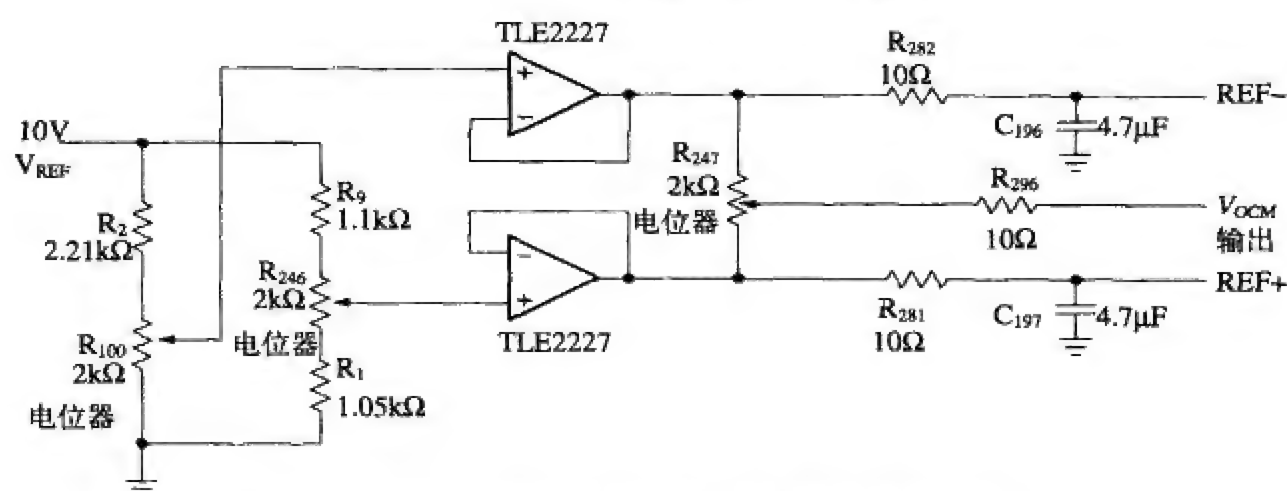


图 16-11　用于 ADC 和 DAC 的外部电压基准源电路

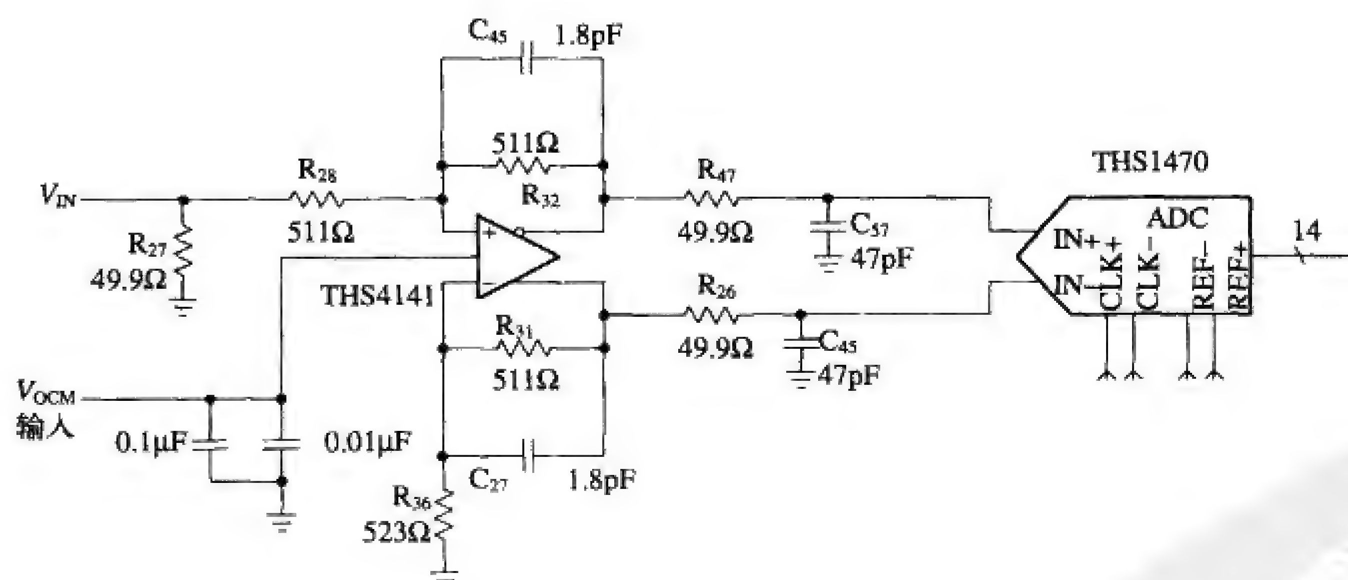


图 16-12　单端转换成差分输出的驱动电路

16.8 高速模拟输入驱动电路

大多数的通信 ADC 都有差分输入电路，而且要求使用正确的差分输入信号来驱动这些 ADC。这样的驱动电路通常是用 RF 变压器或者高速差分放大器实现的，其中的高速差分放大器应该有很大的带宽、快速的稳定时间、很低的输入阻抗、很好的输出驱动能力和 1500V/μs 左右的摆速。这种差分放大器一般被连接成增益等于 1 或 2，而且主要用来对单端模拟输入信号进行缓冲，并把它们转换成差分输出信号。像交流哼声、噪声、DC 分量和谐波电压这些不需要的共模信号，一般都会被衰减或抵消掉。增益只限于所需的、幅度经常在 1～2V 范围内的差分信号。

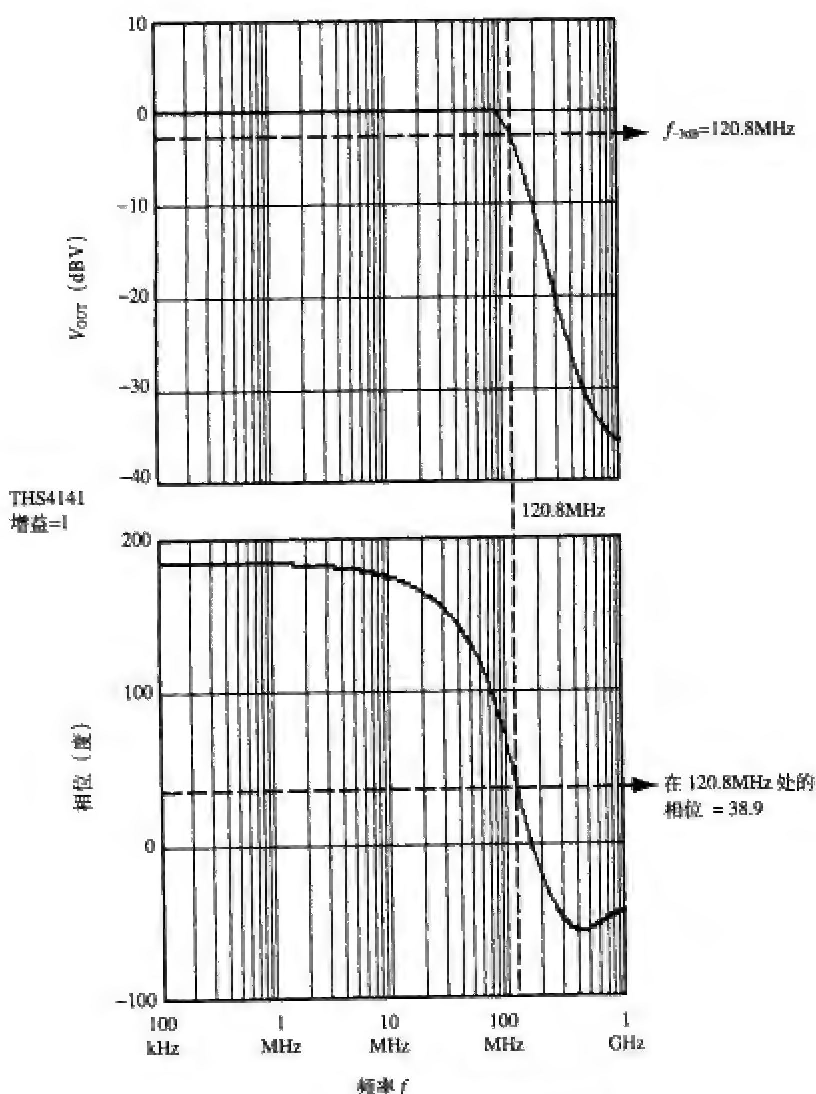


图 16-13 差分放大器的闭环响应

图 16-12 所示的模拟输入驱动电路采用了一种双极互补（BiCom）的 THS4141 器件。BiCom 可以在很宽的频率范围内提供快速的线性操作，而且有很宽的电源电压范围，但要比 BiCMOS 器件稍微多消耗一点电流。这个电路的闭环响应示于图 16-13，在放大器输出端上测得的–3dB 带宽为 120MHz。模拟输入信号 V_{IN} 是通过 AC 耦合到 THS4141 的①，而 DC 电压 V_{OCM} 是由外部加入的输入共模电压。我们对 R_{47} 与 C_{57} 以及 R_{26} 与 C_{45} 这两组元件进行了选择，以使其满足所需的频率滚降。如果输入信号的频率大于 5MHz，那就需要使用较高阶的低通滤波技术（三阶或更高），以降低运放固有的二次谐波失真分量。

图 16-14 为一个 AC 耦合的单端模拟输入驱动电路的设计实例。该电路使用了一个 THS3201 电流反馈运放，最高可以工作到 975MHz。这个放大器被连接成一个增益等于 2 的同相放大器，它的增益等于 $1 + R_4/R_3$。在电流反馈放大器中，放大器的带宽和频率响应的形状是由反馈电阻确定的，而反馈电阻同时还确定了电路的增益。所以，R_4 和 R_3 是不能随意取值的。

图 16-15 和图 16-16 画出了当增益等于 2 和 $R_3 = R_4 = 619\Omega$ 时的频率响应曲线。R_4 影响到了放大器的带宽和频率响应的峰值。R_3 对带宽和频率响应峰值没有影响，它只影响到增益。从图中可知，–3dB 的带宽是 520MHz。增加 R_4 的阻值会使带宽减小。反之，降低 R_4 的阻值会使带宽增加，但付出的代价是增加了 AC 响应中的峰值。

图 16-16 中的相位曲线表现出相当线性的相移特性（即平坦的群延迟响应），因此，放大器的输出应该呈现极好的信号重现。

与电压反馈放大器不同的是，电源电压会影响电流反馈放大器的带宽。例如，把 THS3201 的电源电压从±5V 降低到±2.5V，带宽就从 975MHz 减小到 350MHz。

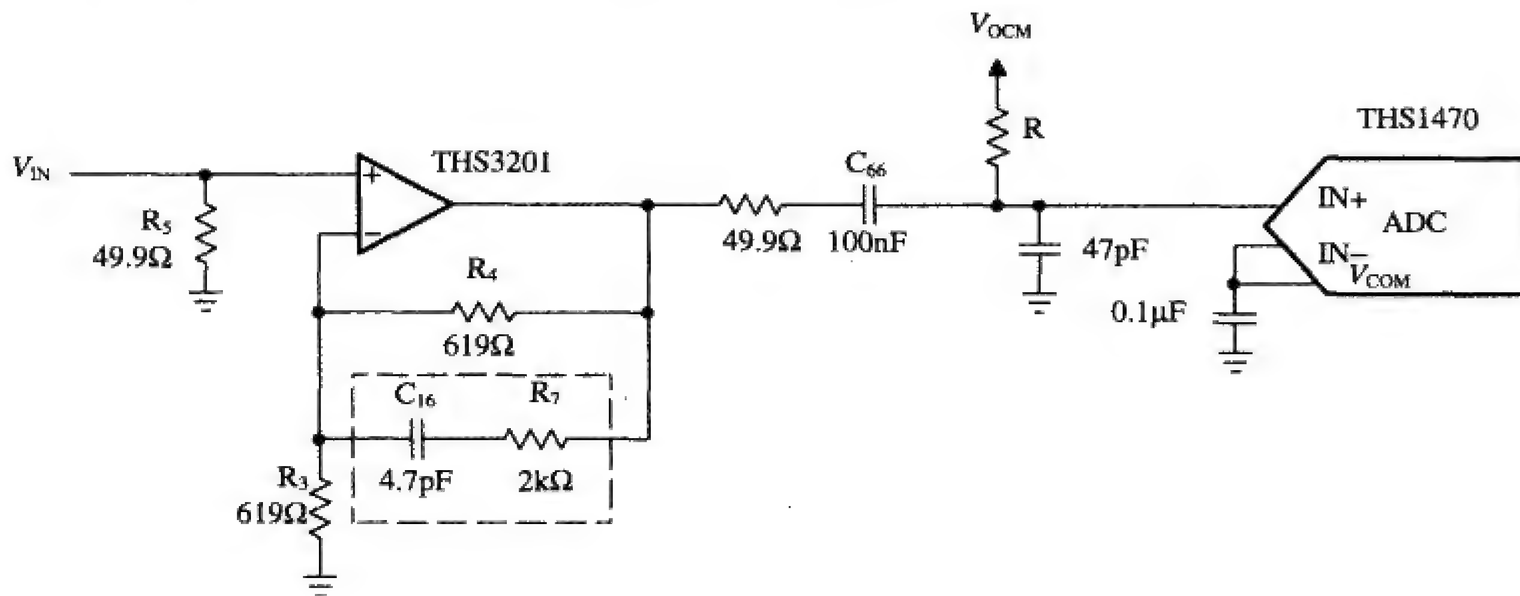


图 16-14 ADC 的单端输入驱动电路

① 图中不是这样。——译者注

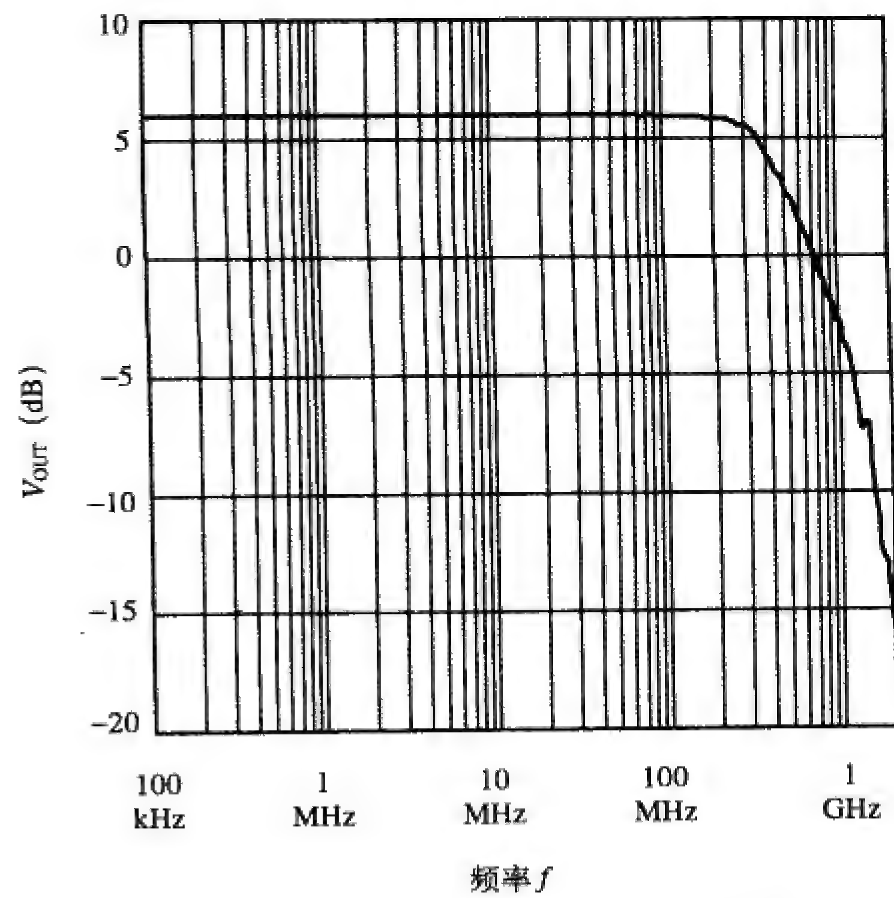


图 16-15 THS3201 的增益与频率的关系曲线

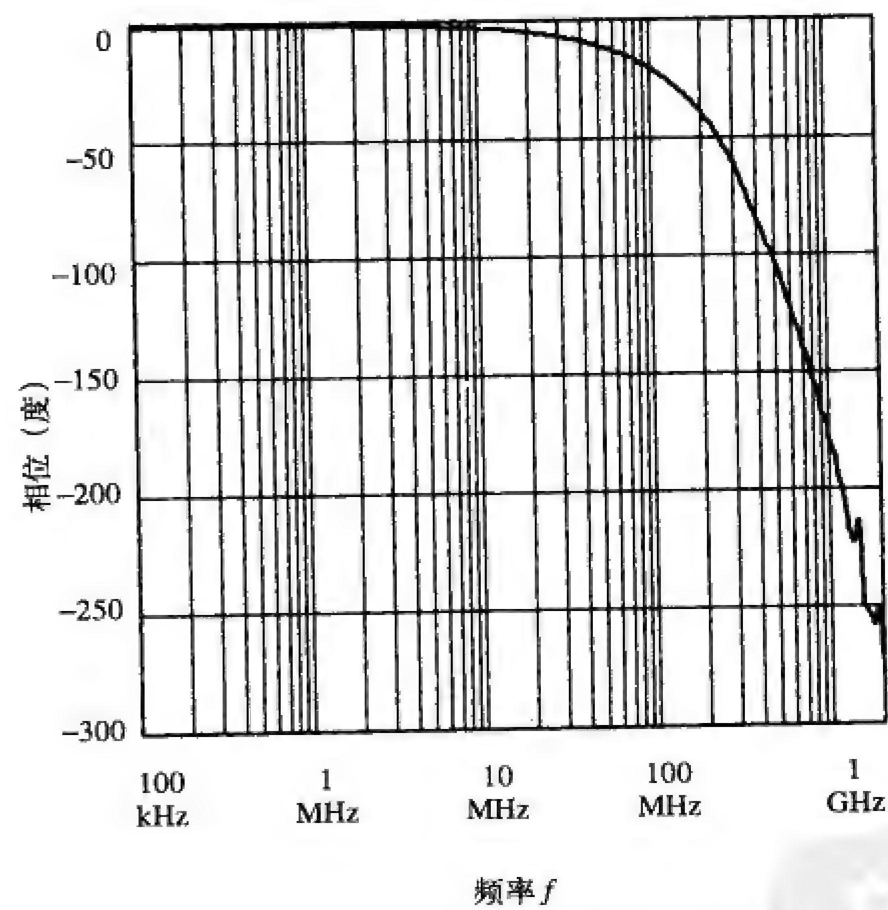


图 16-16 THS3201 的相位与频率的关系曲线

参考文献

1. Rabiner, L. R., and B. Gold. (1975). *Theory and Application of Digital Signal Processing.* Englewood Cliffs, NJ: Prentice-Hall.

2. Parks, T. W., and C. S. Burrus. (1987). *Digital Filter Design.* New York: Wiley.

3. Miller, P. (1999). "Aspects of Data Acquisition System Design," *Analog Application Journal* [Texas Instruments] (August).

4. Proakis, J. G. (1983). *Digital Communications.* New York: McGraw-Hill.

5. Miller, P., and D. Moore. (1999). "Precision Voltage References." *Analog Application Journal* [Texas Instruments] (November).

290
~
293

6. Miller, P., and D. Moore. (2000). "The Design and Performance of a Precision Voltage Reference Circuit for 14-Bit and 16-Bit A-to-D and D-to-A Converters." *Analog Application Journal* [Texas Instruments] (May).

第 17 章 运放用于 RF 设计

17.1 引言

RF 设计曾经是分离元件独占的领域。但新一代高速的电压和电流反馈放大器的出现，使得利用运放进行 RF 设计成为可能。采用运放的 RF 电路比较容易设计，而且相应的风险也比较小。在实验室里“揪鼻子”的现象几乎看不到了。尽管有这么多的优点，但传统的 RF 设计者还是不愿意使用运放，因为一大堆的运放参数使他们感到手足无措，其中的许多参数与他们所熟悉的设计参数没有直接的联系。本章的目的是在 RF 设计者与运放设计者之间架起一座桥梁，并以此为 RF 设计者提供启动运放 RF 设计所必需的基础知识。

当说到把运放用于 RF 设计的时候，我们首先必须回答这样一个问题：为什么要用运放？采用分离晶体管的传统 RF 设计技术已经成功地使用了几十年。习惯于使用分离元件的 RF 设计者仔细地考察了这种采用运放的新的设计技术。高速运放的成本尤其使他们瞠目。为什么舍去成本只有几分钱的晶体管，而要使用一种可以贵到几块钱的元件呢?

对于大批量生产的消费类产品，这个问题是提得很有道理的，而人们的回答几乎是千篇一律：继续使用现有的设计技术！不过，对于高性能的 RF 设备，高速运放确实有一些明显的优点。我们已经看到，许多其他的应用已经在过去转移到了运放，并获得了运放所提供的超常性能的优点。我们也有理由认为，像 RF 这样的高速应用也会行动起来。

17.2 优点

运放的第一个主要优点是灵活性。高速运放可以比分离晶体管方法提供更大的灵活性。当使用分离晶体管时，晶体管的偏置和工作点是与放大级的增益和调谐互相影响的。

当使用运放时，情况就不一样了，只要简单地把恰当的电源加到运放的电源引脚上，放大级的偏置就完成了。放大级的增益是与偏置完全无关的。增益也不会影响放大级的调谐，因为增益是用无源元件实现的。

对于晶体管，我们还必须考虑在整个系统工作温度范围内的参数漂移。当使用运放时，漂移则被降低了。

17.3 缺点

就像运放对于 RF 设计的优点那样，也有一些缺点阻止了运放的使用。其中的第一个缺点当然是成本。

此外，RF 设计者必须学会如何对运放设置工作点，但与设定晶体管的偏置相比，这个过程是极其简单的。

RF 设计者习惯于以某种方式来描述 RF 性能。而模拟设计者是以 AC 性能来思考的。这两个思考方法是互不相容的。RF 设计者必须学会如何把运放的 AC 性能参数转换到 RF 的环境中。这是本章的一个主要目的。

17.4 电压反馈还是电流反馈

RF 设计者在考虑运放时，会出现两难的选择：电压反馈放大器与电流反馈放大器，哪一种对设计更好？工作频率通常是 RF 设计中最难应对的一个方面，这就使运放的带宽成为一个关键参数。运放数据手册中给出的带宽指标，是指器件的增益由于内部的补偿或分布元件而降低了 3dB 的那个频率点。当我们使用这个带宽数据来确定器件在 RF 应用中的实际工作频率范围的时候，却不是非常有用。

内部补偿的电压反馈放大器的带宽是由一个内部的"主极点"补偿电容决定的。这种补偿方法使放大器受到了一个恒定的增益带宽积的限制。与此相反，电流反馈放大器则没有这样的主极点电容，因此，可以在较高的增益下工作到非常接近于放大器的最高频率。换句话说，增益与带宽之间的依从关系已经不复存在。

296

为了说明这一点，我们来对电压反馈运放和电流反馈运放做一比较。

- THS4001 是一个开环带宽等于 270MHz（−3dB）的电压反馈放大器，在 10 倍（20dB）增益下，它只能用到大约 10MHz。
- THS3001 是一个开环带宽等于 420MHz（−3dB）的电流反馈放大器，在 10 倍（20dB）增益下，它可以用到大约 150MHz。

但现在仍然需要设计者自己来确定选用哪种运放。在单位增益或低增益的情况下，使用电流反馈放大器也许不会有太多的好处。但在更高的增益下，显然应该选择电流反馈放大器。如果一个使用一支晶体管的单级放大器可以取得 10 倍（20dB）的增益，那么许多 RF 设计者会极其高兴，因为这是很难做到的。如果使用运放，这几乎是太容易了。

17.5 传统 RF 放大器的回顾

传统的 RF 放大器（见图 17-1）把晶体管（早期是真空管）用做放大元件。DC 偏压（$+V_{BB}$）

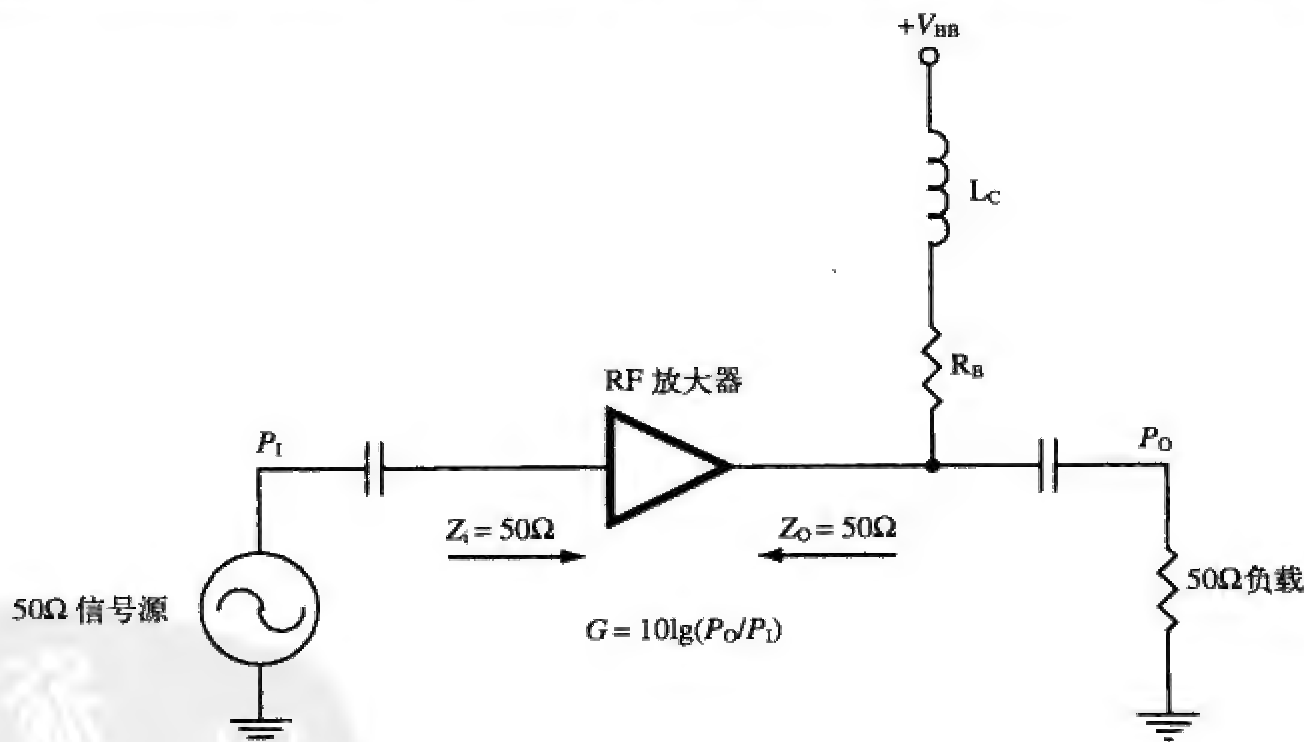


图 17-1 一个传统的 RF 放大器

是在负载端通过一个偏置电阻 R_B 而加到放大元件上的。电感 L_C 被用来防止 RF 与电源短路，电路中还使用了一个耦合电容将 DC 与负载隔离。 297

电路的输入阻抗和负载都是 50Ω，这就保证了各级之间的匹配。

当以运放代替电路中的有源元件时，电路中需要有几处修改才可接纳这个运放。

运放本身是一个差分输入的开环器件。但运放总是打算用于闭环结构的（这个闭环不同于接收机中的 AGC 环路）。每个运放的反馈环路必须在当地完成闭合，也就是在每个 RF 级的内部完成闭合。

这件事有两种做法。运放设计者喜欢把这两种做法叫做*反相*和*同相*。这两个术语是指运放电路的输出与输入的关系是反相的还是同相的。从 RF 设计的观点来看，这几乎是不需要考虑的。对所有的实际应用，这两种结构都能工作，结果也都相同。

图 17-2 画出了一个同相的 RF 放大器。同相输入端的输入阻抗很大，所以输入端要用 50Ω 端接。增益是由 R_F 与 R_G 之比设定的： 298

$$G = 20\lg\frac{1}{2}\left(1+\frac{R_F}{R_G}\right)\text{dB}，对数增益$$

为了得到所需的增益，必须有

$$1+\frac{R_F}{R_G} = 2(10^{G/20})$$

图中所示的这个放大级的增益应该永远不可小于一半（−6dB），因为大多数运放都是单位增益稳定的。

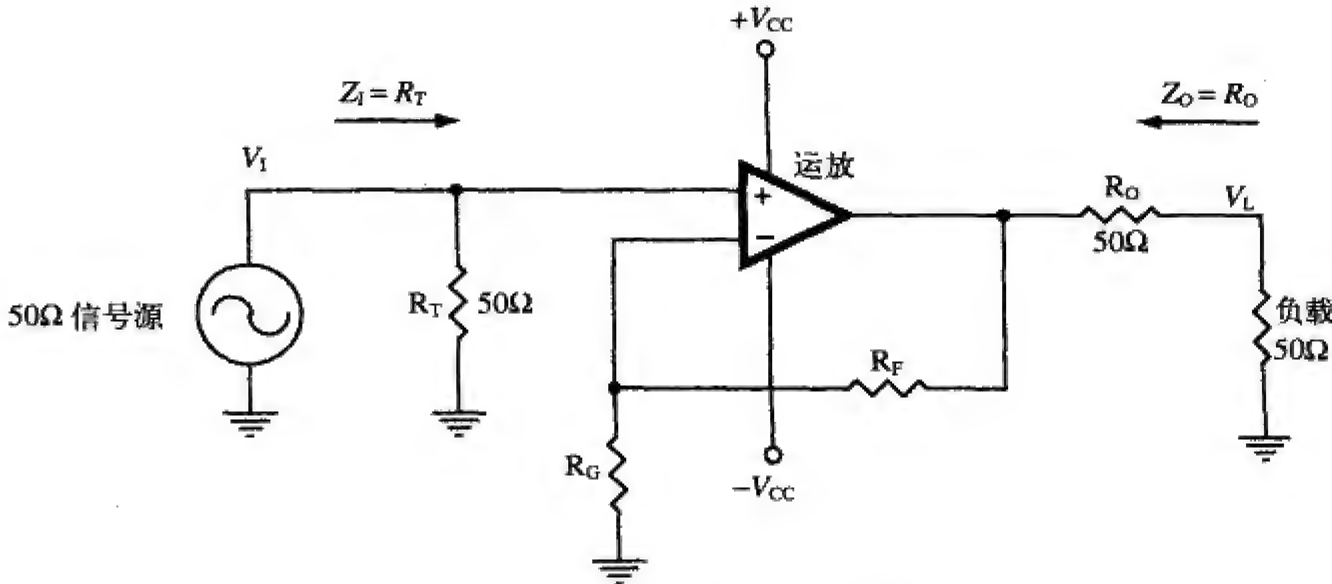


图 17-2 同相的 RF 运放增益级

放大级的输出通过一个 50Ω 的串联电阻而被转换成了 50Ω 的阻抗。当与 50Ω 的负载结合在一起时，就表示由于分压器的作用，这一级的增益要除以 2（−6dB）。所以，单位增益（0dB）的放大级就变成增益等于 0.5，即−6dB。

RF 设计者也许会注意到，由于加入了第二个负电源而使电源的要求变得复杂。但这个放大级可以简单地修改成单电源电路，如图 17-3 所示。

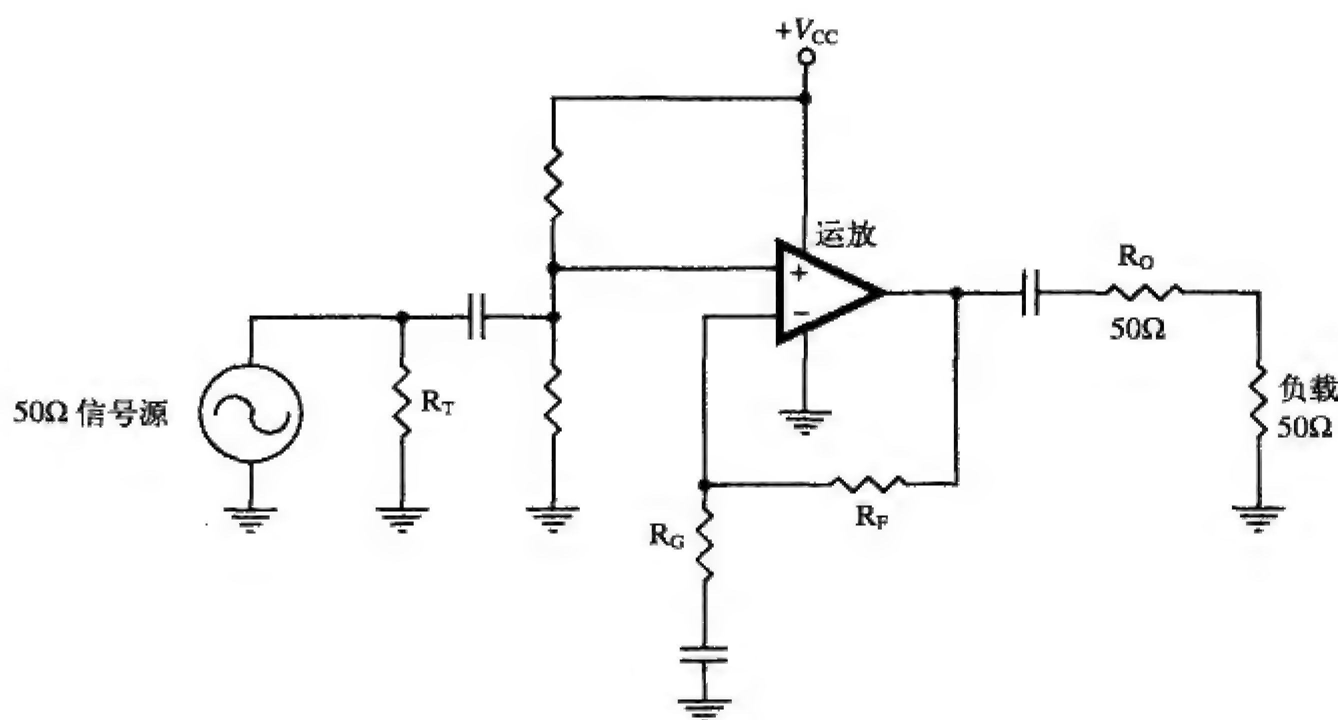


图 17-3　单电源同相 RF 放大器

虚地是在耦合电容后面的同相输入端上生成的，从而把运放的工作点抬高到电源电压与地之间中点处的虚地上。

299

我们需要用耦合电容把前后级之间隔离开来，而且还要把增益电阻 R_G 的虚地与地电位隔离开来。这些电容应该选择为在工作频率下具有很低的阻抗。但这个阻抗也不能太小，以免直接影响到这一级的增益，或者在这一级的整个工作范围内引起不可接受的增益波动。

如果所选的放大器是电压反馈型，那也可以做成一个反相 RF 级。但电流反馈放大器一般是无法构成反相放大级的，这是由于它的反相端有很低的输入阻抗，因为这个反相端是与放大器内部的电压缓冲器的输出端相连的。

图 17-4 画出了一个反相 RF 放大器。这个结构的输入阻抗仍然相对非常高，所以也用了 50Ω 电阻来端接。增益是由 R_F 与 R_G 之比设定的。

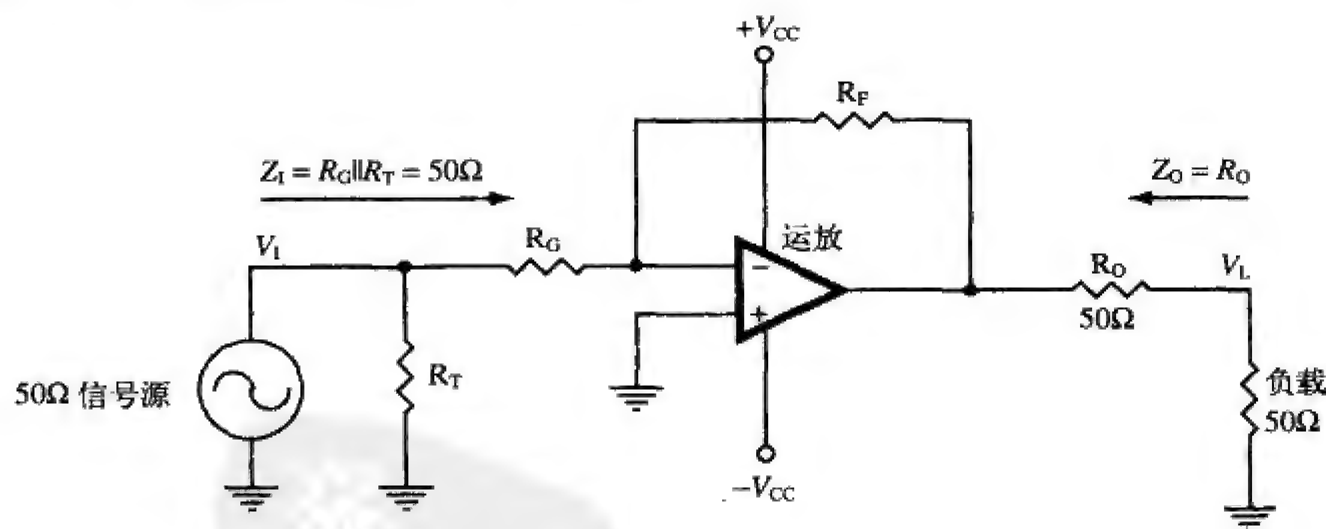


图 17-4　反相 RF 放大级

这一级的输出阻抗被一个与输出端串联的 50Ω 电阻转换成了 50Ω。这个电路有 50Ω 的负载，

从而构成了一个使增益除以 2（6dB）的分压器。这样一个反相级必须使用在增益大于一半或 -6dB 的状态下，这同样是因为大多数运放都是单位增益稳定的。电路的增益由 R_F 与 R_G 之比设定：

300

$$G = 20\lg\left(\frac{1}{2}\frac{R_F}{R_G}\right)\text{dB}，对数增益$$

为了得到所需的增益，必须有

$$\frac{R_F}{R_G} = 2\left(10^{G/20}\right)$$

与前面一样，RF 设计者也许会注意到，加入了第二个负电源使得电源的要求更复杂了。但这一级同样可以简单地修改成单电源电路，如图 17-5 那样。

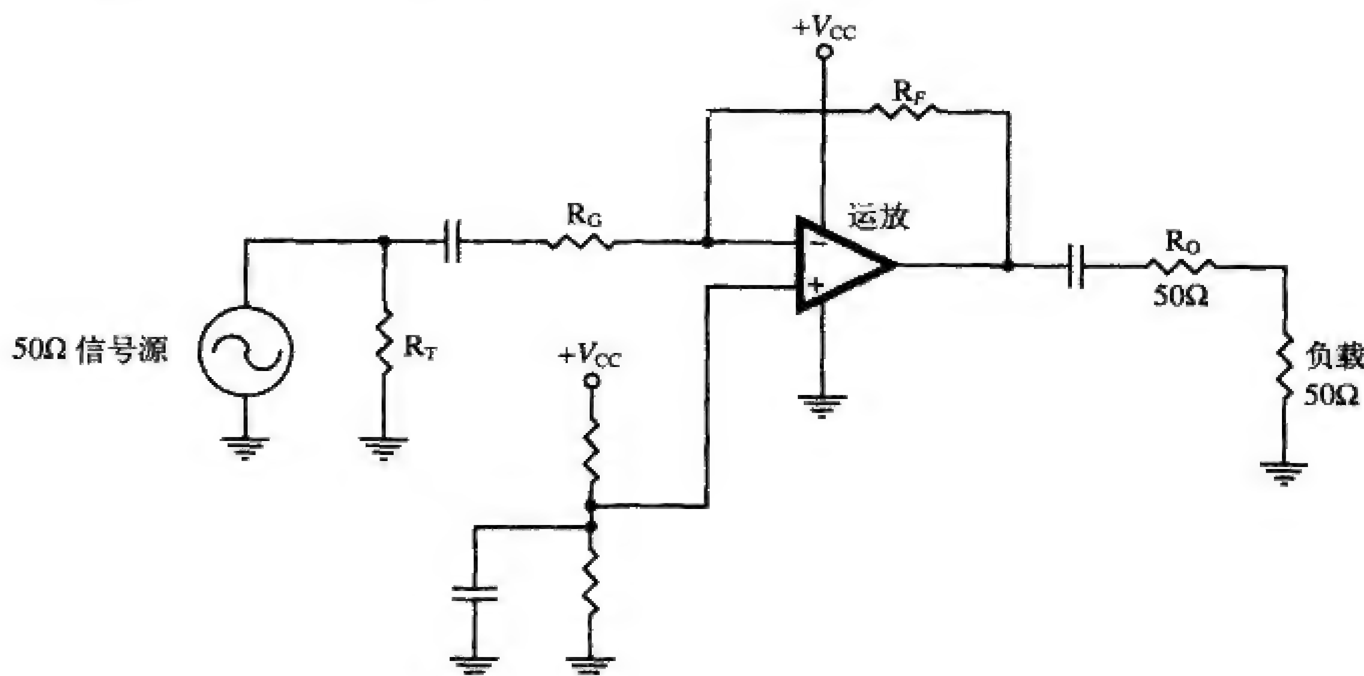


图 17-5 单电源反相 RF 放大器

图中的那个分压器在同相输入端上生成了一个虚地，因而把运放的工作点提升到了电源与地之间中点处的虚地上。我们应该把这个虚地局限于这一放大级的内部，而且还要有局部的去耦，以防止 RF 信号发射或传导到本级以外。产生一个在两级或多级范围内共用的虚地是不明智的，因为这样会产生串扰。

我们需要用耦合电容把前后级的 DC 虚地电位互相隔开。这些电容应该选择为在工作频率下具有很低的阻抗，这与前面的意思是相同的。

301

17.6 放大器增益的回顾

运放设计者是从电压增益的角度来思考运放增益的。RF 设计者则相反，他们习惯于从功率的角度来思考 RF 级的增益：

$$绝对功率(W) = \frac{V_{rms}^2}{50\Omega}$$

$$P_0(\text{dBm}) = 10\lg\frac{\text{绝对功率}}{0.001\text{W}}$$

$$\text{dBm} = \text{dBV} + 13,\ \text{在}50\Omega\text{系统中}$$

17.7 散射参数

RF 放大级的性能通常用 4 个"散射"(scattering)参数来特征化，表 17-1 中列出了这 4 个参数。

表 17-1 散射参数

	散射参数	RF 放大器指标
S_{11}	输入反射	输入 VSWR
S_{22}	输出反射	输出 VSWR
S_{21}	正向传输	放大器增益与带宽
S_{12}	反向传输	反向隔离

散射这个术语有某种损耗的含义，散射参数中的三种情况确实是这个意思。在 VSWR（电压驻波比）反射参数 S_{11} 和 S_{22} 的情况下，有用信号可以由于反射效应而被抵消。反向传输 S_{12} 则从负载那里窃取输出功率。唯一有用的散射参数是正向传输参数 S_{21}。设计一个 RF 电路就是使 S_{21} 最大化和使 S_{11}、S_{22} 和 S_{12} 最小化。

302 对 RF 放大器所规定的小信号 AC 参数都是由 S 参数导出的。这些 S 参数都与频率有关，而且是用网络分析仪和 S 参数测试电路测定的。图 17-6 中表示了这样的一个测试电路。

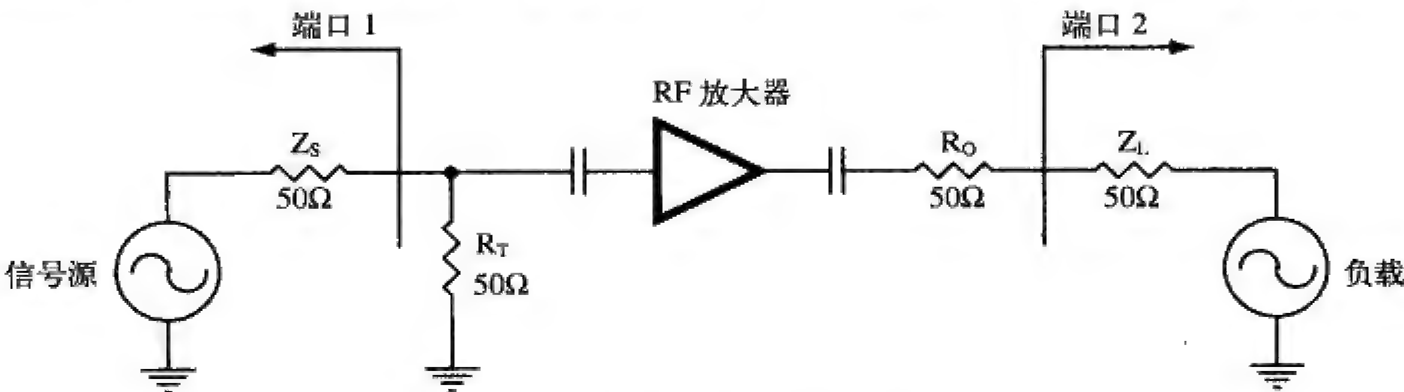


图 17-6 散射参数测试电路

17.7.1 输入和输出 VSWR S_{11} 和 S_{22}

电压驻波比完全是输入和输出反射的另一种说法。它是一个比率，因此是一个无单位的量。VSWR 是电路的输入和输出阻抗与信号源和负载阻抗匹配得如何好的一个度量。为了避免反射，这些阻抗应该尽可能地密切匹配。

VSWR 被定义为：

$$\text{VSWR} = \frac{Z_1}{Z_S}\ \text{或}\ \frac{Z_S}{Z_1}\text{，两者中取大于 1 者}$$

式中，Z_I为放大器的输入或输出阻抗。Z_S为测试系统的信号源或负载阻抗。

理想的 VSWR 等于 1 : 1，但在整个工作频率范围内，RF 放大器的典型的 VSWR 不优于 1.5 : 1。

对输入 VSWR 的测定就是测量图 17-6 中端口 1 处的反射功率与入射功率之比（S_{11}）。完全的匹配不会反射任何功率。输出 VSWR 是在端口 2 上以同样方式测定的（S_{22}）。

运放的输入和输出阻抗是由设计者所选择的外部元件决定的。由于这个原因，VSWR 则无法规定在运放的数据手册中。 303

17.7.2 反射损耗

反射损耗（return loss）与 VSWR 的关系如下：

$$\begin{aligned}\text{反射损耗} &= 20\lg\frac{\text{VSWR}+1}{\text{VSWR}-1}\\ &= 10\lg(S_{11})^2 \quad \text{输入}\\ &= 10\lg(S_{22})^2 \quad \text{输出}\end{aligned}$$

在高频下，R_O与R_L不是完全匹配的。放大器的输出阻抗会随着环路增益的下降而增加。这就改变了输出端的 VSWR。用一个产生峰值的电容C_O与R_O并联，可以对这一效应进行补偿。由于运放的输出阻抗是非常确定的，所以，在通过实验确定出了这个正确的阻抗值之后，一般就可以用一个固定的阻抗值来代替（见图 17-7）。

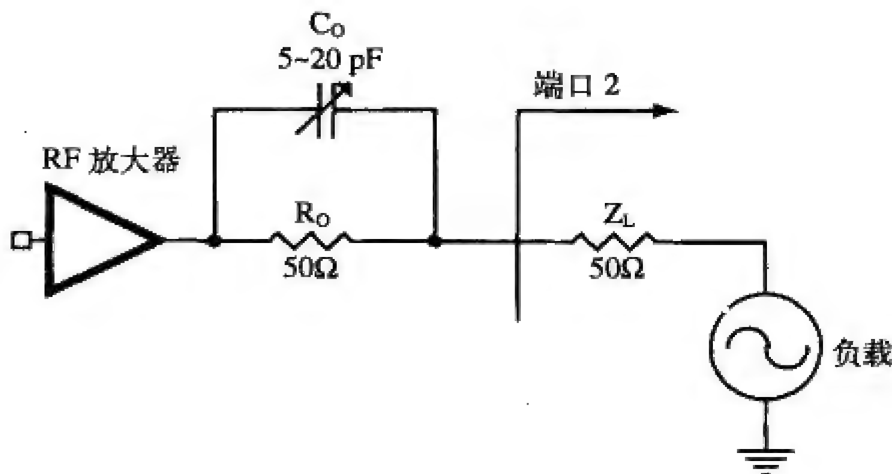


图 17-7 用以对峰值进行调节的输出电容

端接电阻R_T被用来设定电路的输入阻抗，但随着频率的增加，非电阻性的效应会开始起作用。不仅端接电阻的非电阻性效应开始起作用，而且R_G和R_F的非电阻性效应也开始起作用。图 17-8 画出了这样一个放大级的高频模型。

显然，对一个高频放大级的分析可以变得非常可怕。不过，使用微波元件可以降低这些分布效应，而且还可以延伸电路的最高可用频率。降低放大器的输入阻抗也可以通过掩盖分布元件的高频效应而使最高可用频率得以延伸。 304

降低输入阻抗的方法有以下三种。

- 使用接成反相结构的电压反馈放大器。
- 使用接成同相结构的电流反馈放大器。
- 限制放大级的增益。

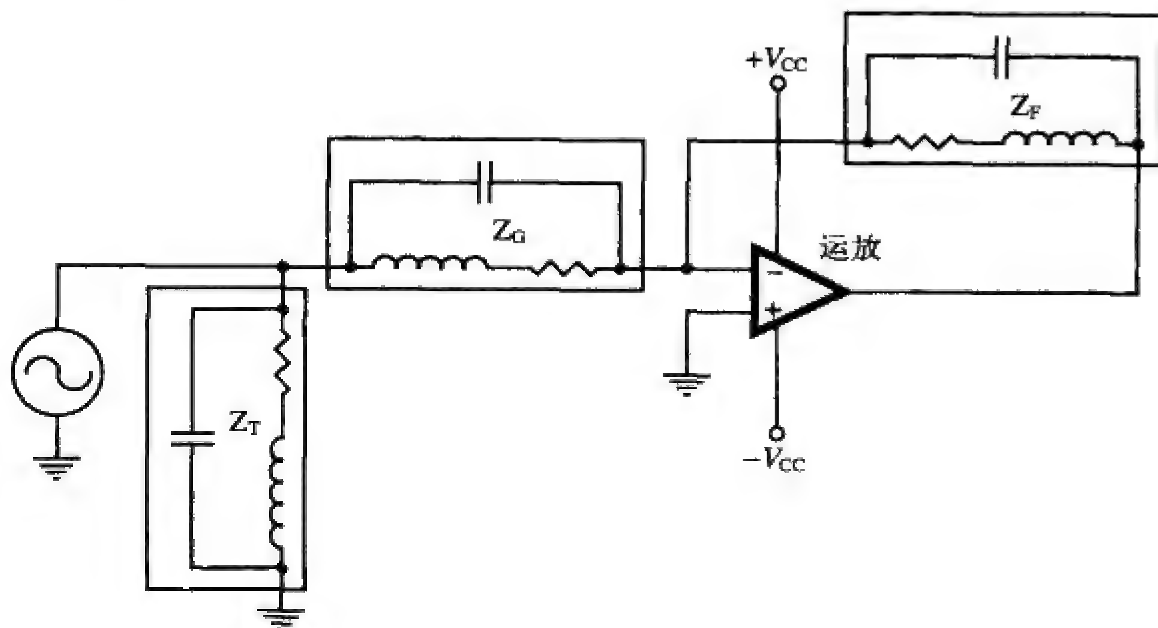


图 17-8　简化了的高频反相级

17.7.3　正向传输 S_{21}

正向传输 S_{21} 被规定在所需的整个工作频率范围内。S_{21} 永远不会规定在数据手册中，因为它与增益有关，而增益是由输入电阻和反馈电阻 R_G 和 R_F 设定的。同相运放级的正向传输是：

$$S_{21}=A_L=\frac{V_L}{V_I}=\frac{1}{2}\left(1+\frac{R_F}{R_G}\right)$$

反相运放级的正向传输是：

305

$$S_{21}=A_L=\frac{V_L}{V_I}=-\frac{1}{2}\frac{R_F}{R_G}$$

运放数据手册中一般会给出开环的增益和相位。而设计者的职责是由此导出闭环下的增益和相位。还算幸运，这件事不难做。数据手册中会经常包含画得非常好的开环增益曲线图，而且有时还包含相位曲线。把环路闭合，实际上就是在所需的增益处画一条横穿曲线图的水平线，并在最高频率处开始向下弯曲。开环增益曲线应该被用做电路响应的绝对最大值。设计者是可以把频率响应做到接近最高频率值的，但付出的代价是要使用大量的补偿和复杂的 PCB 布图技术。

为了说明这一点，我们在图 17-9 中画出了两个假想的 1GHz 运放，一个是电压反馈运放，另一个是电流反馈运放。如果需要 20dB 的增益，那么，电压反馈放大器被限制到仅仅超过 10.7MHz，刚好适合于用做一个 FM 的 IF 放大器。如果需要 40dB 的增益，那么，电压反馈放大器被限制到仅仅超过 1MHz，刚好适合于用做中波（即 AM）放大。

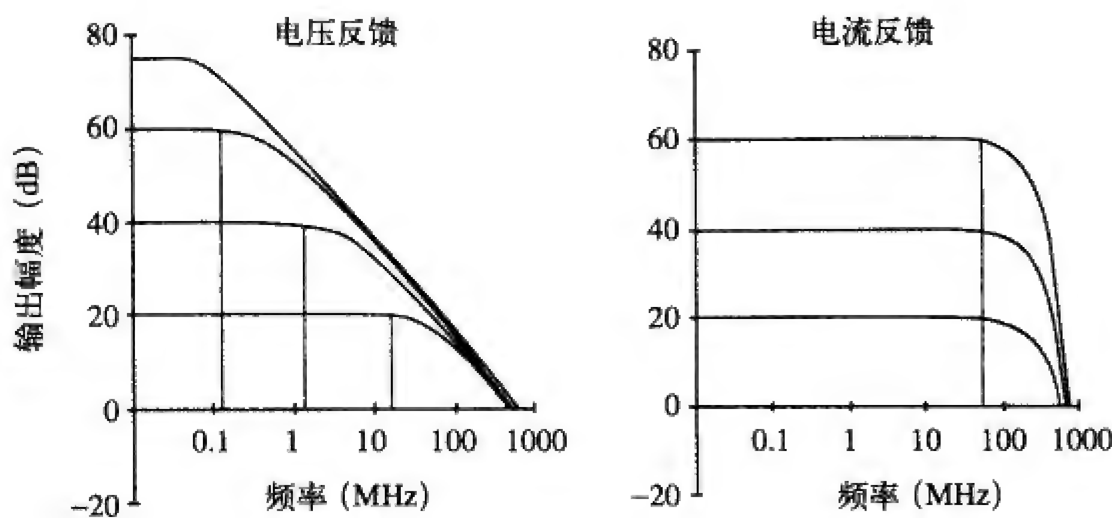


图 17-9 电压和电流反馈运放的增益带宽的比较

另一方面，电流反馈放大器可以在这样两种情况下都用到大约 50MHz。当用在高增益时，设计者要非常小心，以避免振荡。我们应该记住 RF 设计者的这条规则：所有的振荡器都是从放大器开始的，而所有的放大器都是从振荡器开始的。 306

17.7.4 反向传输 S_{12}

运放的结构，尤其是电流反馈放大器的结构，被假设为两个输入端都是与低阻抗相连的。因此，运放 RF 电路有极好的反向隔离效果（见图 17-10）。

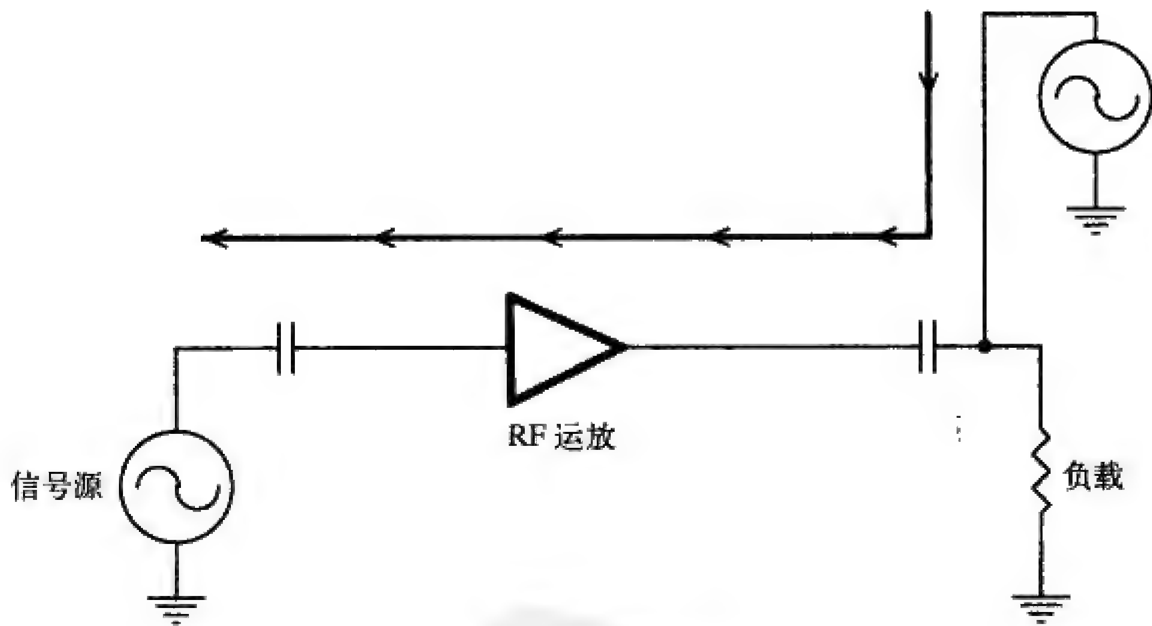


图 17-10 反向传输

运放能有这么好的反向隔离效果还有它自身的原因，这就是，运放的放大单元不是一个有泄漏的晶体管，而是由几十甚至几百个晶体管所构成，反向信号必须经过制造在运放硅片上的这几十甚至几百个晶体管的泄漏通道才可到达输入端（见图 17-11）。

在同相电流反馈放大器的结构中，反向隔离效果多少还会更好一些，因为除了内部结构外，输出信号也还必须经过与同相输入端和反相输入端相连的电路才可泄漏到信号源。

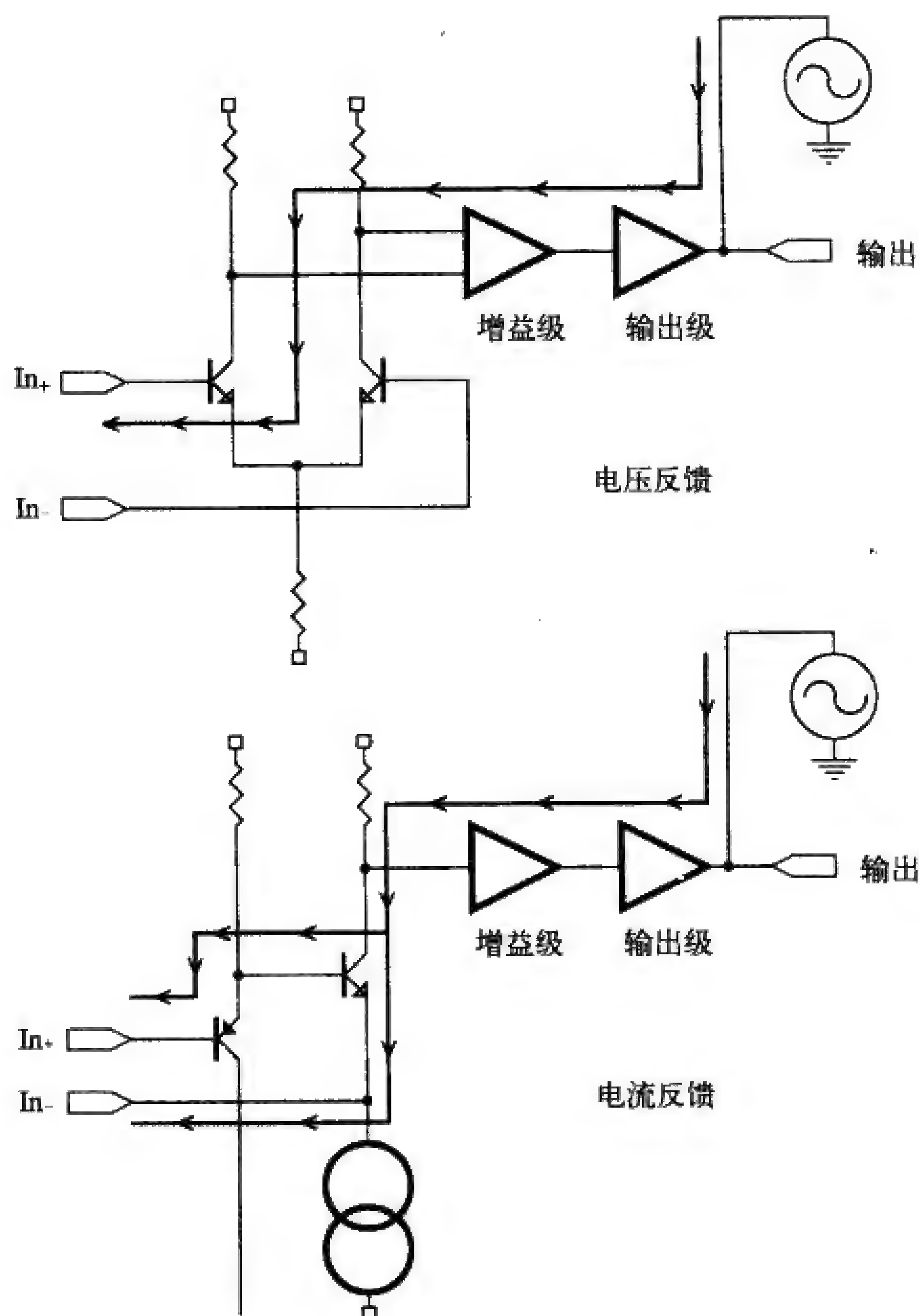


图 17-11　穿越运放的反向传输通路

17.8　相位线性度

有时候，设计者会关注 RF 电路的相位响应。在进行视频设计时，情况更是如此。视频设计是一种特殊类型的 RF 设计。

307～308

电流反馈放大器与电压反馈放大器相比其相位线性度通常更好。

- 电压反馈运放 THS 4001：差分相位误差 $=0.15°$。
- 电流反馈运放 THS 3001：差分相位误差 $=0.02°$。

17.9　频率响应的峰值调节

电流反馈放大器可以容易地对频率响应中的峰值进行电阻性的微调，而不会影响正向增益。这种对频率响应平坦度的微调对于同相和反相结构都一样有效。

图 17-12 表示了把这种微调方法用于反相输入电路的情况。那个位于反馈环路内的微调电阻可以对环路增益进行调节，因而也就对频率响应进行了调节，但不会对信号增益有任何影响。这个增益仍然由 R_F 和 R_G 所设定。

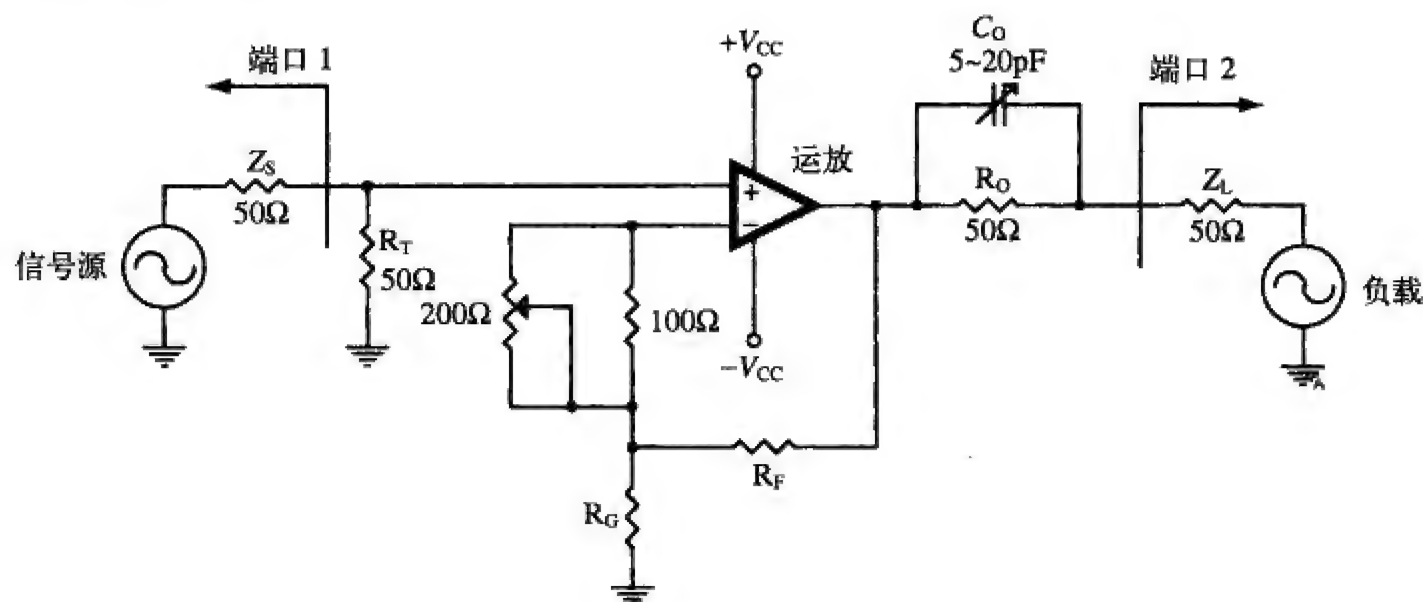


图 17-12 频率响应峰值的调节

由于增加了一个微调电位器，就必须减小 R_F 和 R_G 的阻值以进行补偿。但 R_F 和 R_G 两者的比率以及两者引起的电路增益应该维持不变。依靠电位器的调节范围并结合使用较低的 R_F 值，可以使我们对由于电流反馈放大器参数的很小变动所引起的频率响应峰值进行调节。

17.10 –1dB 压缩点

–1dB 压缩点（compression point）被定义为在一个固定的输入频率下，放大器的实际输出功率比期望值低 1dB 时的那个输出功率值。换句话说，在与较低输出功率时的增益值相比时，放大器在这个输出功率下的实际增益已经下降了 1dB。这个–1dB 压缩点是 RF 设计者谈论电源电压时的一种用语。

309

运放设计者和 RF 设计者在思考电源电压时有着不同的思路，这与他们所要设计的系统需求有关。

- 比如，当运放设计者把运放与数据转换器连接时，要煞费苦心地避免使信号达到电源电压值，以免损失了宝贵的精度。
- 另一方面，RF 设计者经常关注的是，如何能够从 RF 电路中再挤出最后的半个分贝。比如在广播方面，分贝数的稍微提高一点，就意味着更多的广播覆盖。而更多的广播覆盖表示了更多的观众和更多的广告收入。因此，输出信号稍有削波是可以接受的，只要由此引起的畸变（spur）仍在 FCC 规定的范围内。

标准的 AC 耦合 RF 放大器在工作频率范围内显示出一个相对恒定的–1dB 压缩功率。对于运算放大器，最大输出功率则极大地取决于输入频率，而运放中起到与–1dB 压缩点相似作用的两个指标是 V_{OM} 和摆速。

在低频区，对固定输入频率的输入信号增加功率时，最终将把输出驱动到“电源电压”上，

这就是 V_{OM} 指标。在高频区，运放的输出信号受到了最快电平翻转速度的限制（在对阶跃输入信号做出响应时）。这是由于放大器摆速的限制所致。当在输出端使用一个匹配电阻时，这个摆速指标还要除以 2。

就像把运放用于其他任何电路那样，最好的做法也许是避免运放工作到接近电源电压，因为由此必然引起的失真会使 RF 信号产生谐波，而谐波对于 FCC 测试也许是不希望的。这也就是说，如果在−1dB 压缩点处的谐波仍然处于可接受的水平，那么，这便是一种从电路获取最大输出功率的非常有用的方法。

17.11 双音与三次交调相交点

如果在 RF 的放大带宽内存在两个靠得很近的信号，就会产生和频信号与差频信号。这些和频与差频实际上是一些交叉调制的谐波分量。这些分量是不需要的，因为它们可以使系统在 FCC 测试时产生问题。

310

这些谐波分量的主要问题在于它们的幅度的增速要比基频快 3 倍。图 17-13 画出了一个理论上的系统，其中的基频信号的起始值为 0dBm，这时的交调谐波分量为−60dBm。但随着基频幅度的增加，可以看到，谐波幅度是以基频增速的 3 倍增加的，这最终导致了两条直线在+30dBm 处相交。

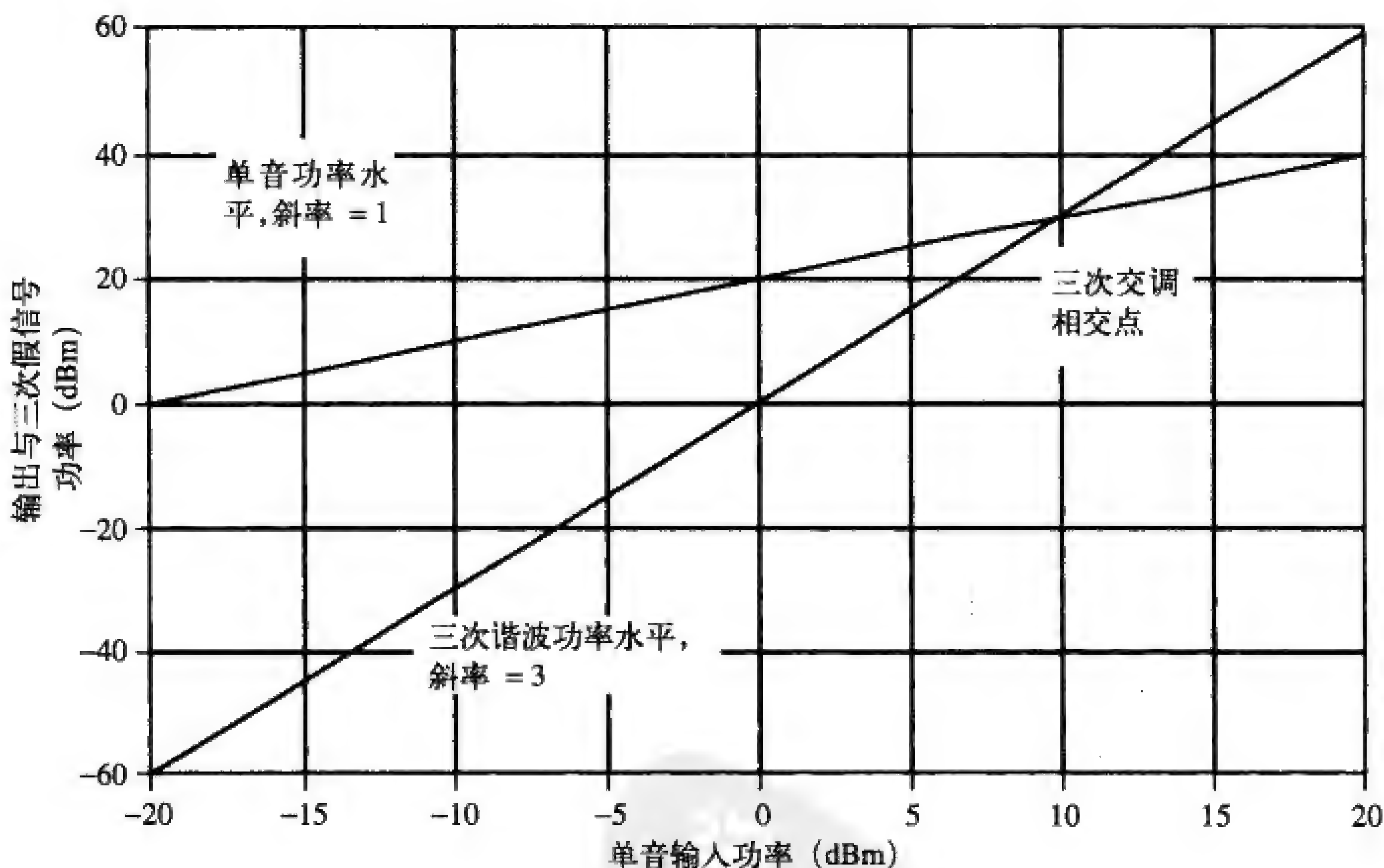


图 17-13 双音与三次交调相交点

典型的 RF 电路是无法调节到+30dBm 的，所以，这个三次交调相交点是理论上的。三次交调相交点应该尽量大，因为这样就表示在任何实际电路的基频幅度下，交调谐波分量都处于相对比较低的水平。

图 17-14 以不同的方式表示了双音交调相交点的情况。图中的两个基频位于 $f_0-\Delta f$ 和 $f_0+\Delta f$，

所以，它们的三次谐波位于 $f_o-3\Delta f$ 和 $f_o+3\Delta f$。当基频被总的提升了 30dB 的时候，谐波则增加了 90dB，最终达到了与基频相同的幅度！显然，在实际的 RF 系统中，必须避免这一情况，这就需要完全抑制假信号。

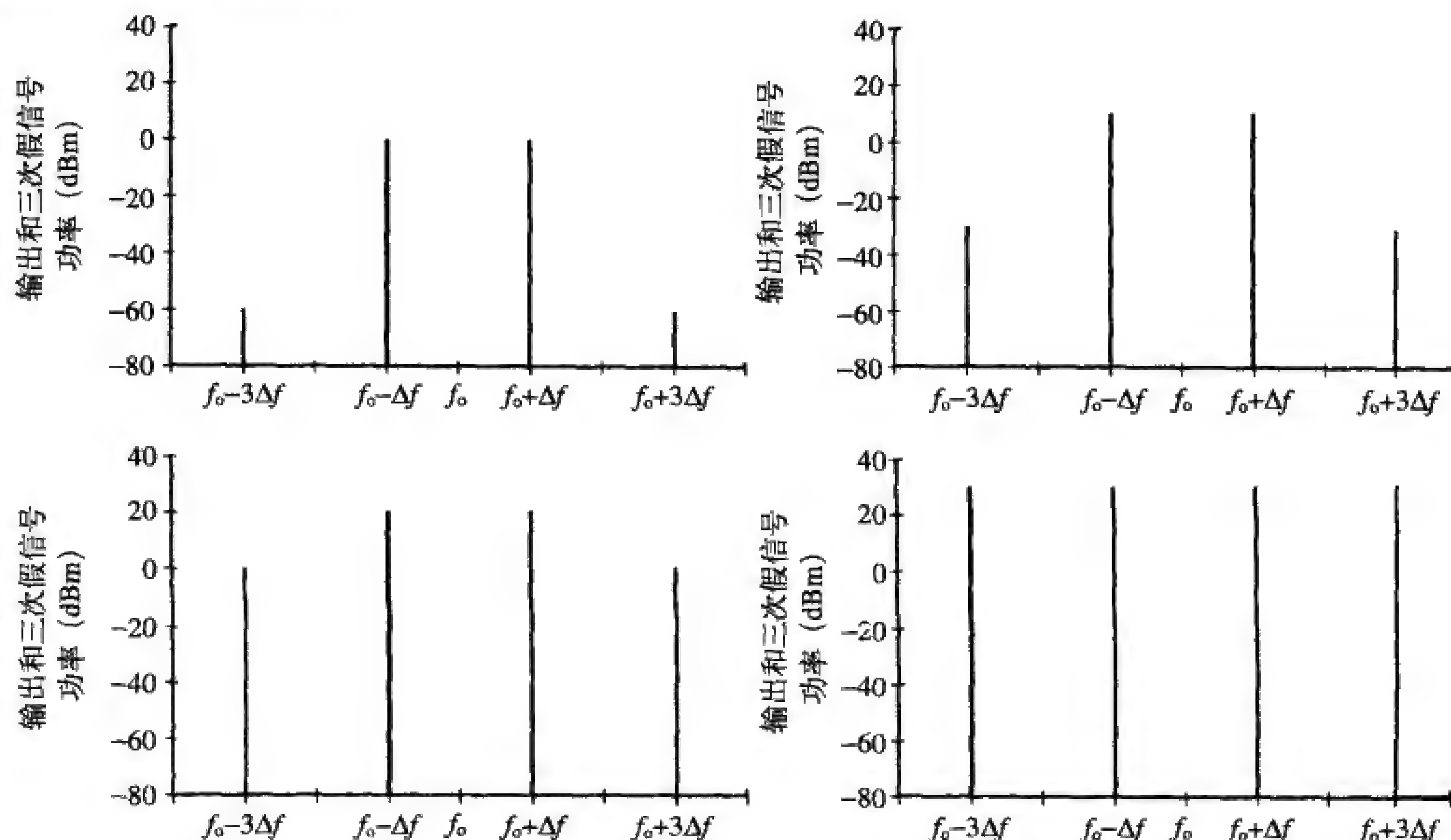


图 17-14 双音与三次交调相交点的幅度

17.12 噪声指数

当运放被用做电路中的有源元件时，RF 的噪声指数与运放噪声是一回事。在 RF 系统中使用的电阻会有一些热噪声的效应，但 RF 系统中的电阻值一般都非常小，所以它们的噪声是可以忽略的。

运放 RF 电路的噪声取决于被放大的带宽和电路增益。下面的例子假定运放的噪声为 $11.5\,\mathrm{nV}/\sqrt{\mathrm{Hz}}$。这个具体的应用是一个 10.7MHz 的 IF 放大器。它的信号电平是 0dBV，增益等于 1。

图 17-15 中的曲线是由实际数据经过外推而得出的。这个例子中的 1/f 转角频率要比所需的频带低很多。所以，1/f 噪声可以完全略去。此外还假设滤波操作去除了任何可能使放大器或数据转换器进入饱和的噪声。对于窄带的情况，噪声一般会非常低！表 17-2 中列出了各种带宽下的数据。

显然，降低带宽会略微获得一点好处。但一个噪声较低的运放可以提供更大的好处。

这些噪声将被放大级的增益所放大。因此，如果放大级有很高的增益，就必须使用低噪声运放。如果放大级的增益比较低，噪声就不会放得很大，这时也许可以使用一个不太贵的运放。

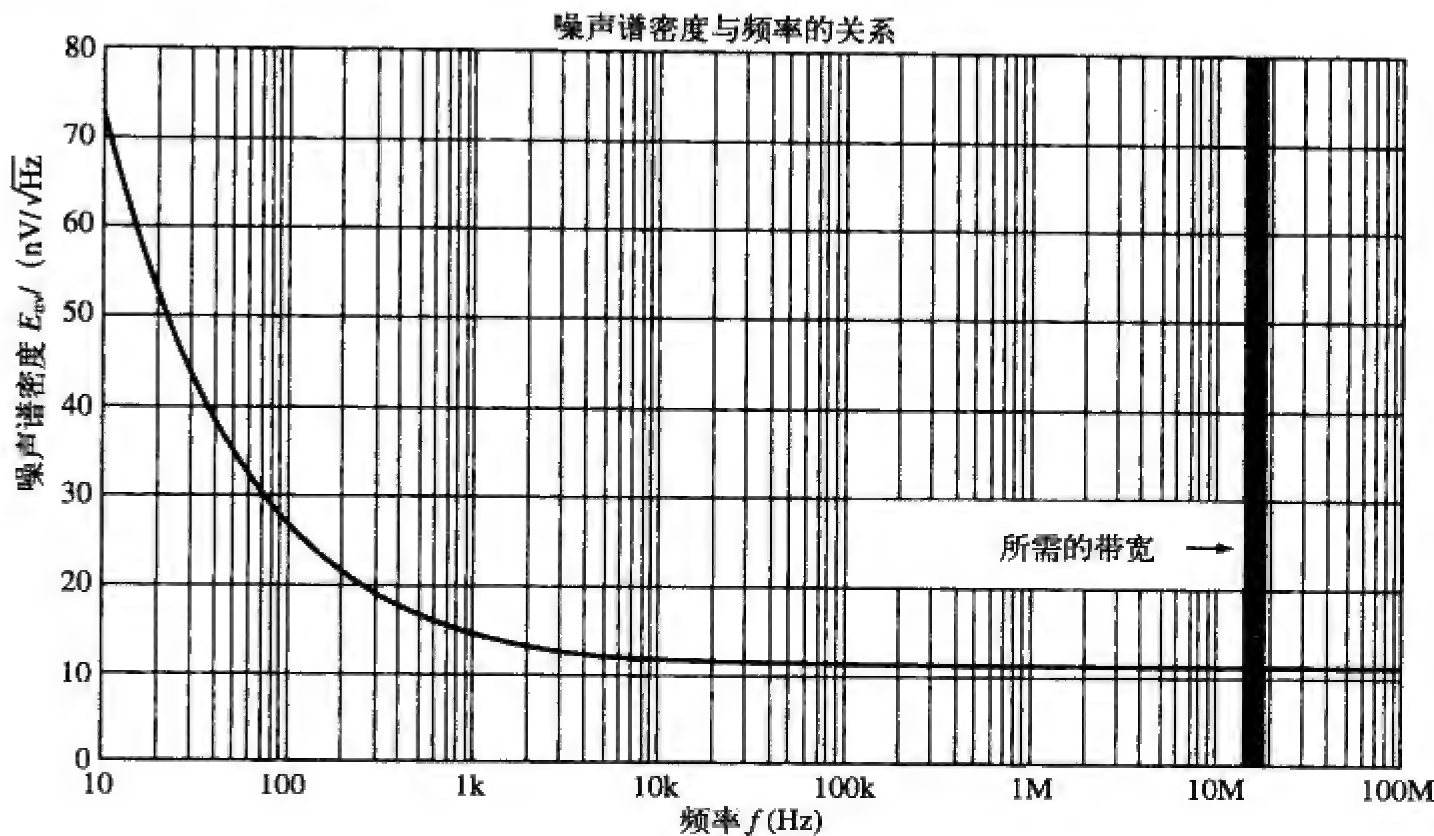


图 17-15 噪声的带宽

表 17-2 各个带宽的噪声

带 宽	E_{IN}	SNR
280kHz	6.09μV	−104.3dB
230kHz	5.52μV	−105.2dB
180kHz	4.88μV	−106.2dB
150kHz	4.45μV	−107.0dB
110kHz	3.81μV	−108.4dB
90kHz	3.45μV	−109.4dB

312~313

17.13 小结

运放是适合于 RF 设计的，只要成本上划得来。运放比分离晶体管使用起来更灵活，因为运放的偏置与增益和端接无关。电流反馈放大器更适合于高频、高增益的 RF 设计，因为它们没有电压反馈运放那样的增益带宽积的限制。

以运放做成的 RF 放大器有非常好的散射参数。输入和输出 VSWR 都非常好，因为端接电阻和匹配电阻对电路的影响可以做成与放大级的偏置无关。反向隔离也非常好，因为用于 RF 级的运放不是由一个晶体管构成，而是由数十乃至数百个晶体管构成。电流反馈放大器的正向增益也非常好。

RF 设计也有一些与运放设计非常不同的特殊考虑：相位线性度、−1dB 压缩点（对应于电源电压）、双音与三次交调相交点、频率响应的峰值调节以及噪声带宽。然而，几乎在每种情况下，以运放实现的 RF 级的性能都要优于以单个晶体管实现的 RF 级。

314

第 18 章　DAC 与负载的连接

Bruce Carter

18.1　引言

DAC 是一种把输入数字量转换成相应模拟电压的元件。它的功能刚好与模数转换器相反。DAC 只能产生以量化值表示的模拟信号，所以输出电压中没有无穷多的电压值。

DAC 的选择基本上是由具体应用决定的，设计者的任务就是把转换器与输出负载连接起来。

DAC 首先要与一个缓冲运放相连。大多数的 DAC 是以与运放不兼容的工艺制造的。这就是说，运放不能被制造在 DAC 的同一 IC 内。因此，运放一定是外置的，但它的特性却是转换过程中不可分割的部分。在大多数情况下，数据手册中会对缓冲运放的选择给出一个推荐。设计者应该按照这样的推荐去选择运放，除非你有强制性的理由不能这样做。只有当你确切地知道运放的哪些指标需要优化时，才能改善运放的性能。

所有的信号调整电路，包括低通滤波、DC 移位和功率放大等，都应该放在推荐的缓冲运放之后考虑。不要试图把这些功能与缓冲放大器合在一起考虑，除非你是个非常有经验的设计者，对所有这些含义都理解得非常透彻。

18.2　负载特性

DAC 主要有两种需要驱动的负载：AC 和 DC。这两种负载有不同的特性，因此需要不同的接口电路。

18.2.1　DC 负载

DC 负载是一些线性执行器，比如，用于定位工作台的一些部件，还有电动机、可编程电源、户外显示器和采光系统等。这些负载的主要特点是电流大和电压高。对于这些负载，DC 精度很重要，因为精度关系到一连串机械位置的精度，或者关系到加在负载元件上的信号强度的精确性。

18.2.2　AC 负载

AC 负载包括音频放大电路、频率发生器、IF 输出级等，是一些没有 DC 成分的负载。

18.3　理解 DAC 与它的指标

在讨论接口之前，我们先要理解 DAC 和它的指标。

18.3.1 DAC 的类型及其结构特点

DAC 有许多类型，其中最常见的是电阻阶梯型。电阻阶梯技术也还有几种不同的形式，其中以 *R*/2*R* 结构最为常用。

18.3.2 电阻阶梯 DAC

电阻阶梯 DAC 中有一个内部分压器，它把一个精密电压基准分成 2^N-1 个等分，这里的 N 是转换器的位数。每次只接通其中的一个开关，然后用这个开关去连接一个对应的 DC 值（见图 18-1）。

遗憾的是，这种 DAC 的分辨率每增加一位，电阻和开关的数量就要翻一番。这就是说，8 位 DAC 要有 255 个电阻和 256 个开关；16 位的 DAC 要有 65 535 个电阻和 65 536 个开关。由于这个原因，这种结构几乎从未用于较高分辨率的 DAC。

316

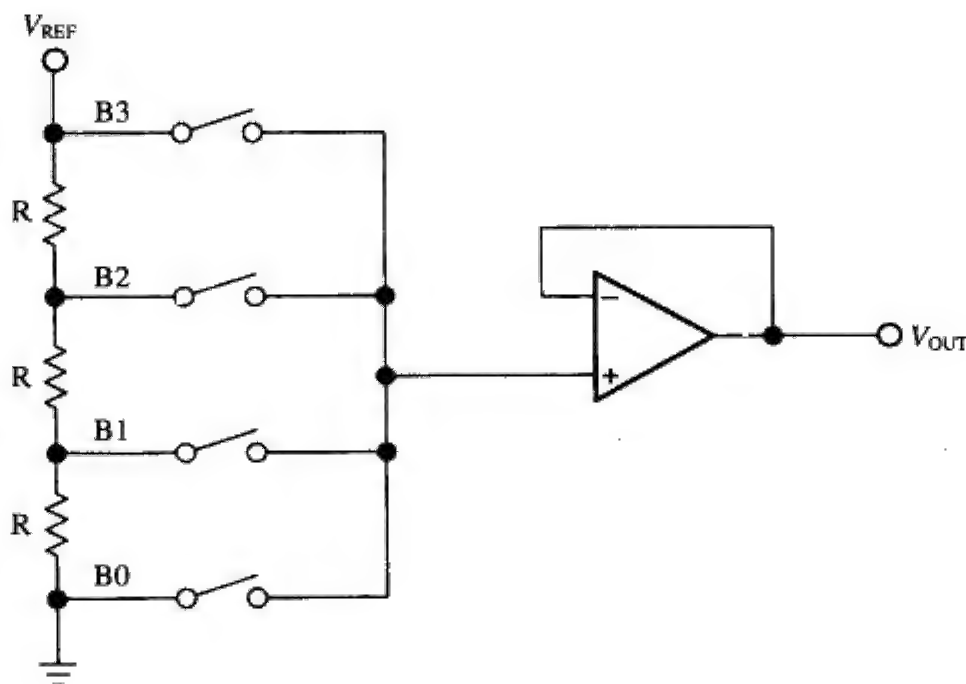


图 18-1 电阻阶梯 DAC

18.3.3 权电阻 DAC

权电阻 DAC 与电阻阶梯 DAC 非常相似。但在权电阻 DAC 的结构中，电阻串中的每个电阻都被给与一个与这一位所代表的二进制值成正比的权数。然后通过开关把相应位的电流加在一起，以此得到 DAC 的输出（见图 18-2）。

317

这时的电阻和开关的数量被减少到了每位一个。但对于高分辨率的转换器，电阻值就有非常大的分布范围，因而难以把所有这些电阻都做到一个 IC 中。图 18-2 中用做 B0 那个电阻的阻值限定了从 V_{REF} 到地的电源功耗。

这种转换器结构经常被用来制造对数转换器。这时，*R*、2*R*、4*R*、8*R* 等电阻被以对数递增的权电阻所代替。

这类转换器和下一节将要叙述的 *R*/2*R* 转换器都使用了一个制造在 DAC 芯片上的反馈电

阻。这个反馈电阻不是设计者可以随意选择的——它是 DAC 精度的根本所在。由于这个电阻被制造在了与电阻阶梯的同一硅片上，所以，这个电阻经受了与电阻阶梯相同的热漂移。在 DAC 中，缓冲放大器的增益是被固定的，而且，放大器的满度输出电压也被限制为 V_{REF}。所以，如果需要不同的 DAC 满度输出电压，就需要改变 V_{REF}。如果要求满度输出 V_{OUT} 超过 DAC 基准电压的最大值，那就可以在缓冲放大器之后再使用一个放大级（参阅 18.7.2 节）。

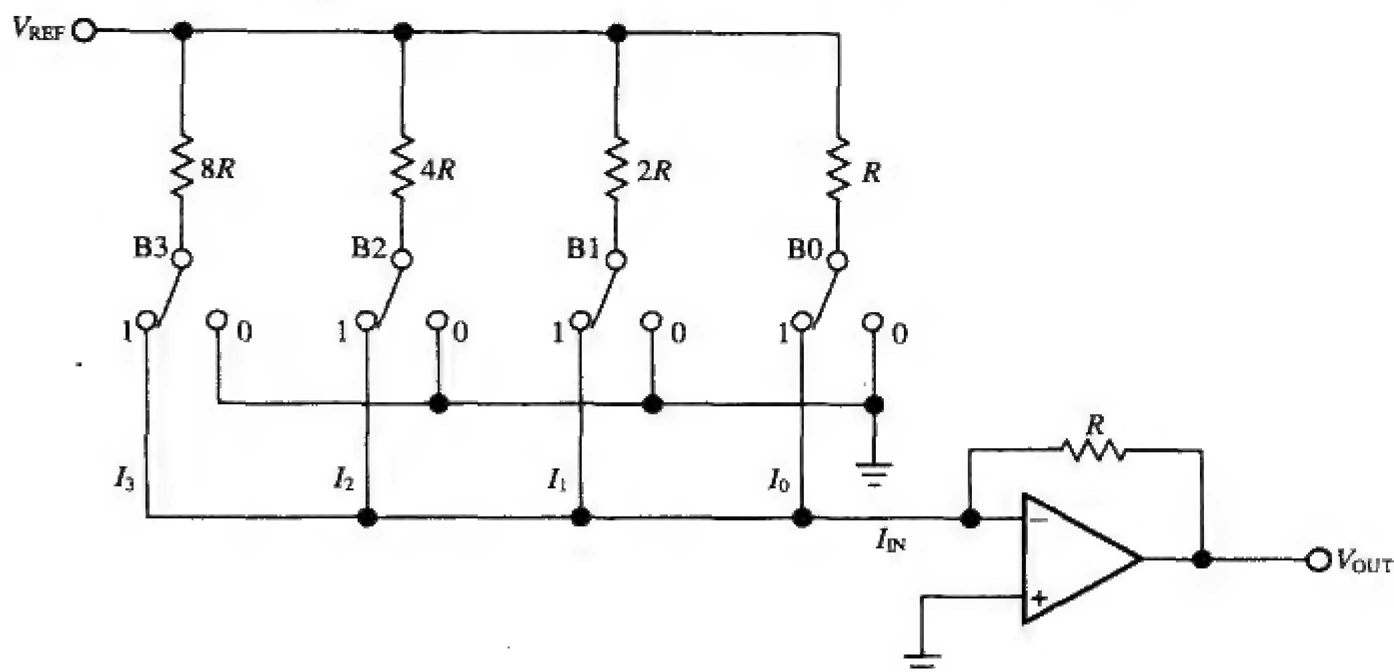


图 18-2 二进制权电阻 DAC

用于 DAC 的运放必须认真选择，因为在某些输入代码组合下，运放将工作在增益远低于 1 的状态。这也许是这种结构没有被普遍采用的主要原因之一，而另一个原因是，在高精度转换器中，电阻值同样有很宽的分布范围。

18.3.4 *R*/2*R* DAC

使用 *R*/2*R* 网络构建的 DAC（见图 18-3）避免了前面提到的各种转换器形式的所有缺点。

在图 18-3 中，当基准电压 V_{REF} 给定时，就会有电流 *I* 流过电阻 *R*（见图 18-3 的左上图）。如果有两个阻值相同的电阻（2*R*）连接在 V_{REF} 与地之间，那么，每条支路中将流过 *I*/2 的电流（见图 18-3 的左中图）。但如果其中的一条支路换成两个电阻，而每个电阻的阻值为 *R*，那么，流过的电流将保持不变（左下图）。如果用两个 2*R* 电阻的并联来代替下面的那个电阻，那么并联的电阻值仍然是 *R*（中上图）。这时，流过这两条支路的电流都是 *I*/4，加起来是 *I*/2。把这个网络继续扩展到 4 位，这就是图右边的情况，流过垂直支路最上面那个电阻的电流是 *I*/4 加 *I*/8 加 *I*/16，再加上流过下面那个接地电阻的 *I*/16。这个分析过程完全满足基尔霍夫电流定律。与此同时，我们也已经确定了构建 DAC 所需的那些方便的抽头点（见图 18-4）。 318

与前面提到的那些形式相比，这个转换器结构有很多优点。虽然它的电阻数量要比权电阻方法所需的数量增加一倍，但现在的这些电阻总共只有两个阻值。一般情况下，一个 2*R* 电阻是用两个阻值等于 *R* 的电阻串联而成。缓冲放大器的反馈电阻也是制造在转换器的同一芯片上，以此获得最大的精度。虽然运放仍然没有在所有的代码组合下都工作在增益等于 1 的状态，但这种结构使运放的增益非常接近 1。

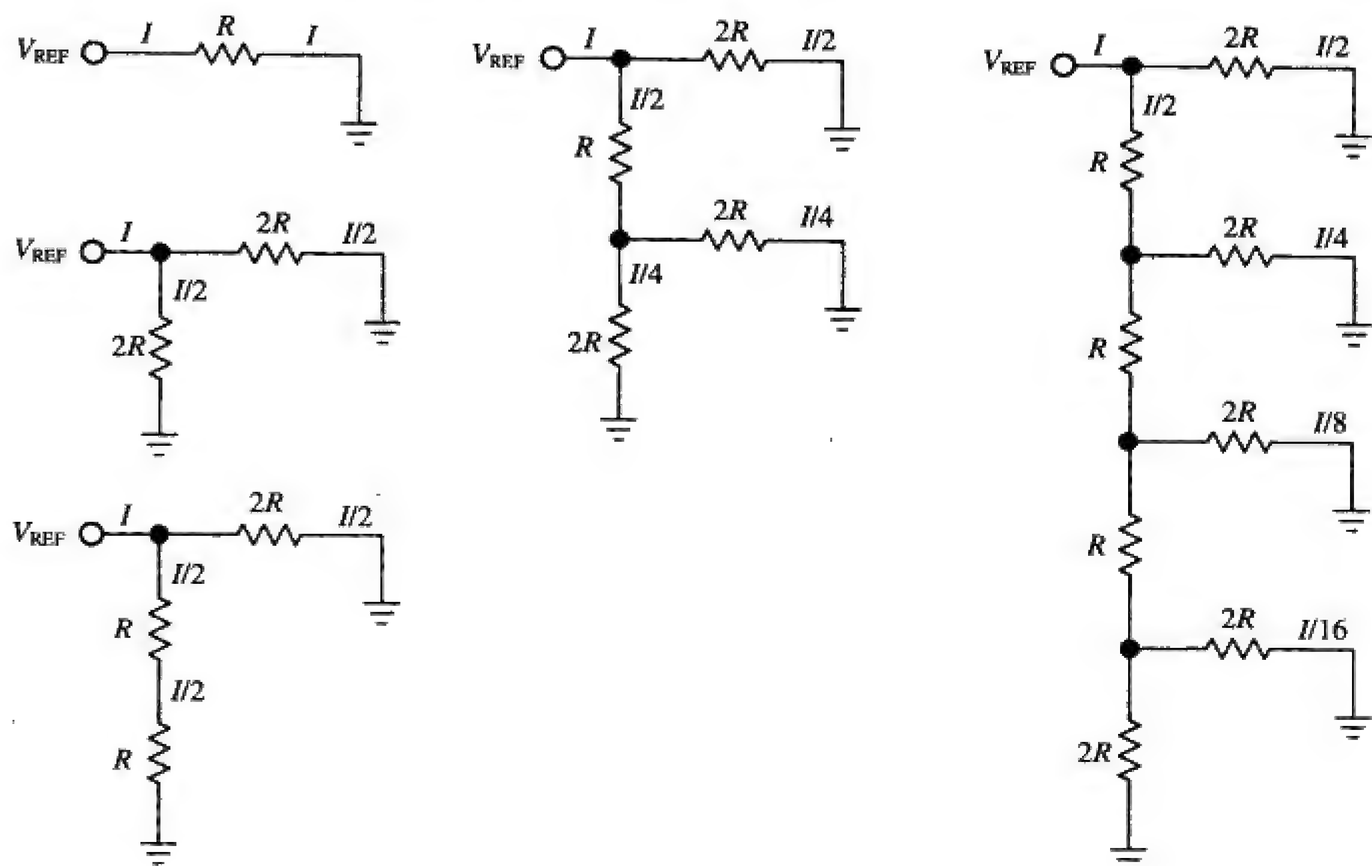


图 18-3 *R*/2*R* 电阻阵列

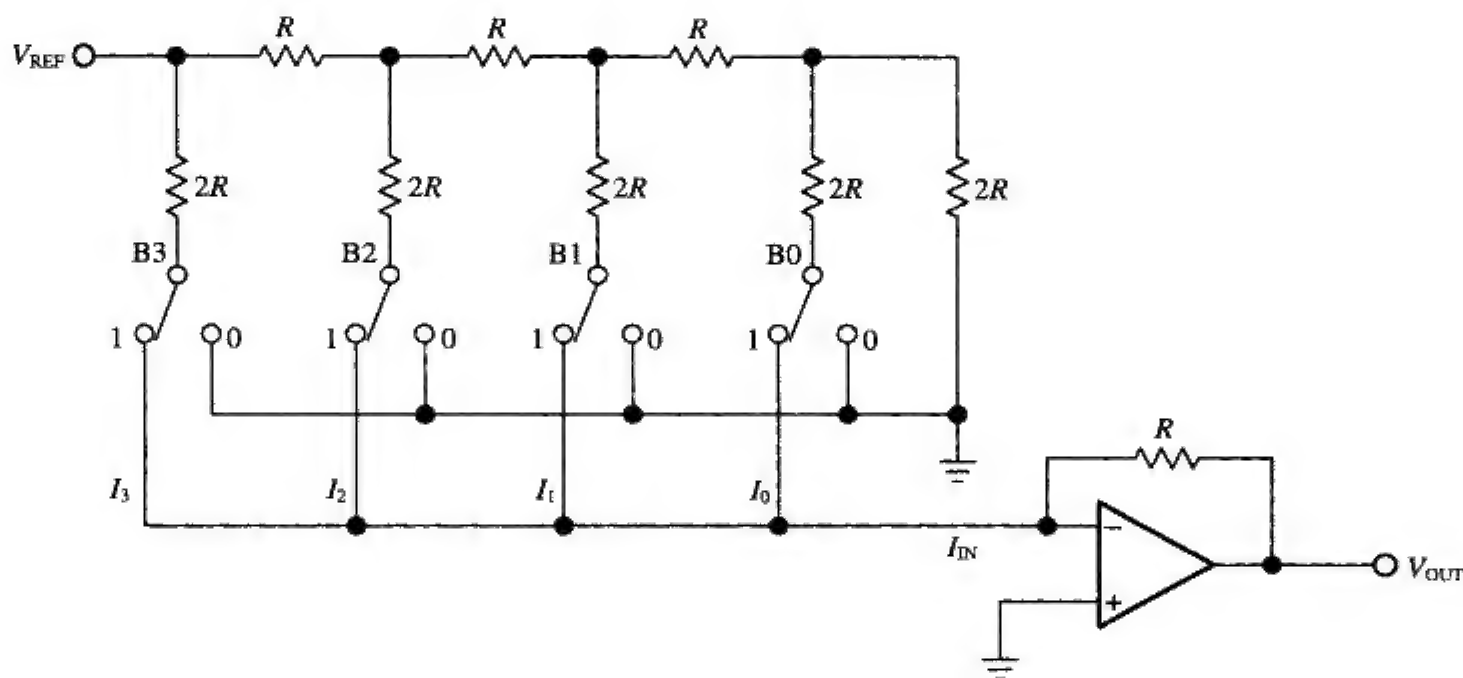


图 18-4 *R*/2*R* DAC

对所有这些电阻阶梯型的 DAC，下面的这些运放参数是非常重要的。

- 输入失调电压：越低越好，因为它增加了转换器的失调误差。
- 输入偏置电流：越小越好，因为它与反馈电阻的乘积会产生输出失调误差。
- 输出电压摆幅：必须等于或最好超过 DAC 从零到满度的输出摆幅范围。
- 稳定时间和摆速：必须足够快，以便能使运放在下一个数字码送入 DAC 的输入寄存器之前稳定下来。

18.3.5 Σ-Δ DAC

Σ-Δ DAC 利用了先进 IC 制造工艺的速度优点，通过把一连串的近似值加在一起来完成一次转换。由 PLL（锁相环）导出的采样时钟工作在比整个转换器的转换频率高出许多倍的速率上。在图 18-5 所示的结构中，使用了比转换速率高出 128 倍的采样时钟。PLL 被用来驱动插值滤波器、数字调制器和最后那个 1 位 DAC。这个转换操作实际上是通过把 1 位 DAC 输出电压的稠密度用做模拟信号而实现的。随着 1 和 0 的序列不断送给 1 位 DAC，这一序列在采样频率下的时间平均值便重构出了所需的模拟波形。

319 | 320

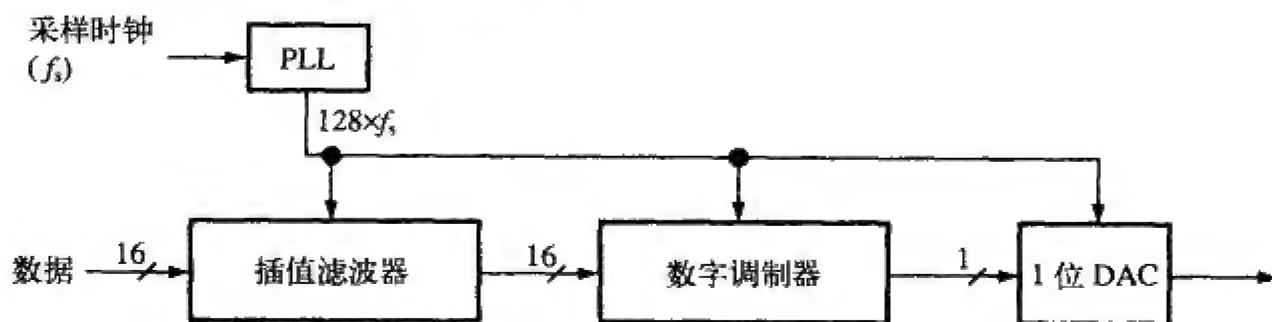


图 18-5 Σ-Δ DAC

Σ-Δ 转换器已经被普遍使用于音频技术，尤其是 CD 播放器。这种转换器的主要限制因素是采样时钟。CD 播放器都是工作在 44.1kHz 的采样率下，意思是说，根据奈奎斯特采样定理，可以被重构的最高音频为 22.05kHz。如果录音材料内有一个 23.05kHz 的音频信号送入转换器，那么，这个信号将因混叠而变成 21.05kHz[①]的音频输出，因而产生一种像口哨那样的烦人的声音[②]。这就对 CD 播放器中位于 DAC 后面的低通滤波器提出了严格的要求[③]。这个滤波器必须能剔除所有超过 22.05kHz 的音频成分，而使 20kHz 以下的音频成分通过，20kHz 是大家普遍接受的人类听觉的上限。虽然这个滤波器可以用通常的滤波器结构来实现，但这样的一个滤波器会是非常复杂的（九阶或更高）。而且，滤波器的相移、幅度的滚降或通带内幅度的波动都不可避免地会在远低于 20kHz 的频率区开始显现。早期的 CD 播放器听起来往往有点"刺耳"或"沉闷"的感觉，就是这个原因。

解决的方法是提高采样时钟的频率。为了使事情变得简单，设计者使用了原始采样频率的 2 的整数倍。今天的 CD 播放器的标准是八倍或者更高的过采样率。音乐爱好者们几乎不知道这么做的主要原因，那是为了极大降低 CD 播放器的成本。提高采样时钟的速率是非常便宜的，而九个极点的音频滤波器则不然。在八倍的过采样率下，CD 播放器只需在 352.8kHz 的频率处达到最大滚降，这是一个非常容易满足的要求，因为现在有 332kHz 这么宽的带宽来完成滚降，再也不像从前那样，需要使滤波器在 2kHz 的带宽内完成这个滚降[④]。此外，过采样 CD 播放器的音质也确实比以前好了，但它的代价是，因为采样时钟的提高而增加了可发射的 RFI（射频

① 原文为 1kHz，有误。——译者注

② 这种混叠现象只出现在 ADC 中，而非这里的 CD 播放器中，因为 CD 播放器中只有 DAC。——译者注

③ 这个滤波器无法滤除这样的混叠噪声，而且混叠噪声一般是无法分离和滤除的。——译者注

④ 这里的关键点是，原先的过渡带只有 0.1 倍频，而现在有 4 倍频。——译者注

干扰)。

Σ-Δ 转换器对电源电压引入了大量的噪声，因为转换器内部的数字电路不断地以很高的采样时钟频率 f_s 进行满幅电源电压的开关操作。

18.4 DAC 的误差预算

系统设计者必须做误差预算，以便知道实际上需要多少位才能满足系统要求，也就是说，输出信号应该有什么样的“粒度”或步长才是可接受的。

18.4.1 精度与分辨率

设计者必须理解转换器的精度与分辨率之间的区别。转换器的位数确定了转换器的分辨率。分辨率的不足不是一种误差，而是 DAC 的一个设计上的特性。如果给定的转换器分辨率不足，那就使用一个更高分辨率（更多位数）的转换器。

321

精度是一种误差，它是指对于一个给定的数字输入，转换器的模拟输出与理论值之间的差异。我们将在下一节讨论转换器的误差。对 DAC 的误差进行补偿的常用方法是，使用一个比具体应用所要求的分辨率优出 1 位或 2 位的转换器。随着转换器成本的不断下降和更先进的转换器类型的不断面世，这将成为一种有效降低成本的方法。

18.4.2 DC 应用的误差预算

DC 应用取决于转换器输出的 DC 电压值。这时的 THD 和信噪比是不重要的，因为从转换器输出的频率几乎是直流。

转换器的分辨率是±1/2LSB，而 LSB 被定义为

$$1\,\text{LSB} = \frac{V_{FS}}{2^N - 1} \tag{18-1}$$

式中，V_{FS} 为满度输出电压；N 为转换器的位数。

DC 系统中的位数确定了与 1 个 LSB 相对应的 DC 步长。表 18-1 给出了在三种常用电压下的位数与相应电压步长之间的对应关系。

LSB 的大小可以是很关键的，特别是在便携式设备中。在这些设备中，我们要求使用低电压工作，以尽量减少电池数量。如果希望缓冲放大器有一定的增益，就要使用很大的电阻值，因而降低了噪声抑制能力。幸好，绝大多数的 DC 应用不是便携式的，而是用于工业环境中的。

例如，用一个转换器为印制板打孔工作台的钻头进行定位。孔的位置被规定为 0.001 英寸±0.0003 英寸。执行器在 0V 时位于工作台的中心，负向全程为−12 英寸，出现在−5V 的时候；正向全程为+12 英寸，出现在+5V 的时候。系统中有两个执行器，一个用于垂直方向，一个用于水平方向。

322

这个例子有几个方面要考虑。首先，定位电压必须在正负两个方向上变动。在实际使用中，也许需要对输出电压加上（在这个例子中是减去）一个固定的偏移值。输出电压必须在 10V 范围内摆动，这也许表示 DAC 的输出电压必须经过放大。执行器本身需要的输入电流也许要超过 DAC 在设计时所规定的输出电流。18.7 节中叙述了几个满足这些要求的方法。

表 18-1 DAC 的 DC 步长

位　数	状 态 数	3 V	5 V	10 V
4	16	0.1875	0.3125	0.625
8	256	0.011 719	0.019 531	0.039 063
10	1024	0.002 93	0.004 883	0.009 766
12	4096	0.000 732	0.001 221	0.002 441
14	16 384	0.000 183	0.000 305	0.000 61
16	65 536	4.58E-05	7.63E-05	0.000 153
18	262 144	1.14E-05	1.91E-05	3.81E-05
20	1 048 576	2.86E-06	4.77E-06	9.54E-06
22	4 194 304	7.15E-07	1.19E-06	2.38E-06
24	16 777 216	1.79E-07	2.98E-07	5.96E-07

现在假设 DAC 需要一定的偏移量和增益。一个±12 英寸的定位区间总共是 24 英寸，这对应于 DAC 电路的±5V 输出。这个 24 英寸的范围必须被分成许多相等的 0.0003 英寸的步长，以满足位置分辨率的要求，这总共是 80 000 步。从表 18-1 可知，我们需要一个 18 位的 DAC。这样的一个实际系统能够以 0.000 091 6 英寸的步长进行定位。这里需要两个独立的转换器系统，一个用于水平方向，一个用于垂直方向。 [323]

18.4.3 AC 应用的误差预算

AC 应用中的误差预算，最有可能被指定为总谐波失真、动态范围或信噪比。假设 DAC 没有内部噪声，而且后面的缓冲放大器电路也没有噪声，那么，把动态范围倒过来就是 ADC 的 SNR[①]。不过，噪声总是存在的，而且是在所有输入信号都被设定为零的条件下测量的。噪声会使 SNR 下降。

但是，转换器的位数是决定这些参数的最主要的因素。从技术上讲，这些参数不是“误差”，因为这些参数是在转换器设计时确定的。如果设计者无法接受这些设计限制，那么唯一的方法是选择一个更高分辨率（位数更多）的转换器。

1. 总谐波失真

一个理想 DAC 的总谐波失真是由转换器的分辨率所引起的量化噪声。转换器的位数决定了最小可能的总谐波失真。位数越多，谐波的幅度就越小，图 18-6 表示了谐波失真的情况。 [324]

假设有一个理想的数模转换器，那么，在位数与由分辨率引起的 THD 之间存在一个直接的关系：

$$\text{THD}(\%)=\frac{1}{2^N}\times 100 \tag{18-2}$$

式中的 N 是转换器的位数。当然，这是在理想转换器前提下的极限值。

① 这个说法不对，因为动态范围等于最大输入下的 SNR。——译者注

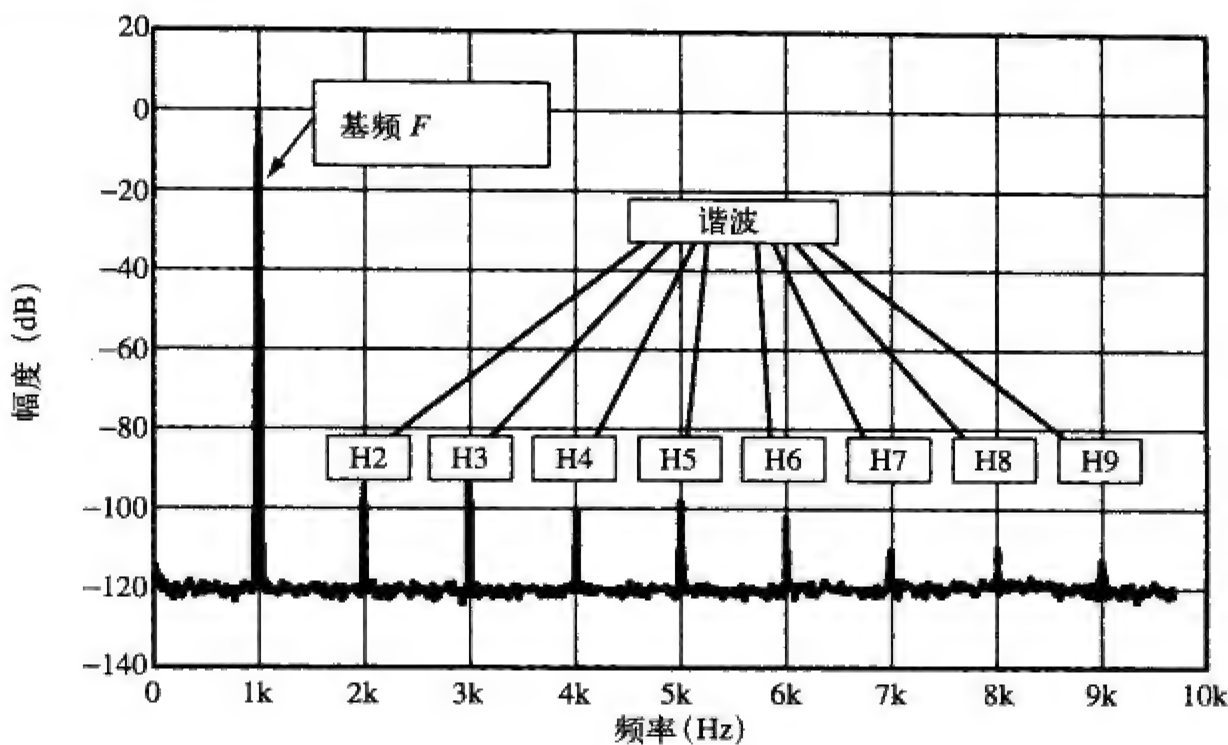


图 18-6 总谐波失真

2. 动态范围

DAC 的位数（N）与最大动态范围之间也存在一个直接关系，见式（18-3）和表 18-2。

$$动态范围=6.02\,N+1.76 \tag{18-3}$$

表 18-2 转换器的位数、THD 和动态范围

位 数	状 态 数	THD	动态范围
4	16	6.25%	25.8
8	256	0.390 625%	49.9
10	1024	0.097 656%	62.0
12	4096	0.024 414%	74.0
14	16 384	0.006 104%	86.0
16	65 536	0.001 526%	98.1
18	262 144	0.000 381%	110.1
20	1 048 576	0.000 095%	122.2
22	4 194 304	0.000 024%	134.2
24	16 777 216	0.000 006%	146.2

可以看出，DAC 每增加一位，动态范围就可改善大约 6dB。使用这个方法，我们可以容易地从增加的位数计算出有多少分贝数的动态范围改善。

325 例如，如果 CD 播放器的设计者希望有 90dB 的 SNR，他们会从表 18-2 中选择一个 16 位的转换器。这个转换器的 THD 最小可达 0.0015%。

18.4.4 RF 应用中的误差预算

RF 应用是 AC 应用中的高频部分。RF 应用也许会关注到各个谐波分量的位置和相对幅度。

只要总的 RF 谐波失真处于规定的范围内，用牺牲一个谐波分量来换取另一个谐波分量最小化的方法，也许是可接受的。

18.5 DAC 的误差与参数

本节所叙述的 DAC 误差要加到由转换器的分辨率所引起的误差上。

本节分为 DC 和 AC 两个小节，但许多 DC 误差会冒充成 AC 误差。制造商可以在数据手册中对 DAC 给出 DC 或 AC 误差指标，但也可以不给 DC 或 AC 指标。这一情况实际上对设计者给出了一个提示，即这个器件是对 DC 应用优化的，还是对 AC 应用优化的。与其他任何元件一样，DAC 是通过折中而设计出来的。把一个设计成用于高频 AC 的转换器误用于 DC 电路的情况是可能发生的，其他类似的情况也是可能发生的。

18.5.1 DC 误差与参数

下面讨论 DAC 的 DC 误差与参数。

1. 失调误差

对于全部的输入二进制码，模拟输出电压范围应该理想地从 0V 线性地变动到满度（见图 18-7）。但在实际上，当输入的数字码被认为将输出 0V 的时候，却得到了一个不等于零的输出 $\pm\Delta V$，这个 $\pm\Delta V$ 就叫做 DAC 的失调误差。

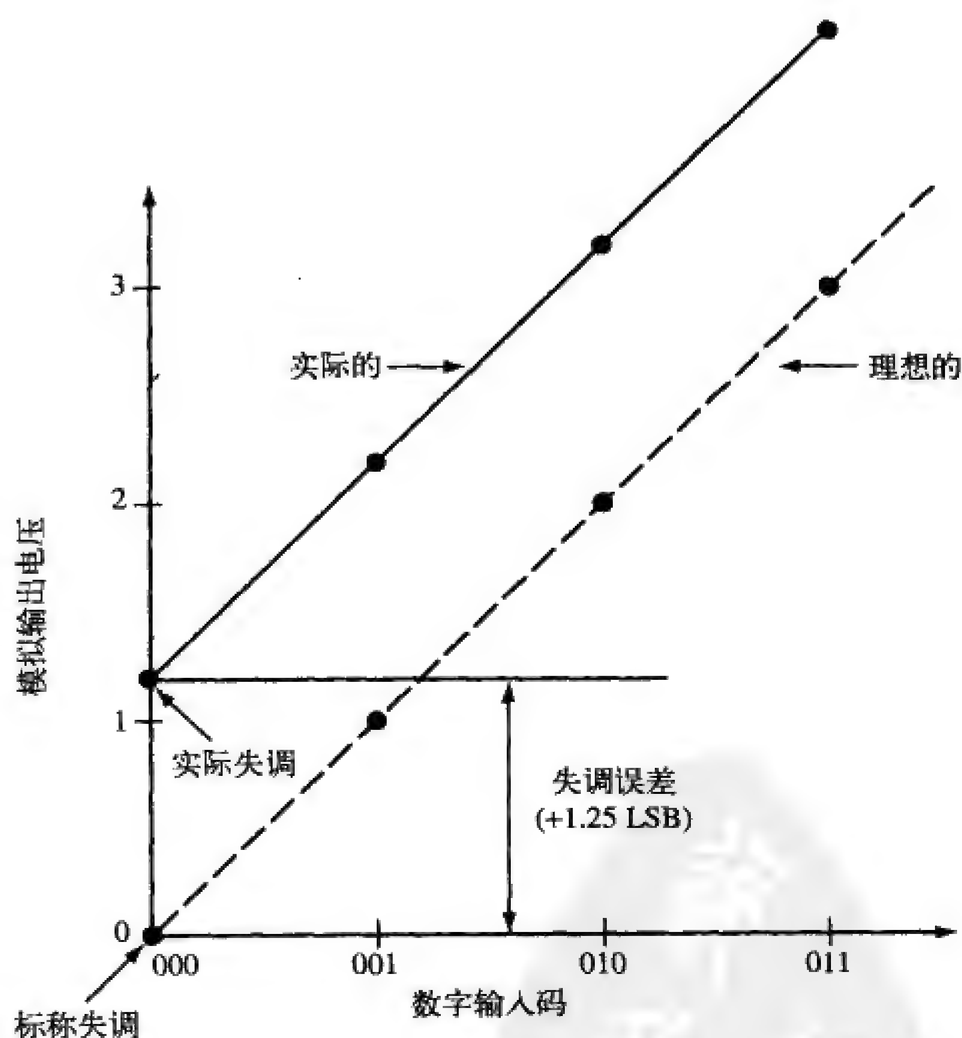


图 18-7 DAC 的失调误差

与失调误差相关的是失调误差的温度系数，它表示失调误差随温度的改变量。这个温度系数通常用伏特每摄氏度为单位。

失调误差是 DC 应用中的关键参数。由于这个原因，缓冲运放必须选择成不会增加这个失调误差，也就是说，缓冲器自己的失调电压应该远小于转换器的失调电压。在 AC 应用中，失调误差并不重要，因而可以不需要考虑。这时的缓冲运放可以选择为低 THD、高摆速，或者根据对于具体应用显得重要的其他参数来选择。

2. 增益误差

326 ≀ 327

DAC 的增益也许会大于或小于为产生满度模拟输出电压所需的增益（见图 18-8）。所谓增益误差，就是理想 DAC 输出增益的斜率与实际增益的斜率之间的差值。

与增益误差相关的是增益误差的温度系数，它是增益随温度的改变量。

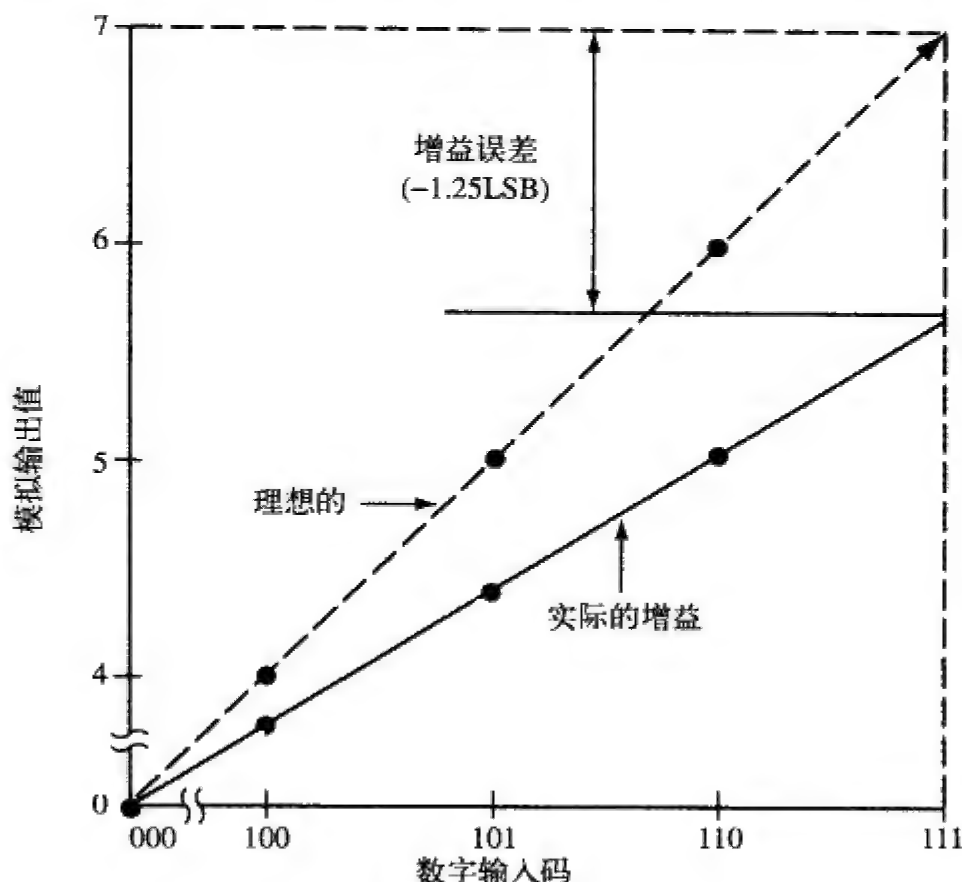


图 18-8　DAC 的增益误差

增益误差对于 AC 和 DC 应用都可以是很关键的。例如：

- 一个 RF 前置驱动级不得引起输出级超出 FCC 所许可的规定值；
- 一个机械定位系统不得停在所需位置的前面或后面。

运放缓冲器应该依靠内部的反馈电阻进行操作。如果可能，应该通过 V_{REF} 来进行满度调节。这样之后，由外部电阻产生的容差和热漂移就不会影响增益误差。

3. 微分非线性误差

当每一个二进制输入码在增加一个 LSB 时所引起的输出电压增量 ΔV 不相等时，转换器就存在微分非线性误差 DNL。如果这个 DNL 超过了 1 个 LSB，转换器就是非单调的。这种非单调性可以使某些伺服控制环路产生问题。一个非单调的 DAC，如果出现在图 18-9 中，可以表现为模拟输出特性中一个很窄的下跌。

328

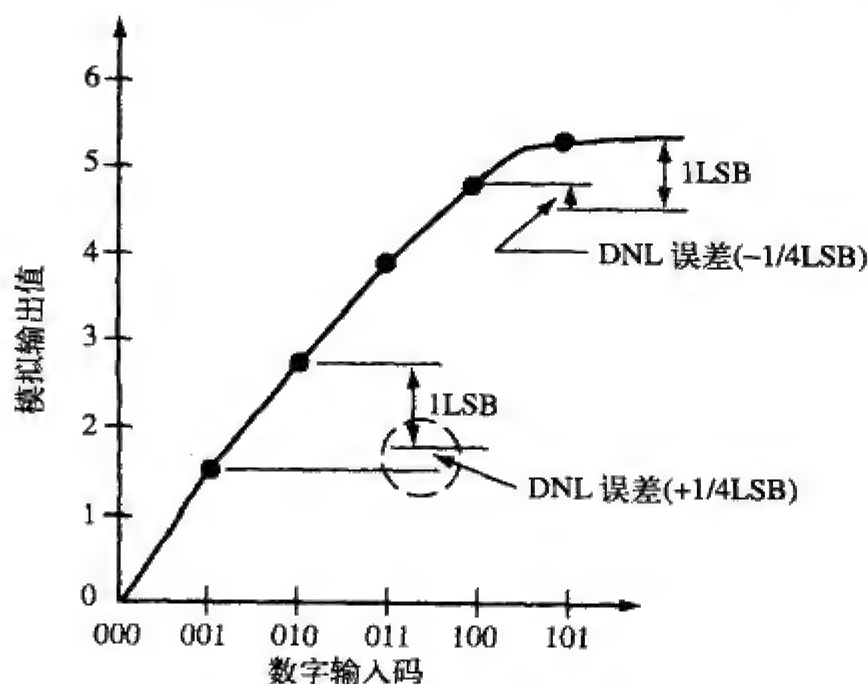


图 18-9 微分非线性误差

4. 积分非线性误差

积分非线性误差是与微分非线性误差类似的，但有所不同，这就是，积分非线性误差是在 0V 到满度的整个输出电压范围内的理想输出值与实际输出值之差的最大值（见图 18-10）。

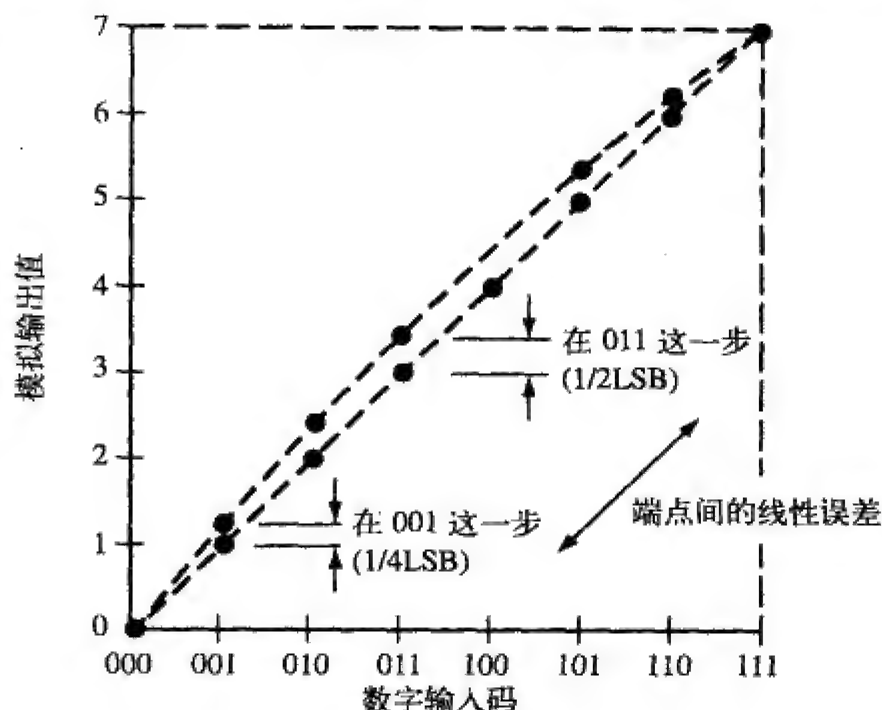


图 18-10 积分非线性误差

INL 和 DNL 这两种误差都是以失真和频谱中的谐波分量（假信号）来影响 AC 应用的。在 DC 应用中，这两个参数引起 DC 输出电压的误差。比如，定位工作台上的机械走步不能完全精确。 329

5. 电源抑制比

电源抑制比有时也叫*电源灵敏度*。它表示转换器对电源输入端上的纹波和噪声的抑制能力。DC 应用可以不受它的影响。但在 AC 应用中，很差的电源抑制能力可以使外部的频率成分泄漏到 DAC 的输出端上，并对输出信号进行调制，从而引起假信号和谐波失真。设计者必须对 DAC 和运放缓冲器进行仔细去耦，以消除这些问题。

18.5.2 AC误差与参数

下面讨论DAC的AC误差与参数。

1. THD + N

转换器和缓冲放大器总会产生一些内部噪声。对于音频和通信系统设计者来说，THD + N（总谐波失真加噪声）是一个很有用的指标。失真加噪声（THD + N）参数是指谐波失真和噪声的总和与输出信号均方根功率之比。就像运放参数（第13章）中讲到的那样，噪声源的相加是按照均方根规则计算的。失真和噪声是分开测量的，然后加在一起得到这个比值。其中的噪声电压与测试时所用的带宽有关。

2. SINAD

信号对噪声和失真之比（SINAD）是指输入信号对谐波失真和噪声之和的比值。失真和噪声是分别测量的，然后加在一起得到这个比值。SINAD是THD + N的倒数。SINAD和THD + N是对DAC整个动态性能的很好的指示，因为两者都包含了所有的噪声和失真成分。

330

3. ENOB

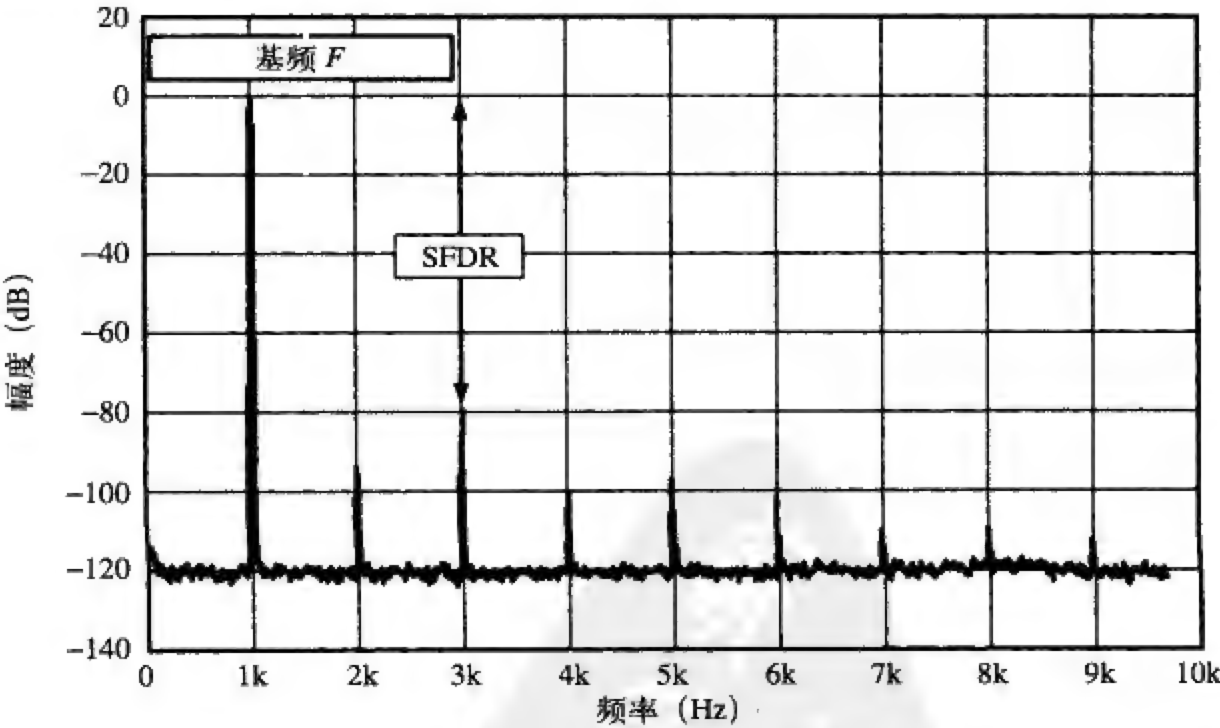
SINAD可以用来确定转换器的有效位数（ENOB），这也是转换器在给定频率下所表现出的精度。例如，一个标称为8位分辨率的DAC，在某个特定输入频率下被测定为具有45dB的SNR。那么，这个DAC的有效位数就可确定为

$$ENOB = \frac{SNR_{REAL} - 1.76}{6.02} = 7.2\text{ 位} \tag{18-4}$$

因此，这个器件在这个频率下的实际性能要低于它的标称分辨率。

4. 无假信号动态范围

无假信号动态范围（SFDR，Spurious Free Dynamic Range）是最大信号分量与最大失真分量之间的差值（见图18-11），它以分贝为单位。这在RF应用中是一个重要指标，而FCC规范则对RF应用中的假信号幅度做出了规定。



331

图18-11 无假信号动态范围

不恰当的去耦会引起假信号。我们可以用点阻滤波器来消除假信号。但在许多 RF 应用中，RF 信号是非常多变的，因此假信号的频率也是可以改变的。点阻滤波器必须能抓住所有的假信号频率，否则就没有用处。

5. 交叉调制失真

前面叙述的微分和积分非线性误差在高频 AC 应用中表现为交叉调制失真（见图 18-12）。

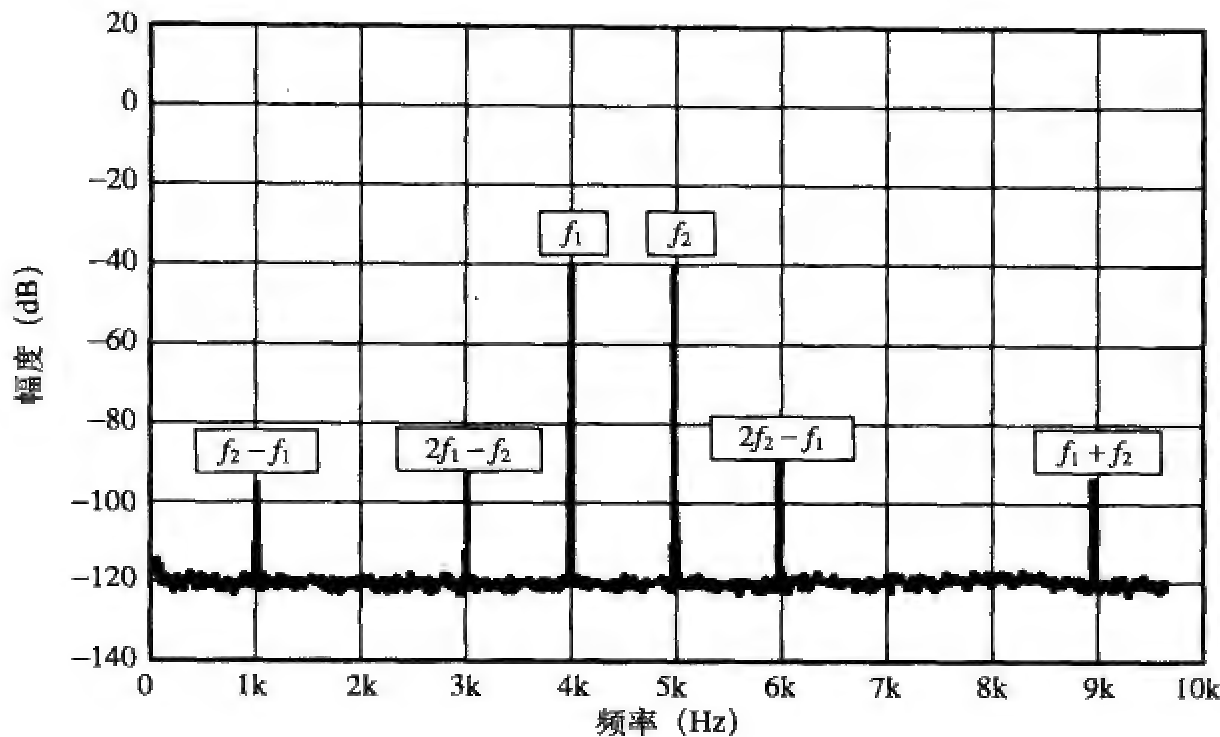


图 18-12 交叉调制失真

应对交调失真的最好的方法是使缓冲放大器系统尽可能地变为线性（应该知道，轨到轨运放在接近电源电压时会有非线性）。此外，还要设法限制流过 DAC 内部反馈电阻上的电流。读者可以参阅 18.7.1 节中关于提高电源电压的建议，其目的是为了降低内部反馈电阻上的功耗。

6. 稳定时间

DAC 的稳定时间是指从转换器数字输入端上的开关被拨动到输出达到终值并停留在规定的误差带以内的这段时间（见图 18-13）。稳定时间是 DAC 最高转换速率的倒数。 332

当一个输出运放缓冲器与 DAC 一起使用时，这个缓冲器就变成转换速率和稳定时间计算中的一部分。

在输入数字码改变状态时所产生的毛刺电压会影响到 DAC 的稳定时间。虽然从本质上说，这种毛刺电压是瞬态的，但当出现在快速 AC 系统时，同样可以引起噪声与谐波。降低这个毛刺电压的最好的方法是对 DAC 和运放缓冲器增加恰当的去耦（见第 23 章）。在极端情况下，也许要使用专门的去毛刺电路（见图 18-14）。

图 18-14 中的去毛刺技术要依靠软件设计者来对控制信号的时序进行平衡，因而，刚好在 DAC 改变输入代码之前对保持功能进行激励，然后在代码改变之后立即释放保持功能。C_{HOLD} 的选择是关键性的，因为它必须能保持缓冲器的输出电压不下降，与此同时，还不能影响系统的带宽。 333

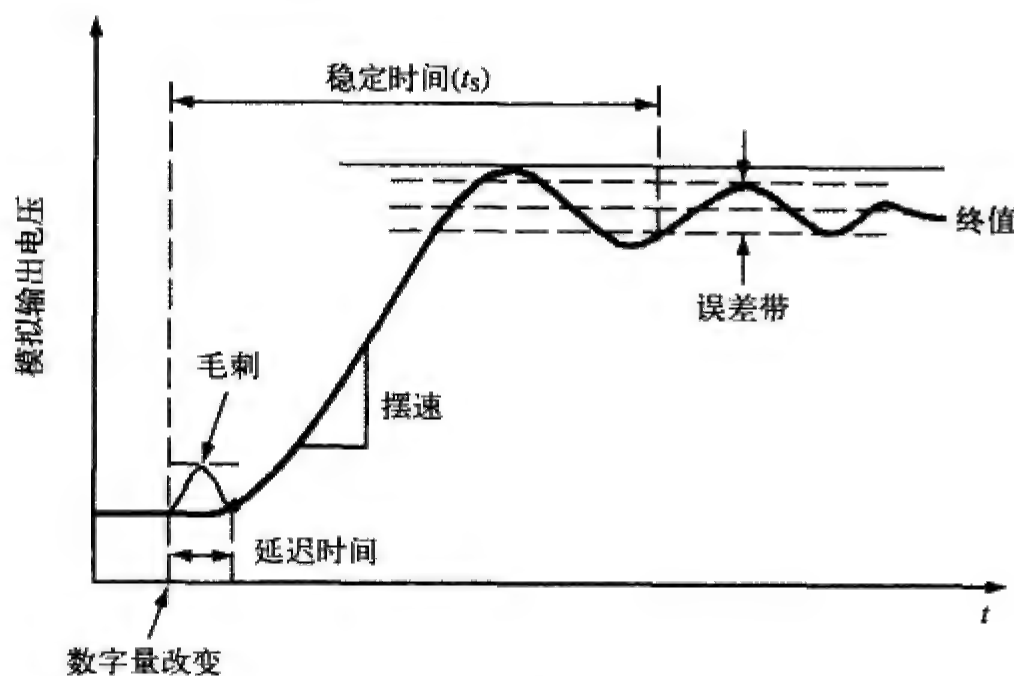


图 18-13　DAC 的稳定时间

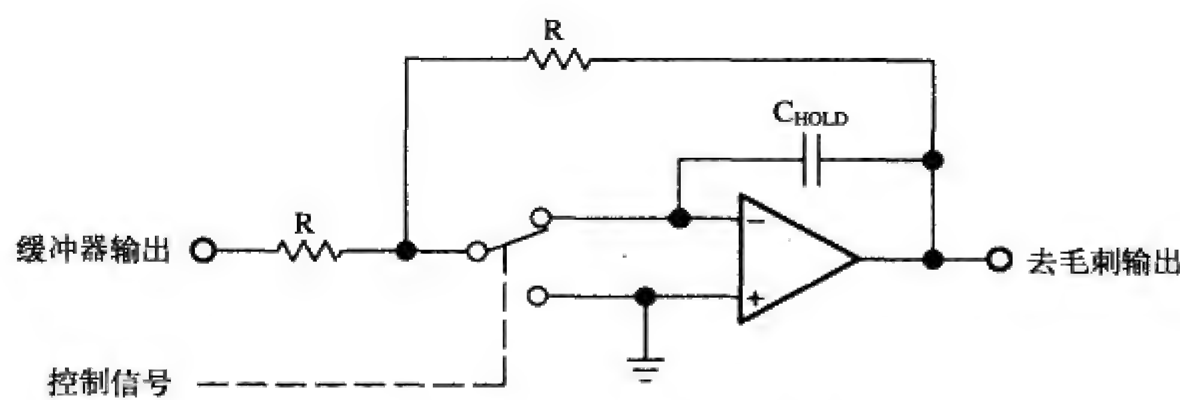


图 18-14　DAC 的去毛刺电路

18.6 DAC 电容的补偿

DAC 是用双极或 CMOS 技术制造的，其中以 CMOS 更为常用。但是，CMOS 晶体管有很大的电容。这些电容在 DAC 中是相加的。由于这个原因，这个电容便与接通和断开的电阻数量有关。处于运放反相输入端上的电容可以容易地使运放产生振荡，特别是因为有些缓冲放大器工作在小于单位增益的状态下。所以，必须对转换器电容 C_O 进行外部补偿（见图 18-15）。

对 DAC 的输出电容进行补偿的常用方法是对缓冲放大器增加一个反馈电容 C_F。C_F 可以用下式来计算：

$$C_F = 2\times\sqrt{\frac{C_O}{2\pi R_F}\times\frac{1}{G_{BW}}} \tag{18-5}$$

式中，C_O 为 DAC 数据手册中给出的输出电容；R_F 为 DAC 数据手册中给出的反馈电阻；G_{BW} 为输出放大器的小信号单位增益带宽积。

334

遗憾的是，反馈电容 C_F 和 DAC 的内部电容 C_O 两者都降低了 DAC 的转换速度。如果需要更快的转换速率，就需要一个输出电容较小的 DAC，这同时也就需要使用较小的反馈补偿电容。

在带有外部电容补偿时的总稳定时间为：

$$T_S \approx \sqrt{\frac{R_F(C_O+C_F)}{2G_{BW}}} \tag{18-6}$$

式中：C_O 为 DAC 的内部电容；R_F 为反馈电阻；C_F 为补偿电容；G_{BW} 为输出放大器的小信号单位增益带宽积。

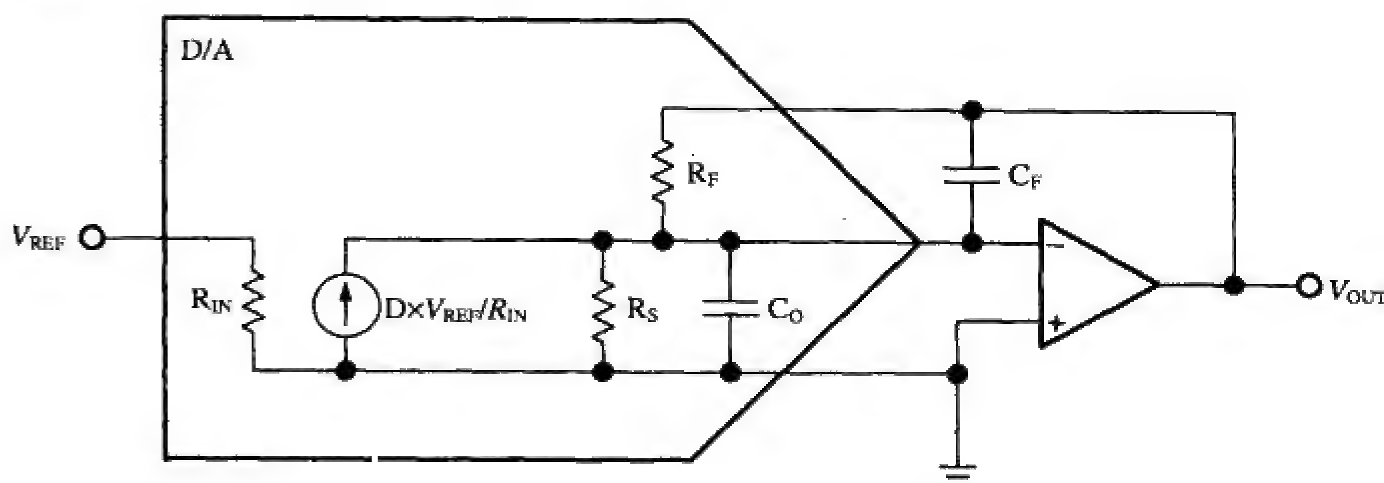


图 18-15 CMOS DAC 输出电容的补偿

18.7 增加运放缓冲放大器的电流和电压

运放制造工艺的限制也制约了输出端可以耗散的功率。但有些应用却要求 DAC 与功率非常大的负载相连。这些应用包括执行器、定位螺旋管、步进电机、扬声器、振动台、定位工作台，还有其他无数的应用。

虽然已经有了一些可以驱动大功率的"功率运放"，但这些运放一般是通过牺牲其他几个指标来换取大功率操作的。这些运放的输入电压失调、输入电流和输入电容都可以比设计者常用的数据高出数十倍，因此，这些功率运放不适合用来取代缓冲运放，以与 DAC 直接相连。

功率提升器可以用分离元件来设计，也可以是某种预先封装好的放大器，究竟采用哪一种做法取决于实际应用的需要。有时候，我们需要大电流来驱动像执行器和步进电机这样的负载。音频电路也许需要许多瓦的功率以驱动扬声器。这就意味着需要比运放通常工作时更高的电源电压。这些应用可以产生或使用危险的高压。设计者需要极其小心，以免做出一个不安全的产品，或者在开发产品时遭遇电击。

335

我们经常把功率级置入运放电路的反馈环路中，因而可以通过闭环操作对功率级的误差进行补偿。但这种方法不总是可行的，比如，当输出电压的摆幅超过了运放电源电压的时候。在这些情况下，应该对输出电压使用分压器。

我们有三类提升电路：电流提升器、电压提升器和电流电压提升器。这些提升电路都是以同一原理工作的：任何置入运放反馈环路内的东西都将被补偿，这就是说，输出电压的摆幅可以达到任何需要的电压值，以使缓冲运放两个输入端上的电压相等。

18.7.1　电流提升器

电流提升器通常使用某种形式的 B 类推挽放大器结构（见图 18-16）。

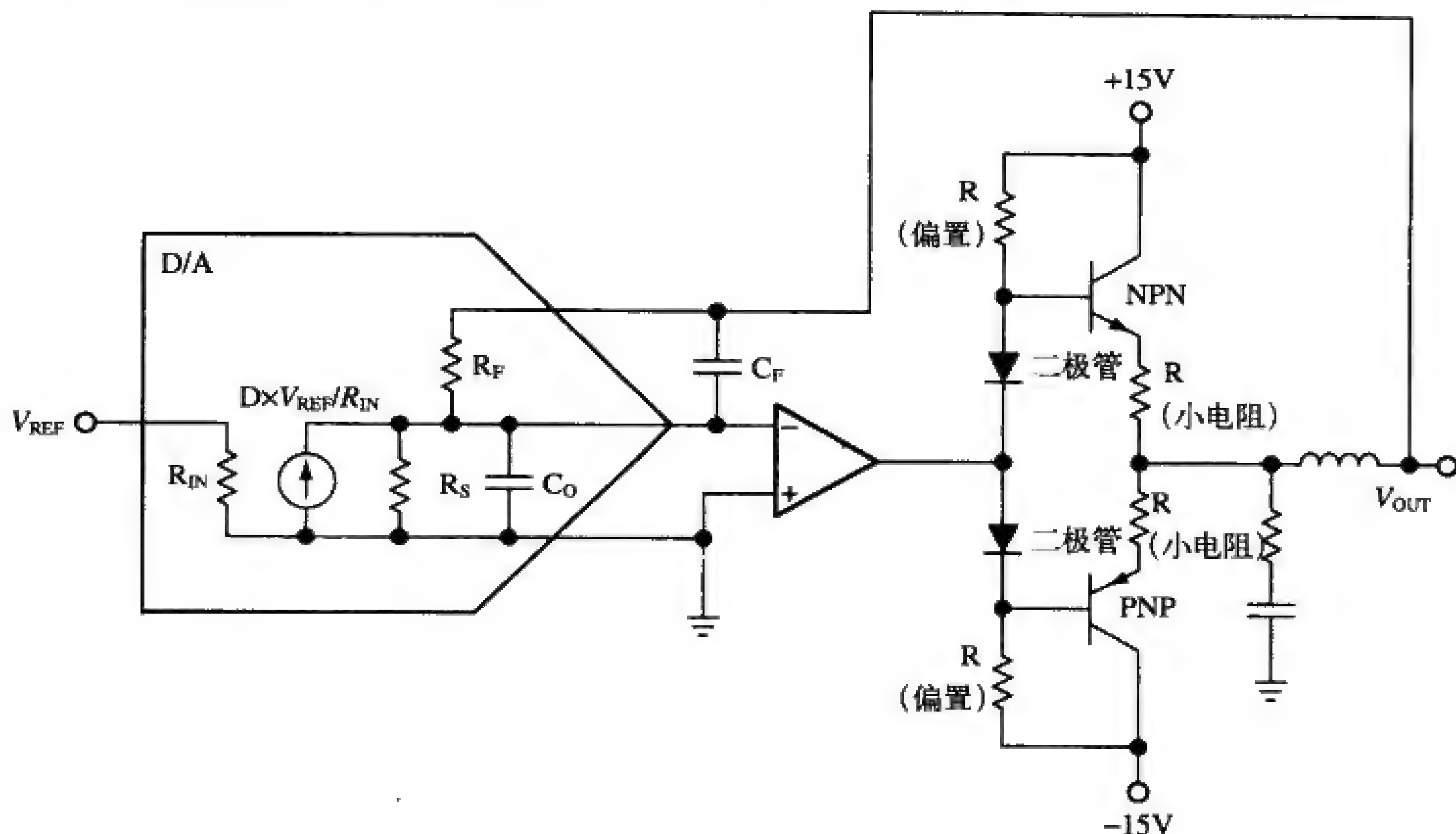


图 18-16　DAC 输出的电流提升器

图 18-16 中的电路已经被使用几十年了，在许多技术文章中都可以找到这些元件值的准确的计算方法。这个电路之所以能提升电流，是因为运放的输出已经不是电路的真正输出了，而是用做 npn 和 pnp 功率晶体管的基极驱动器。其中的两个二极管被用来对两个晶体管的 V_{BE} 压降进行补偿，这两个基极又通过两个连接到电源的电阻进行偏置。这个电流提升器的输出被反馈到 DAC 的反馈电阻上，以使反馈环路得以闭合。提升器的输出阻抗只受限于输出晶体管的特性和很小的射极电阻。今天的功率晶体管有非常高的频率响应，因而可以使这个电路产生振荡。为此，电路中使用了一个 RC 阻尼网络和一个很小的电感与负载串联，以对这一振荡进行阻尼。如果振荡不是个问题，这些都可以省去。但应该知道，晶体管的正向电流放大倍数是一直在变化的。

336

18.7.2　电压提升器

如果需要更大的电流，或者输出电压摆幅必须大于±15V，就可以把提升器的电压提高到超过缓冲放大器的电压。设计者也许会尝试图 18-17 中的电路。

任何时候，只要在输出部分有比较高的电源电压，就可能存在电击的危险。这个电路示出了一个常见的错误用法。

- 我们使用提升放大器的全部理由，就是让 V_{OUT} 能够摆动到±100V 的电源电压上。如果这个电路工作在单位增益的状态下（外部 R_F = 0），V_{OUT} 最高也只能摆动到±15V，因

此根本不需要±100V 的电源电压。图中那个±100V 的电源电压只是用做获得电压增益而已。

- 如果这个电路有一定的增益（此时外部 R_F 大于 0），那么，外部电阻 R_F 将与内部的 R_F 加在一起，产生下面的增益： 337

$$增益=\frac{R_{F,EXT}+R_{F,INT}}{R_S} \tag{18-7}$$

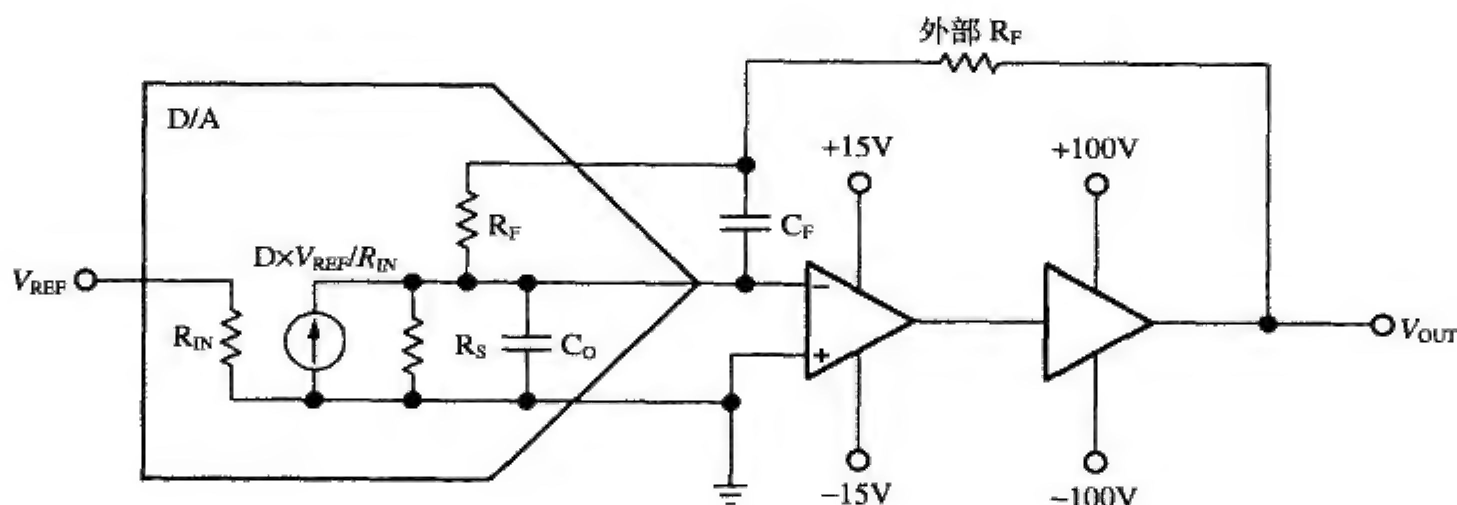


图 18-17 增加 DAC 电压摆幅的不正确方法

这里的问题是，随着外部电源电压的提高，这些电阻的功率也在增加。设计者可以对外部电阻的功耗进行监测，但对于内部电阻 R_F 或 R_S 则完全无法控制。由于这些电阻是制造在 IC 上的，所以只能耗散有限的功率。即使内部电阻的功率最大值得到极其仔细的监测，但在需要耗散那么多功率的时候，这些电阻一定会有不希望的发热。电阻的自加热可以根据其标称的温度系数（最大值）来改变自身的电阻值。而且，外部电阻的热系数当然不同于内部电阻的热系数①，这就会引起增益误差。设计者也许在此之前从未遇到过电阻自加热的情况，因为插孔器件和表面贴装器件有着充分的空间以降低自加热效应。但在 IC DAC 所能提供的内部空间的条件下，电阻的自加热是一个极为突出的问题，它将产生 DAC 输出中的非线性误差。

这个问题在高分辨率转换器中尤为突出，因为那里的空间是最小的。因此，如果确实可行的话，设计者必须对反馈电阻上的电流进行限制。图 18-18 所示的方法可以在实现增益控制的同时，使大电流不再流过内部的反馈电阻。 338

在图 18-18 中，

- R_3 和 R_2 被选择成确保送到 DAC 内部 R_F 上的反馈电压永远不超过 DAC 的极限值；
- R_3 和 R_2 当然要有正确的功耗值。R_2 尤其要小心地选择。如果 R_2 烧毁，反馈环路将出现危害 DAC 的电压。此外，R_3 承受了大部分的电压降，所以 R_3 必须能耗散相当大的功率。

① 问题不在热系数，而在于温度的差异。——译者注

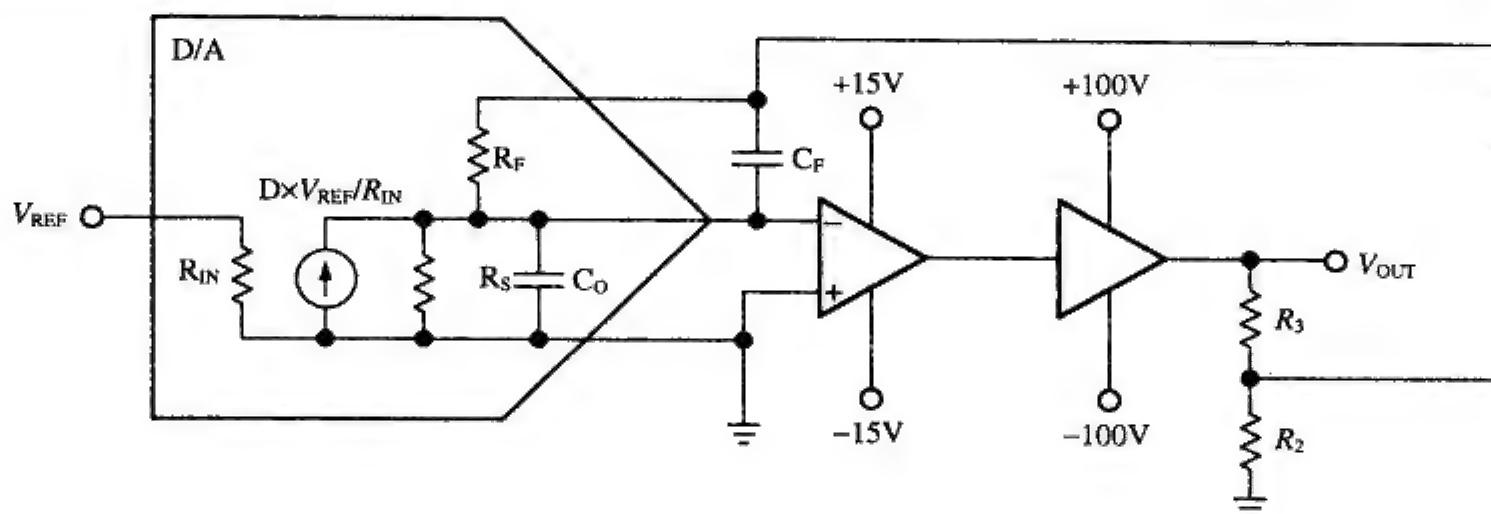


图 18-18 增加电压范围的正确方法

如果通过电压摆幅和功率水平的组合和平衡仍然未能得到一个可行的设计，那么留给设计者的唯一的选择是工作在断开反馈环路的状态下，但此时的精度会受到损失。对于 AC 应用，这也许是可接受的。

18.7.3 功率提升器

我们当然可以把前面的两种提升电路结合起来，以产生更大的功率。例如，在音频电路中，±15V 的电源电压把输出功率限制在了 112.5W，这是 8Ω 负载下的绝对最大功率。为了增加输出功率，就必须增加电源电压，但同时还必须遵循前面几小节中提到的所有关于提高电压的注意事项。

18.7.4 单电源操作与 DC 失调

DAC 的功率电路不是尝试单电源设计技术的恰当地方。在音频电路中，单电源设计迫使我们采用大耦合电容，结果是使低频响应遭受失真和限制。在 DC 应用中，DC 失调将持续不断地加在负载上，因此，负载就不得不通过它的内部电阻把过多的电压耗散为热量。

不过，有些应用确也需要一个 DC 偏移电压。如果电路中已经存在精密基准源，设计者就会感到幸运。我们可以使用这样的基准电压来驱动 DAC 的电阻网络，而电阻网络可以置于 DAC 的内部或外部。在大多数情况下，内部基准源是从某个器件的一个引脚连接到外面的。设计者一定不要对基准源施加过多的负载，因为这样会直接影响到 DAC 的精度（见图 18-19）。

在图 18-19 的电路中，缓冲放大器的输出被向上移动了一个等于 $1/2V_{REF}$（不是 $1/2V_{CC}$）的直流电平。选用 V_{REF} 是因为它的稳定性和精确要比 V_{CC} 好很多。电平移位电路中的那四个电阻必须高度精确和相互匹配，否则，这个电路将产生增益误差和失调误差。然而，热误差是不能补偿的，因为外部电阻的热漂移通常与 IC 内部电阻的热漂移不同。所以，这一技术只能使用在环境温度只有很小变化的应用中。

339 ~ 340

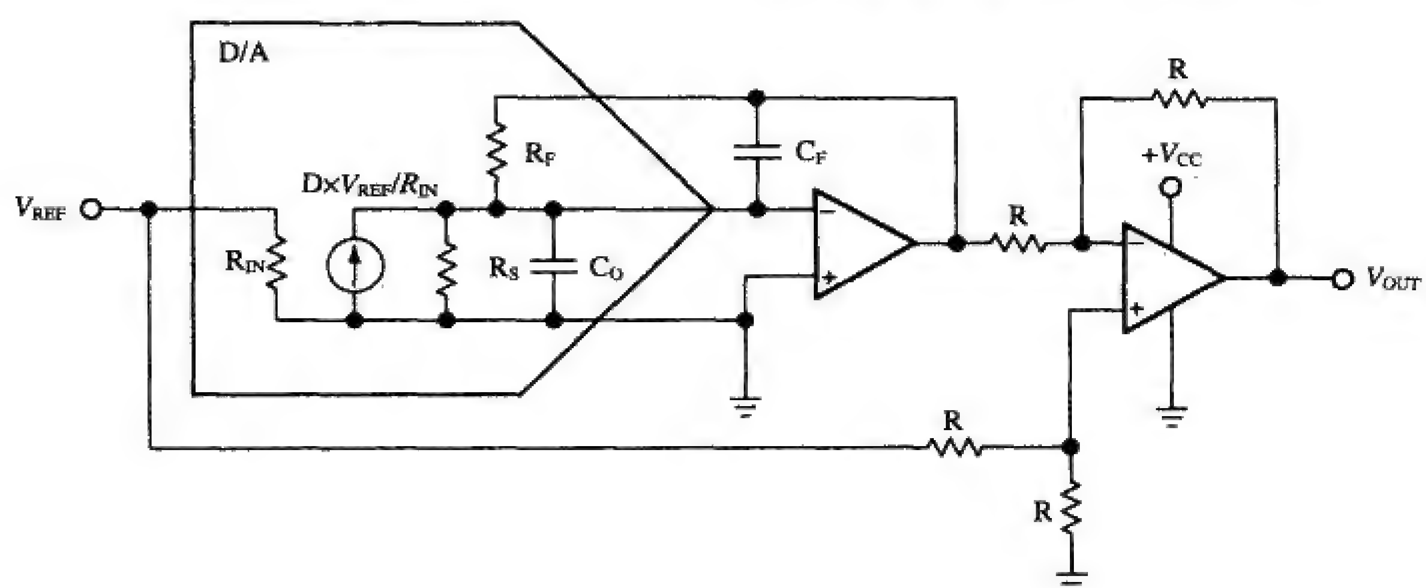


图 18-19　单电源 DAC 的操作

第 19 章　正弦波振荡器

Ron Mancini 和 Richard Palmer

19.1　什么是正弦波振荡器

运放振荡器是一些不稳定的电路，但不是那种有时因设计不小心或在实验室中产生的振荡器，而是那些有意设计成维持不稳定状态的电路。振荡器可以用来产生均匀的信号，这种均匀信号可以在许多应用中用做基准信号，比如用于音频电路、函数发生器、数字系统和通信系统。

振荡器可以分为两大类：正弦波振荡器和弛张振荡器。正弦波振荡器由放大器和 RC（电阻电容）或 LC（电感电容）电路组成，这种振荡器的振荡频率是可调的；正弦波振荡器也可以用晶体构成，但晶体振荡器的振荡频率是固定的。弛张振荡器可以用来产生三角波、锯齿波、方波、脉冲波或指数形波形。弛张振荡器将不在这里讨论。

运放正弦波振荡器的工作不需要外加输入信号。这种振荡器利用了正反馈和负反馈的某些组合把运放驱动到不稳定的状态，这样，输出就不断地来回翻转。振荡的幅度和频率是通过围绕中心运放的那些无源和有源元件共同设定的。

运放振荡器被限制在频谱的低频区，因为运放没有足够的带宽以实现高频下的低相移。其中的电压反馈运放被限制在很低的数千赫范围，因为它们的开路主极点可以低到 10Hz。新型的电流反馈运放有大得多的带宽，但却很难使用于振荡器电路，因为它们对反馈电容很敏感。这种振荡器超出了本章的讨论范围。

341

晶体振荡器被用于最高到数百兆赫的高频范围。

19.2　振荡的条件

我们用负反馈系统的典范的或者称做最简单的形式，来说明振荡发生的条件。图 19-1 表示了这样的一个系统框图，它的反馈系统经典表达式示于式（19-1）。关于框图及其表达式的导出与说明，可参阅第 6 章。

$$\frac{V_{OUT}}{V_{IN}}=\frac{A}{1+A\beta} \tag{19-1}$$

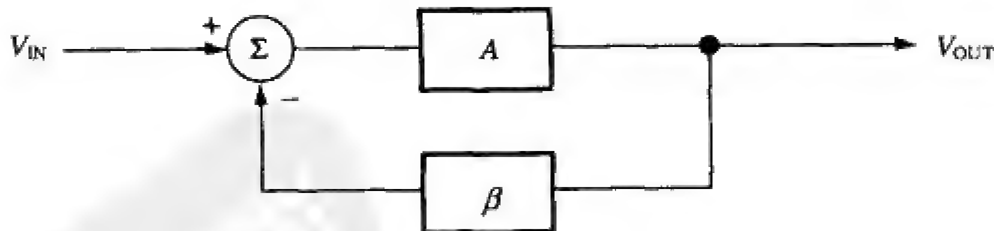


图 19-1　带有正反馈或负反馈的反馈系统典范形式

振荡器的操作不需要外加输入信号，它是把反馈网络所生成的输出信号中的一部分用做输

入信号，是正反馈作用下的噪声电压为电路提供了最初的启动信号。经过一段时间后，输出逐渐建立了起来，电路便开始振荡，而振荡的频率是由电路元件设定的[1]。

振荡的形成是因为反馈系统未能找到一个稳定的状态，也就是说，它的传递函数未能被满足。当式（19-1）中的分母等于0时，系统就变成不稳定。或者说，当 $1 + A\beta = 0$ 时，就表示 $A\beta = -1$。因此，设计振荡器的关键是保证 $A\beta = -1$。这个条件叫做*巴克好森准则*（Barkhausen criterion）。这个准则要求环路的增益为1，而且对应的相移为180°。这个180°就是上面表达式中的那个负号。负反馈系统中的这个表达式可以用复数等效地写为 $A\beta = 1\angle -180°$。对于正反馈系统，表达式变为 $A\beta = 1\angle 0°$，但式（19-1）中 $A\beta$ 前面的符号要变负。

342

一旦相移为180°和 $A\beta = |1|$，不稳定系统的输出电压就奔向无穷大，并试图摧毁这个世界，但仅仅因为电源能量的限制而未能继续下去。当输出电压接近电源的一个端电压时，放大器中的有源器件便会改变增益，因而改变了 A 值，使 $A\beta \neq 1$。因此，向无穷大电压的变化速度就开始减慢，并最终停了下来。这个时候，可以发生三种情况。第一，处于饱和或截止状态的非线性可以使系统变得稳定，并锁定在电源的一个端电压上。第二，原先的充电电荷可以使系统进入饱和（或截止）并保持一段很长的时间，然后回到线性区，再奔向电源的另一个端电压。第三，系统保持在线性状态，并改变方向，奔向电源的另一个端电压。上面的第二种情况将产生高度失真的振荡（通常为准方波），而由此生成的振荡器叫做*弛张振荡器*。第三种情况则产生正弦波振荡器。

19.3 振荡器中的相移

等式 $A\beta = 1\angle -180°$ 中的180°相移，是由有源和无源元件引起的。就像每一个被设计得很好的反馈电路那样，振荡器的相移也被做成取决于无源元件，因为无源元件是精确而且几乎无漂移的。与此同时，我们必须把有源元件提供的相移尽可能降低到最小，因为这种相移是随温度和器件而变的，而且有很大的初始容差。此外，我们还要把放大器选择成在振荡频率上几乎没有或者完全没有相移。这些约束使运放振荡器只能用在相对很低的频率区。

单极点的RL和RC电路可以提供最大90°的相移，由于产生振荡需要180°的相移，所以在振荡器设计中必须至少使用两个极点。一个LC电路有两个极点，因此，这样两个极点可以给出最大180°的相移。我们在这里暂不考虑LC和LR振荡器，因为低频电感很贵、很重，体积也很大，而且在性能上与理想电感相差甚远。LC振荡器一般是设计成高频应用的，而这个高频则超过了电压反馈运放的频率范围。在高频下，电感的尺寸、重量和成本都不太大。但在低频振荡器的设计中，我们将用多级RC取代电感。

振荡频率是由相移确定的，因为电路总是振荡在累积相移达到180°的频率上。而相位对于频率的变化率 $d\varphi/d\omega$ 则确定了频率的稳定性。当把几个带缓冲的RC级（其中的运放缓冲器提供了高输入阻抗和低输出阻抗）串联时，相移就要乘以RC的级数 n（见图19-2）。

343

振荡频率的稳定性很大程度上取决于相移等于180°的那个频率点上的相位变化率。当频率指标很严格时，就要求在180°相移处很小的频率偏移 $d\omega$ 能够引起很大的相移变化 $d\varphi$。从图19-2可以看出，虽然两级RC的串联最终可以提供180°的相移，但在振荡频率点的 $d\varphi/d\omega$ 则低得无法接受。因此，由两级RC串联而成的振荡器有很差的频率稳定性。三个相同的RC滤波级的串联可以得到高得多的 $d\varphi/d\omega$（见图19-2），所以，由此构成的振荡器的频率稳定性也就得到了改善。加上第四个RC级之后，可以构成一个具有极好 $d\varphi/d\omega$ 的振荡器（见图19-2）。所以，这

是一种最稳定的 RC 振荡器结构。此外，四级 RC 是我们可以使用的最大级数，因为运放是每四个装入一个封装内，而且，四级振荡器可以产生四个相互有 45°相移的正弦波。这种振荡器可以用来同时获得正弦和余弦波形，即正交的正弦波。

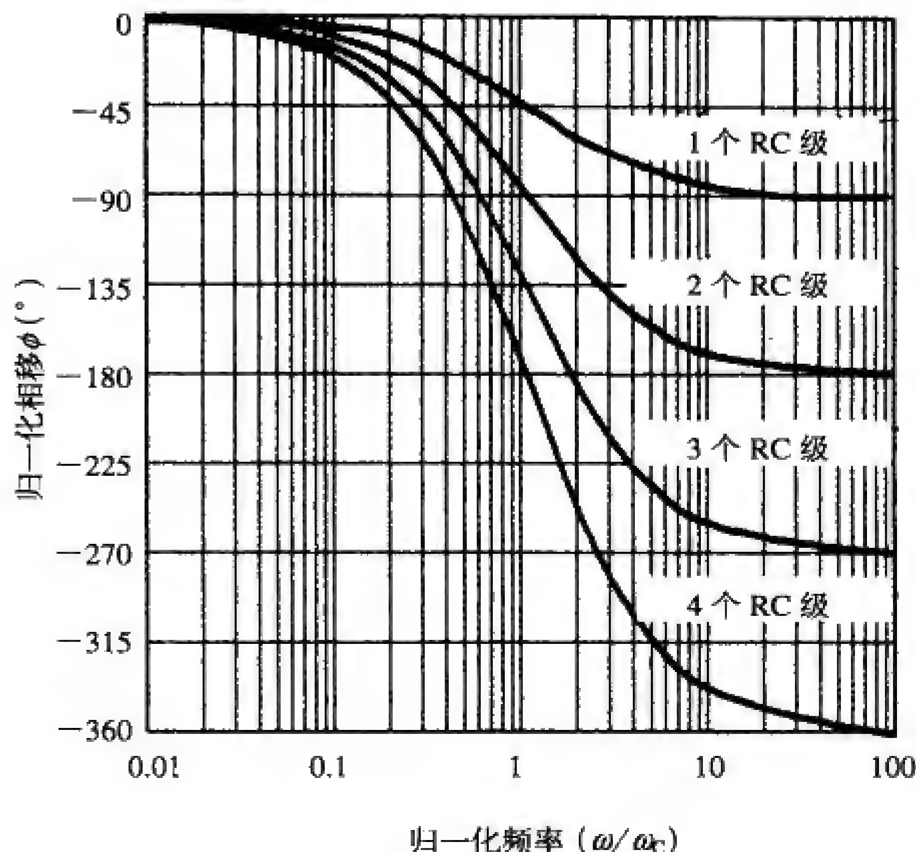


图 19-2 RC 级的相位曲线

晶体或陶瓷谐振器可以用来构建最稳定的振荡器，因为利用谐振器的非线性特性可以得到极高的 dφ/dω。谐振器通常被用于高频振荡器。由于体积、重量和成本的限制，谐振器一般不用于低频振荡器。从另一方面看，运放一般也不能用于晶体或陶瓷谐振振荡器，这是因为运放的带宽太窄。经验已经指出，搭建一个低频谐振器，倒不如搭建一个高频晶体振荡器，然后对振荡器的输出进行分频和滤波，以此获得一个低频振荡信号，这种高频加分频的方法更加成本有效。

344

19.4 振荡器的增益

振荡器在振荡频率点的增益必须等于 1（$A\beta = 1\angle{-180°}$）。通常情况下，只要增益大于 1，电路即变成稳定而停止振荡。但是，当增益超过 1 而且相移为−180°时，有源器件的非线性会使增益降低到 1，因而电路会继续振荡。当放大器的摆幅接近电源电压的任意一端时，就会出现这种非线性，因为截止区或饱和区都会降低有源器件（晶体管）的增益。显然，这里有一个互相冲突的选择：为了达到可制造性，我们要求把最坏情况下的标称增益设计成大于 1，但过量的增益又会引起输出正弦波的较大失真。

当增益太低时，振荡会在最坏情况下停止；当增益太高时，输出波形看起来不像正弦波，更像方波。失真的直接原因是放大器受到了太大增益的过度驱动，因此在低失真振荡器中，增益必须仔细控制。相移振荡器是有失真的，但它们同时也可以提供低失真的输出电压，因为串

联的 RC 级就像是一些失真滤波器。带缓冲的相移振荡器可以有很低失真的另一个原因是，振荡器的总增益可以在各缓冲级之间进行分配和控制。

当要求低失真输出时，大多数电路结构中都需要增加一个用于调节增益的辅助电路。这样的辅助电路有多种形式，其中包括在反馈环路中插入非线性元件、对环路进行自动增益控制（AGC）以及用电阻或二极管这些外部元件进行限幅。此外，我们还必须考虑到由于温度的变化和元件的容差所引起的增益的改变。然而，所需的增益稳定性同时也决定了电路的复杂性。增益越稳定，输出的正弦波就越纯粹。

19.5 有源元件（运放）对振荡器的影响

到现在为止，我们一直假设运放有无限大的带宽，因而运放的输出不随频率而变。但实际上，电路的环路增益 $A\beta$ 是与频率有关的。图 19-3 给出了典型的运放增益与频率之间的关系。对式（19-1）的分子与分母都除以 $A\beta$，就可得到式（19-2）。这依然是闭环增益 A_{CL}，但其中的 $1/\beta$ 被表示为理想的闭环增益 $A_{CLideal}$。通常，系统的带宽被规定为闭环增益 A_{CL} 与开环增益 A_{OL} 滚降曲线的相交点，这在图 19-3 中是频率点 f_C。其实，这一频率点上的 A_{CL} 已经衰减了 3dB，而且通常以 20dB 每十倍频的速率下降。更糟的是，运放在这一频率点还提供了 45°的相移。无论电路的增益与运放开环增益的滚降曲线在何处相交，情况都是如此。显然，我们必须避免电路工作在这一区域，否则，就必须对电路进行补偿。

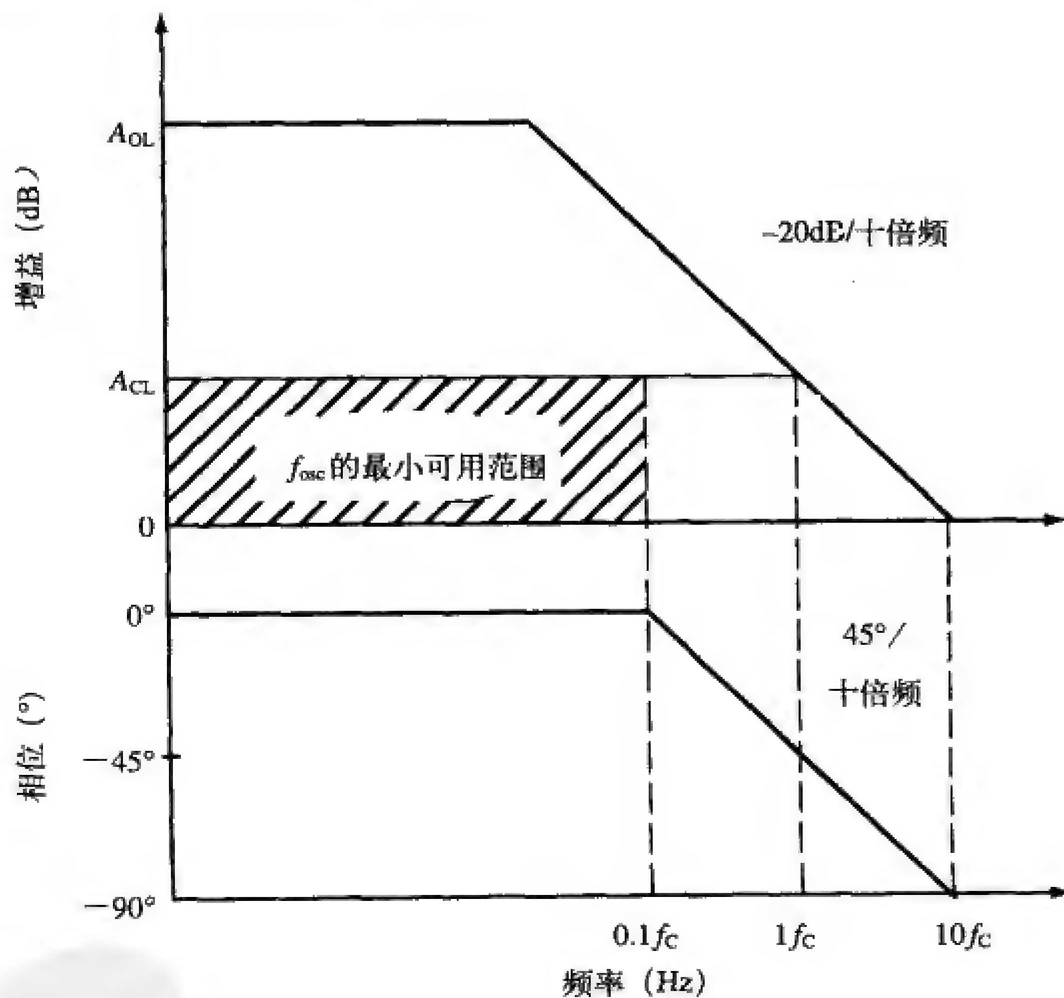


图 19-3 运放的频率响应

345 ≀ 346

$$A_{CL}=\frac{A}{1+A\beta}=\frac{\frac{1}{\beta}}{1+\frac{1}{A\beta}}=\frac{A_{CLideal}}{1+\frac{A_{CLideal}}{A_{OL}}} \tag{19-2}$$

大多数运放是有补偿的，而且在 ω_{3dB} 处会有大于 45°的相移。所以，运放应该被选择为它的增益带宽至少在振荡频率的十倍以上。这样选择之后，运放的工作区就是图 19-3 中的阴影区。文氏电桥要求运放的增益带宽大于 $43\omega_{OSC}$，才能使增益与频率保持在理想值的 10%以内[2]。图 19-4 对 LM328、TLV247X 和 TLC071 三种运放的输出失真与频率之间的关系进行了比较，这三个运放的带宽分别为 0.4MHz、2.8MHz 和 10MHz。一个带有非线性负反馈的文氏电桥振荡器（可以参阅 19.7.1 节中关于电路和传递函数的解释）的振荡频率范围一般可以从 16Hz 到 160kHz。图中指出了对于这一应用选择正确运放的重要性。LM328 所达到的最高振荡频率只有 72kHz，但此时的输出幅度却被衰减了 75%以上；TLV247X 达到了 125kHz 和 18%的幅度衰减。而 TLC071 由于很大的带宽则给出了 138kHz 的振荡频率和仅仅 2%的幅度衰减。所以，必须把运放选择为具有正确的带宽，否则，电路只能振荡在一个比设计指标低很多的频率上。

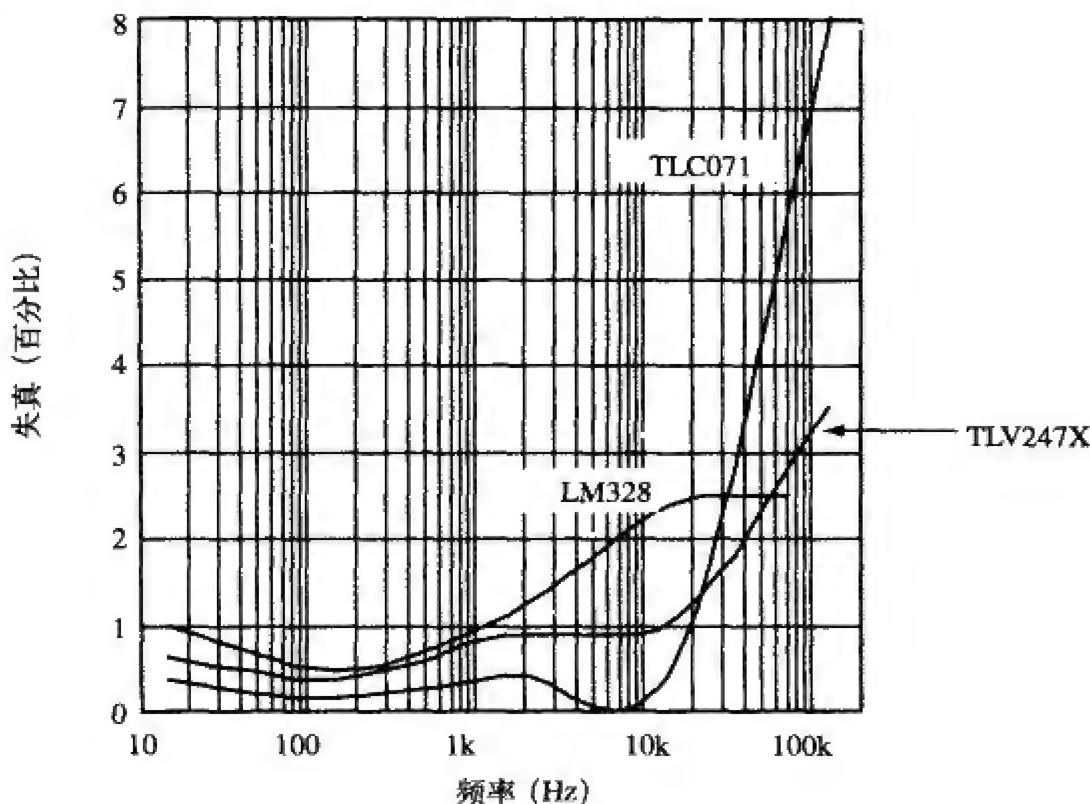


图 19-4 运放的带宽与振荡器输出的关系

347

当使用大反馈电阻时，必须多加注意，因为这些大电阻会与运放的输入电容相互作用，以此产生负反馈的极点和正反馈的零点与极点。大阻值可以使这些零极点移动到振荡频率附近，因而会影响相移[3]。

我们最后需要考虑的是运放摆速的限制。运放的摆速必须大于 $2\pi V_P f_0$（其中，V_P 是输出电压的峰值，f_0 是振荡频率），否则，会使输出信号产生失真。

19.6 振荡器工作（电路）的分析

振荡器是由正、负反馈的各种组合构成的。图 19-5 中画出了基本的负反馈放大器框图，其中增加了一个正反馈环路。当同时存在正反馈和负反馈时，我们可以把负反馈通路的增益整合成一个增益项（代表负反馈通路的闭环增益），因而图 19-5 就可简化成图 19-1。然后把正反馈网络中的 β_2 表示为 β，接下来的分析就变得简单了。此外，当只用负反馈时，就可以把正反馈环路略去，因为此时的 $\beta_2 = 0$。我们在这里只叙述正反馈与负反馈组合的情况，因为单独负反馈的情况已经在第 6 章和第 7 章中讨论过了。

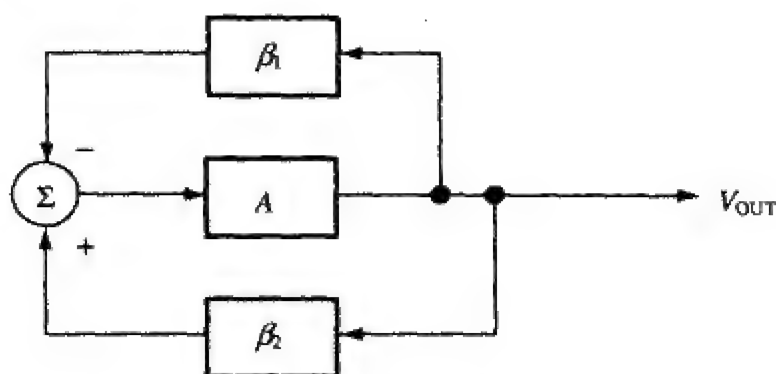
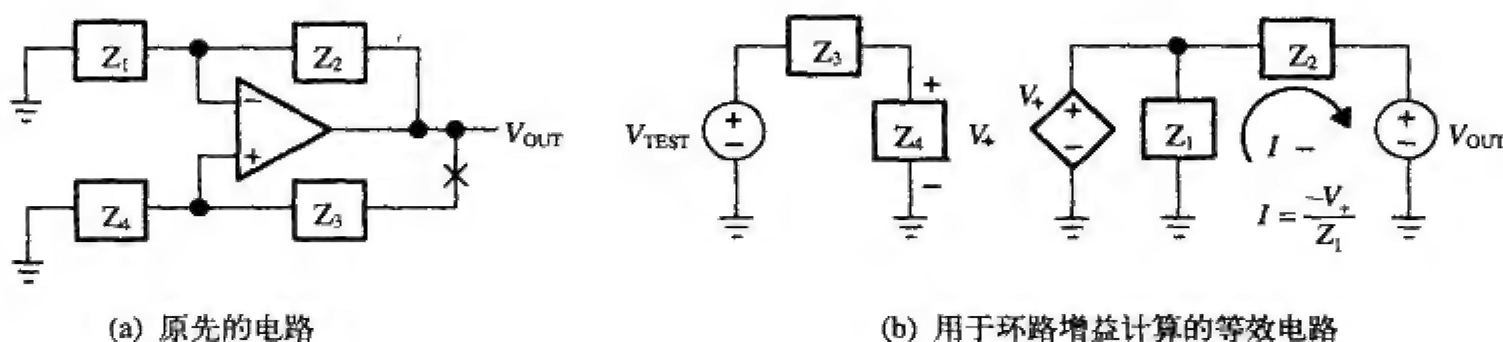


图 19-5 振荡器框图

带有正、负反馈的运放的一般形式示于图 19-6a 中。分析的第一步是在环路的某一点把环路断开，但不可改变电路的增益。我们把正反馈环路在标记 X 的地方断开，然后把测试信号 V_{TEST} 加到断开的环路上，再测量由此产生的输出电压 V_{OUT}，这个测试过程是用图 19-6b 中的等效电路完成的。 348



(a) 原先的电路 (b) 用于环路增益计算的等效电路

图 19-6 带有正、负反馈的放大器

具体的计算过程如下：先用式（19-3）计算出 V_+，然后把它用做同相放大器的输入信号，由此得到式（19-4）。在用式（19-3）代替式（19-4）中的 V_+之后，就可得到传递函数式（19-5）。再用实际的电路元件代替每个阻抗，因而使等式得以化简。这三个等式仅在运放的开环增益很大且振荡频率 $< 0.1\ \omega_{3dB}$ 的条件下成立。

$$V_+ = V_{TEST}\left(\frac{Z_4}{Z_3 + Z_4}\right) \tag{19-3}$$

$$V_{OUT}=V_{+}\left(\frac{Z_1+Z_2}{Z_1}\right) \tag{19-4}$$

$$\frac{V_{OUT}}{V_{TEST}}=\left(\frac{Z_3}{Z_3+Z_4}\right)\left(\frac{Z_1+Z_2}{Z_1}\right) \tag{19-5}$$

相移振荡器一般使用负反馈，因此，正反馈因子β_2就等于零。像文氏电桥这样的振荡器电路，同时使用了负反馈β_1和正反馈β_2以达到恒定的振荡状态。19.7.1节将使用这里的式（19-5）详细分析这样的电路。

19.7 正弦波振荡器电路

我们有许多类型的正弦波振荡器电路，而且每种电路都有自己的一些变形电路，对这些电路的选择取决于频率和所需输出波形的纯度。这一节将集中讨论几个比较出名的振荡器电路：文氏电桥、相移和正交振荡器。对每种电路的传递函数的推导，将使用本章19.6节和第3章、第6章、第7章中叙述的技术。

349

19.7.1 文氏电桥振荡器

文氏电桥是最简单和最著名的振荡器之一，而且被广泛使用于音频电路。图19-7中画出了基本文氏电桥电路的结构。这个电路只有很少几个元件，却有很好的频率稳定性。它的主要缺点是输出幅度达到了电源电压，因此使运放的输出晶体管进入饱和，引起很大的输出失真。解决这个失真问题要比使这个电路起振困难得多。有几个方法可以用来减少这个失真，这将在后面叙述。现在要做的是，对这个电路进行分析并得出传递函数。

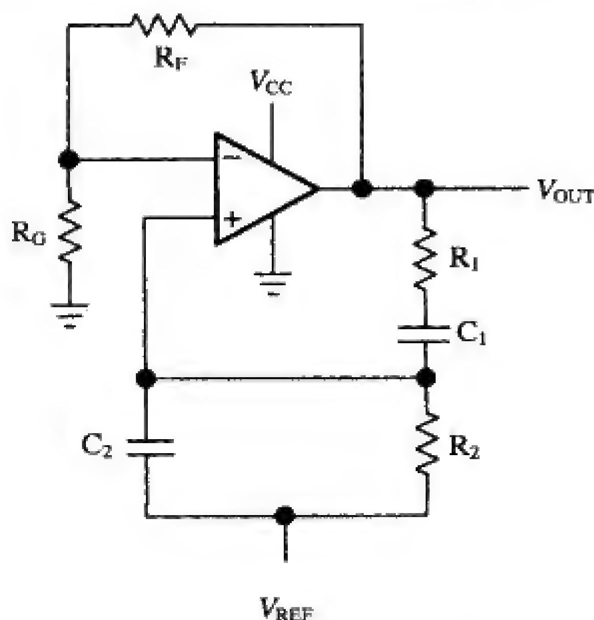


图19-7 文氏电桥电路

文氏电桥电路属于19.6节中详细分析过的那种形式。这个电路的传递函数也是用那一节中所叙述的技术导出的。我们可以从图中容易地看出，$Z_1=R_G$，$Z_2=R_F$，$Z_3=(R_1+1/sC_1)$以及$Z_4=(R_2\|1/sC_2)$。我们把环路在输出与Z_3之间断开，把V_{TEST}加在Z_3上，然后计算V_{OUT}。在具体计

算时，我们首先用式（19-6）~式（19-8）计算出正反馈电压 V_+。其中的式（19-6）描述了位于同相输入端的那个简单的分压器。将式中的每一项乘以(R_2C_2s+1)，再除以 R_2，就得到式（19-7）。

$$V_+ = V_{\text{TEST}}\left(\frac{Z_4}{Z_3+Z_4}\right) = V_{\text{TEST}}\left[\frac{\left(\dfrac{R_2}{R_2C_2s+1}\right)}{\left(\dfrac{R_2}{R_2C_2s+1}\right)+\left(R_1+\dfrac{1}{C_1s}\right)}\right] \tag{19-6}$$

350

$$\frac{V_+}{V_{\text{TEST}}} = \frac{1}{1+R_1C_2s+\dfrac{R_1}{R_2}+\dfrac{1}{R_2C_1s}+\dfrac{C_2}{C_1}} \tag{19-7}$$

把 $s = \text{j}\omega_0$、$\omega_1 = 1/R_1C_2$ 以及 $\omega_2 = 1/R_2C_1$ 代入上式，其中的 ω_0 为振荡频率。这样就得到式（19-8）：

$$\frac{V_+}{V_{\text{TEST}}} = \frac{1}{1+\dfrac{R_1}{R_2}+\dfrac{C_2}{C_1}+\text{j}\left(\dfrac{\omega_0}{\omega_1}-\dfrac{\omega_2}{\omega_0}\right)} \tag{19-8}$$

现在有一些很有意思的关系变得明显起来。用 ω_1 表示的那个零点中的电容以及用 ω_2 表示的那个极点中的电容，必须各自贡献 90°相移，才可构成振荡于 ω_0 频率下所需的 180°。这就要求 $C_1 = C_2$ 和 $R_1 = R_2$。使 ω_1 和 ω_2 都等于 ω_0 即消去了式（19-8）中的频率项，从而理想地去除了幅度随频率的任何变化，因为这时的零点和极点已经相互抵消。这样，我们得到了总的反馈因子 $\beta = 1/3$，这就是式（19-9）：

$$\frac{V_+}{V_{\text{TEST}}} = \frac{1}{1+\dfrac{R}{R}+\dfrac{C}{C}+\text{j}\left(\dfrac{\omega_0}{\omega}-\dfrac{\omega}{\omega_0}\right)} = \frac{1}{3+\text{j}\left(\dfrac{\omega_0}{\omega_0}-\dfrac{\omega_0}{\omega_0}\right)} = \frac{1}{3} \tag{19-9}$$

电路中负反馈部分的增益 A 现在必须设定成使$|A\beta| = 1$，这就需要 $A = 3$。为满足此条件，R_F 必须设定为 R_G 值的两倍。图 19-7 中的运放是单电源的，所以必须用一个 DC 基准电压 V_{REF} 来对输出进行偏置，以获得满度的摆幅和最小的失真。利用 R_2 把 V_{REF} 加到正输入端上，可以避免 DC 电流流向电路的负反馈支路。我们把 V_{REF} 设定为 0.833V，以此把放大器的轨到轨输出电压偏置到单电源的中间电压值，即 2.5V。关于单电源运放 DC 偏置的详细内容，可参阅第 4 章。在使用分裂电源时，V_{REF} 应接地。

最终的电路示于图 19-8，图中的元件值被选择为给出 $\omega_0 = 2\pi f_0$ 的振荡频率，其中的 $f_0 = 1/(2\pi RC) = 1.59\text{kHz}$。这个电路当时工作在 1.57kHz 的频率下，这是由于元件值的略微偏差所致，这个电路同时还有 2%的失真。这个很大的失真是由于输出信号在接近电源电压两端时被大量削波，并由此产生了几个很大的奇次和偶次谐波。我们然后把反馈电阻以±1%进行调节。图 19-9 示出了这样得到的输出电压波形。从图中可以看出，随着 R_F 的增加，电路越发饱和，失真也随之增加；当 R_F 下降到超过 0.8%时，振荡即停止。

351

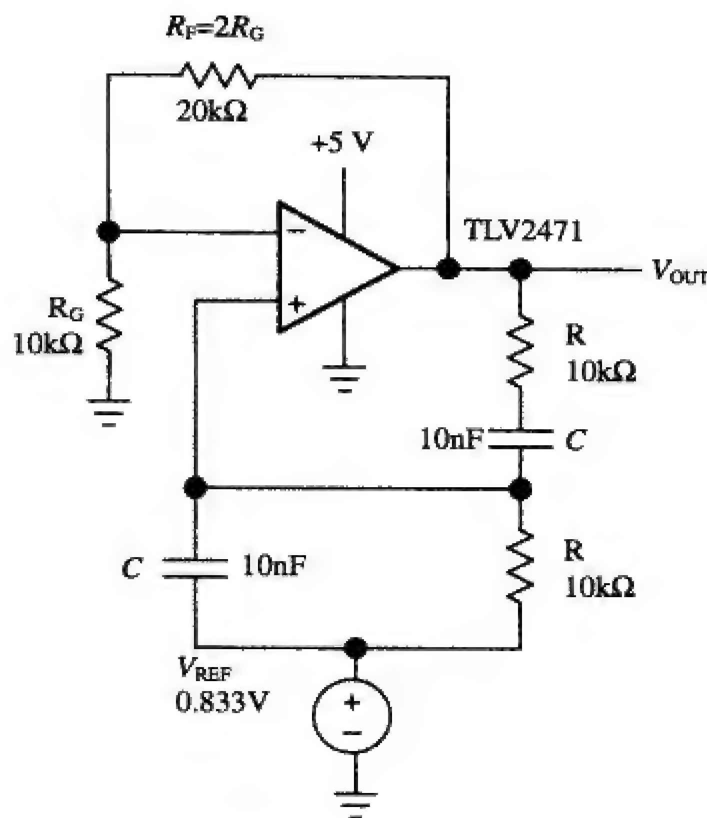


图 19-8　最终的文氏电桥振荡器电路

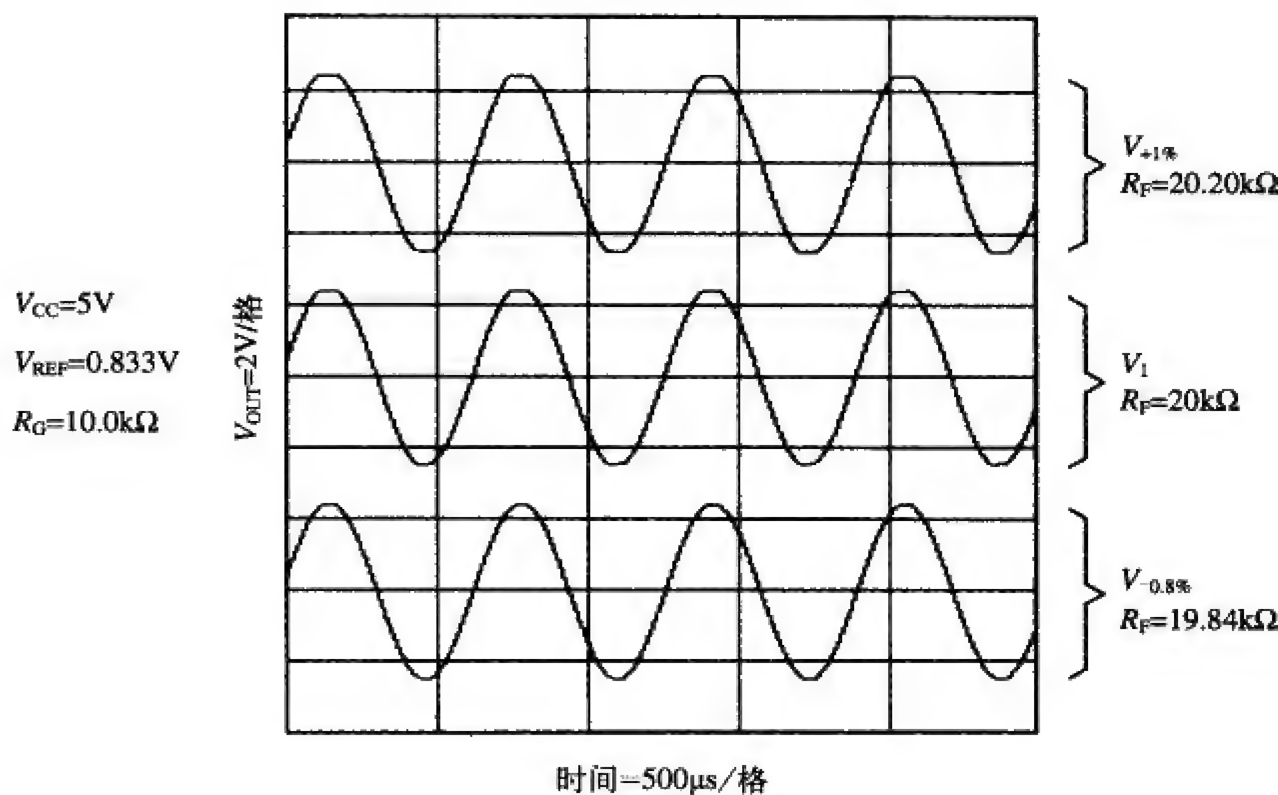


图 19-9　文氏电桥的输出波形

使用非线性反馈可以使基本文氏电桥电路的固有失真降到最小。我们可以使用一个像白炽灯那样的非线性元件来代替电路中的 R_G，如图 19-10 所示。灯泡的电阻 R_{LAMP} 按标称值选择为反馈电阻 R_F 的一半，而选择灯泡时，灯泡上流过的电流应该根据 R_F 和 R_{LAMP} 来确定。当开始加

电时，灯泡是凉的，它的电阻就比较小，所以增益就比较大（> 3）。随着电流对灯丝的不断加热，灯丝的电阻就会增加，从而使增益下降。灯泡电流与电阻之间的这个非线性关系，使输出电压保持在较小的变化范围内。图 19-11 示出了这个放大器在 f_{OSC} = 1.57kHz 和 1%失真下的输出波形。这个电路的失真小于基本文氏电路的原因是，我们阻止了运放晶体管进入硬饱和（hard saturation）的区域内。

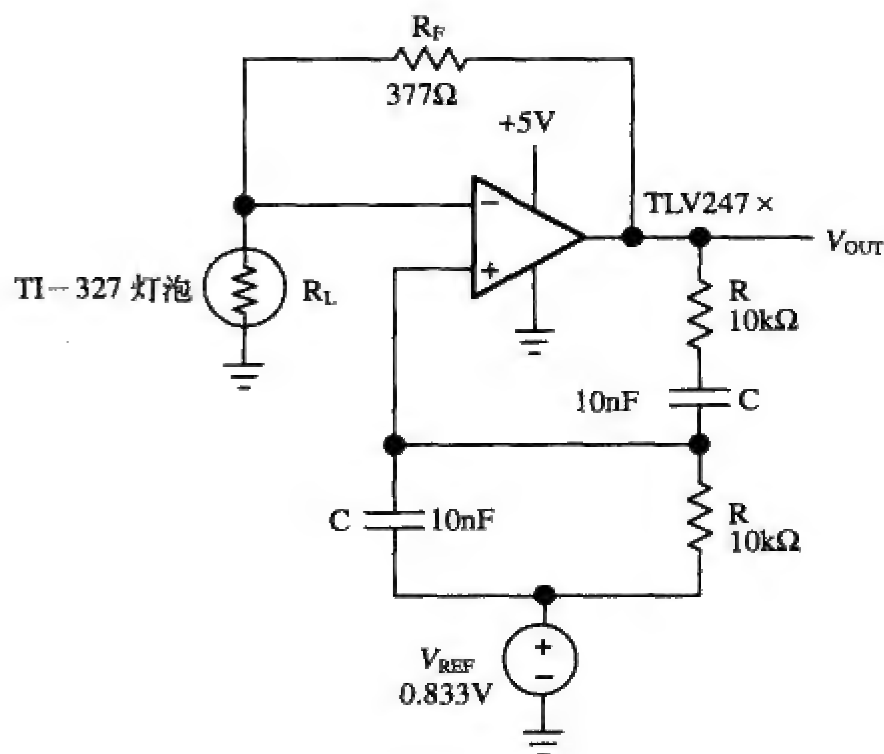


图 19-10　带有非线性反馈的文氏电桥振荡器

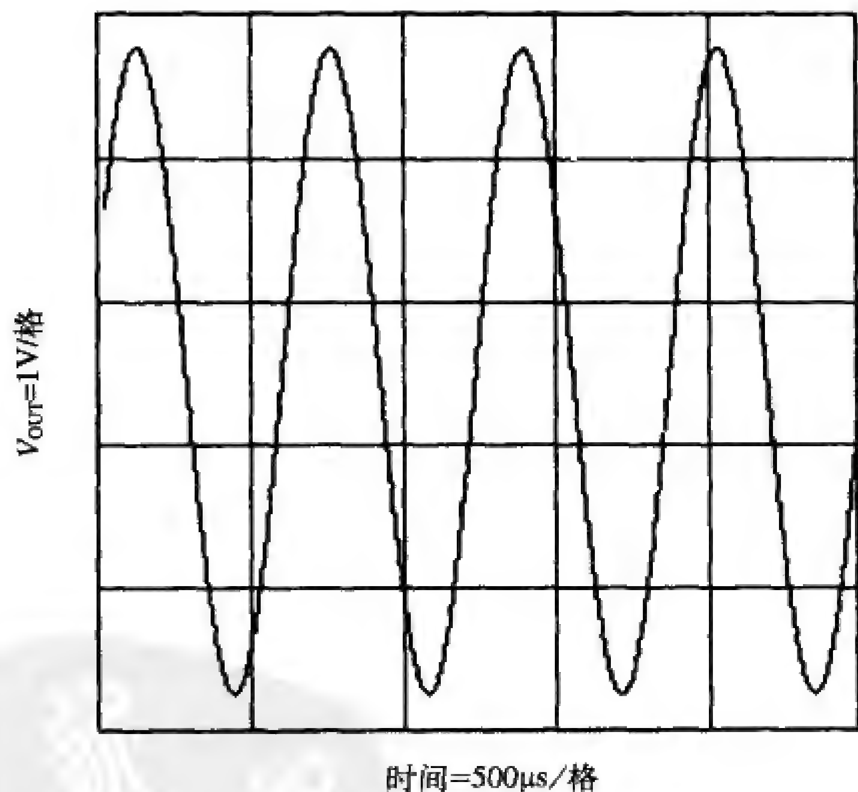


图 19-11　图 19-10 中电路的输出

灯泡阻抗的变化主要是由于热效应的原因。因此，输出幅度对于温度就非常敏感，也易于随温度而漂移。我们必须把增益设定到大于 3，才能对任何温度变化进行补偿，但增益的提高又增加了电路的失真[4]。当温度的变化范围较小或者与一个限幅电路一起使用时，这种振荡电路是很有用的。

352 ≀ 353

灯泡有一个低频的有效热时间常数 $t_{thermal}$[5]。当 f_{OSC} 接近 $t_{thermal}$ 时，失真就急剧增加。这时可以把若干个灯泡串联起来，以增加 $t_{thermal}$ 和降低失真。这样做的缺点是增加了达到稳定振荡所需的时间和减小了输出幅度。

如果上面两个电路都未能产生低失真的信号，那就必须使用自动增益控制电路。图 19-12 表示了一个典型的带有 AGC 电路的文氏电桥振荡器，这个电路的输出波形示于图 19-13。AGC 被用来使正弦波的输出幅度稳定在一个最佳的增益水平上。图中的 JFET 被用做 AGC 元件。由于它的漏极到源极的电阻 R_{DS} 可以通过栅极电压的控制而产生很大的变化范围，所以提供了极好的控制特性。当开启电源时，JFET 的栅极电压是 0V，这时的 JFET 是接通的，因而有很低的源漏电阻 R_{DS}。这实际上就把 $R_{G2} + R_S + R_{DS}$ 与 R_{G1} 并联了起来，使增益提高到了 3.05，于是就开始振荡，并逐渐建立起振荡状态。随着输出电压的增大，负向的摆幅使二极管接通①，于是就通过二极管对输出电压进行采样，并把采得的电压存储到 C_1 上。这时，C_1 给 Q_1 的栅极提供了一个 DC 电位。电阻 R_1 起到限流的作用，同时也建立起了对 C_1 充电的时间常数，而这个时间常数应该远大于 f_{OSC} 的周期时间。当输出电压因漂移而变高时，R_{DS} 就增加，因而把增益降低到 $2.87(1 + R_F/R_{G1})$ 的最小值。当增益达到 3 时，输出就进入稳定。使用 AGC 后的失真是 0.8%，这个失真是由于在正电源电压处略有削波所致。

354

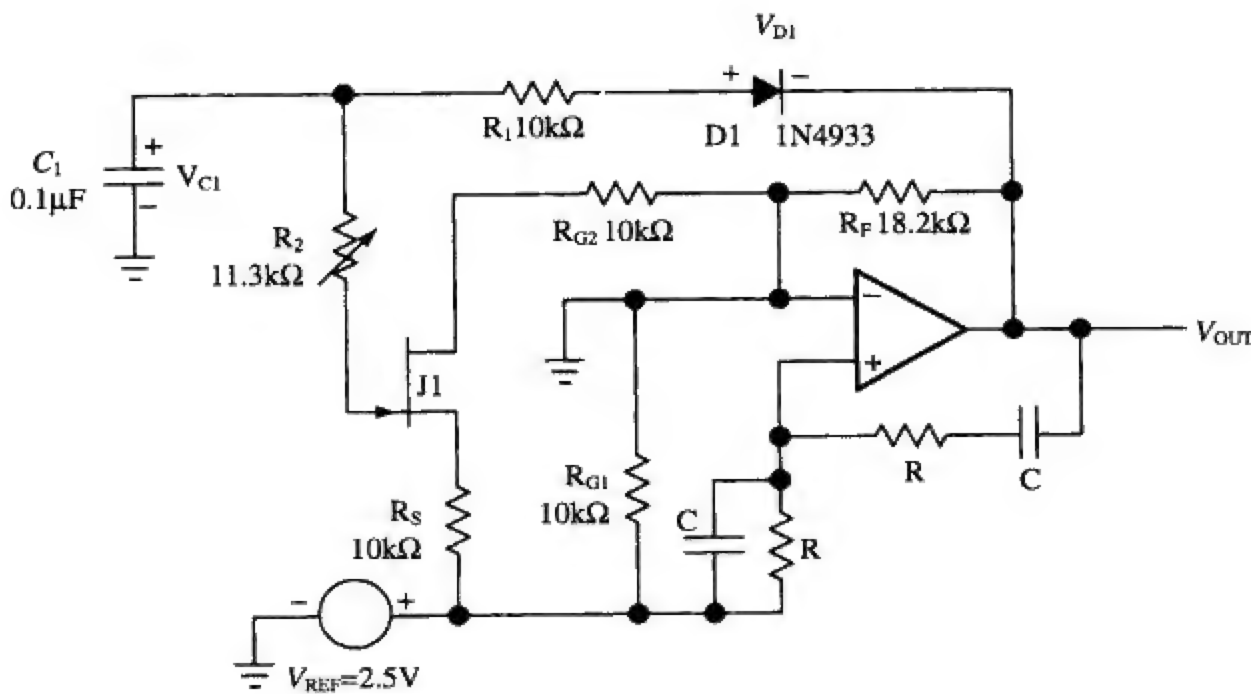


图 19-12 带有 AGC 的文氏电桥振荡器②

① 由 V_{REF}=2.5V 可知，这是个+5V 的单电源电路，因此该二极管是无法接通的。——译者注

② 图中的反相输入端接地，无论如何是不对的，而且使 R_{G1} 变得毫无用处。——译者注

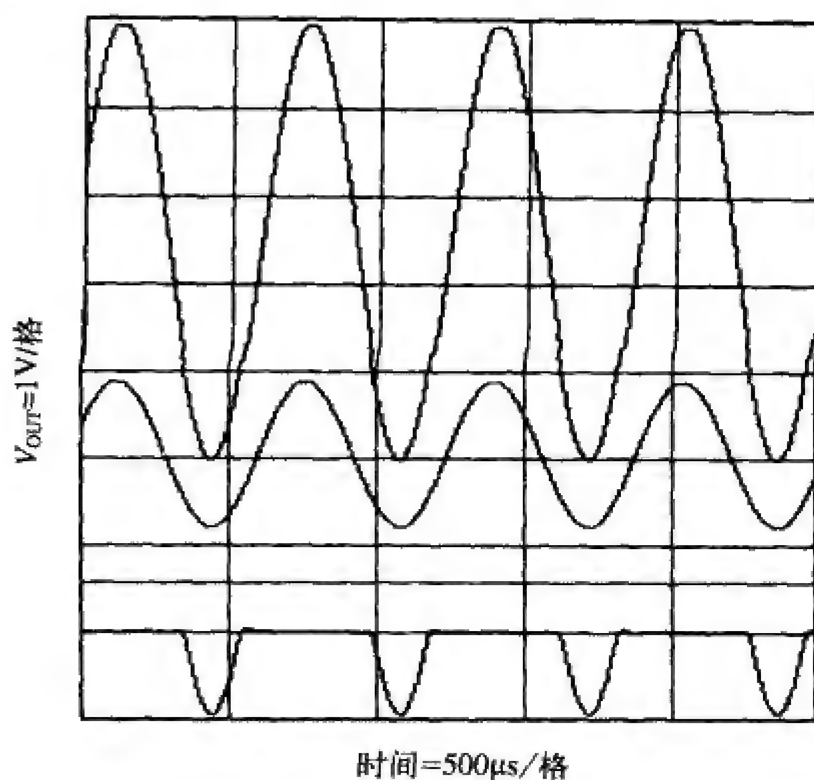


图 19-13 图 19-12 中电路的输出

图 19-12 的电路中使用了 V_{REF} 对单电源放大器进行偏置。我们还可以用一个齐纳二极管与 D_1 串联，以限制输出电压的正向摆幅和减少失真。通过把所有与 V_{REF} 连接的节点接地的方法，可以容易地得到一个分裂电源的电路。文氏电桥有大量的变形电路，其中有些变形电路是为了实现更精确的幅度控制，其他有的是为了获得可选的、甚至是可变的振荡频率。有些电路则用二极管限幅代替非线性反馈元件。这些二极管是通过对输出电压进行软限幅（soft limit）来降低失真的。

19.7.2 相移振荡器（单级放大器）

相移振荡器比文氏电桥振荡器有较小的失真，它的另一个优点是有很好的频率稳定性。相移振荡器可以用单个运放构成，如图 19-14 所示。图 19-15 中画出了这个电路的输出波形。该电路使用了三级 RC 的串联，以得到很陡的 $d\varphi/d\omega$ 斜率。我们在 19-3 节已经讲到，这样可以得到稳定的振荡频率。只要这个斜率变小，振荡频率就会变高，因而就会受到运放带宽限制的影响。

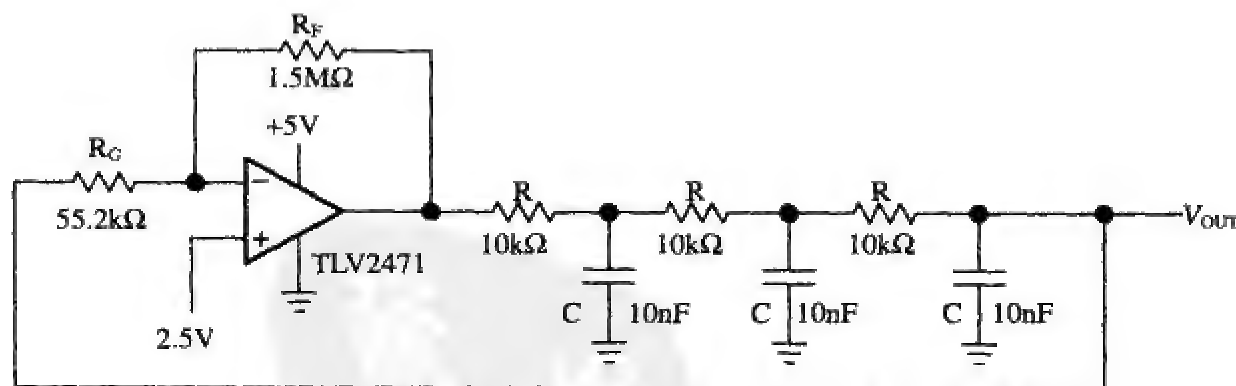


图 19-14 相移振荡器（单运放）

我们通常假定，这些 RC 相移级之间是相互独立的，因而可以有式（19-10）：

$$A\beta = A\left(\frac{1}{RCs+1}\right)^3 \tag{19-10}$$

355 ~ 356

当每一级的相移为-60°时，环路的相移就是-180°，而这时的频率是 $\omega = 2\pi f = 1.732/RC$，因为 60°的正切等于 1.732。这一频率点上的 β 的大小是$(1/2)^3$，因此，为了使系统增益等于 1，增益 A 就必须等于 8。

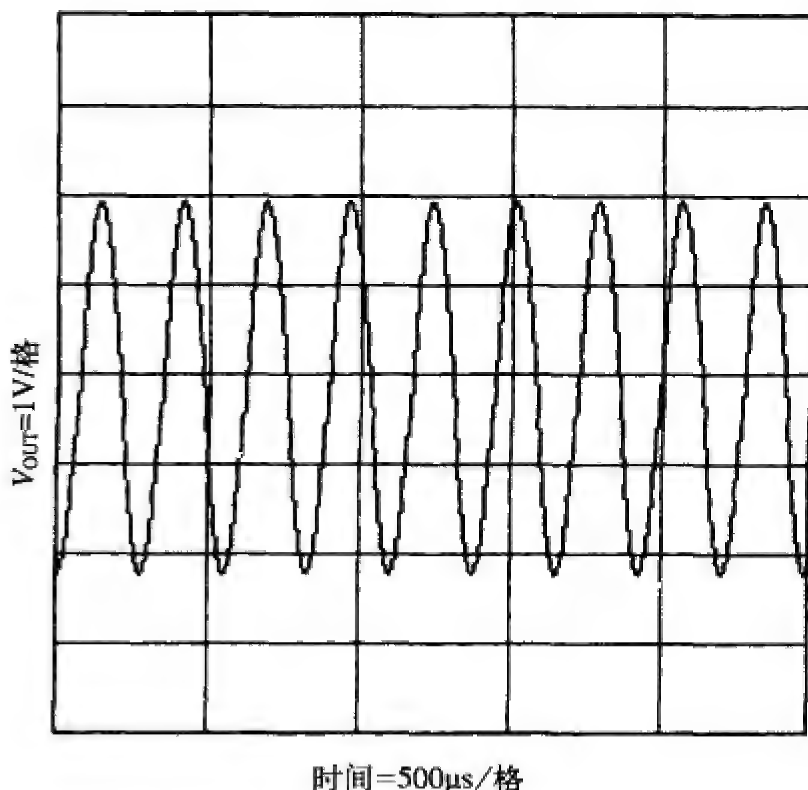


图 19-15　图 19-14 中电路的输出

如果按照图 19-14 中标出的元件值来搭建电路，这个电路的振荡频率将等于 3.76kHz，而不是等于计算得出的 2.76kHz 的振荡频率。此外，使振荡启动所需的增益是 27，也不是由计算得出的 8。这些差别部分地是由于元件值的容差所致，但最大的影响因素是，我们假设的各个 RC 级之间互不构成负载的说法是不成立的。在有源元件曾经既大又昂贵的那个时候，这个电路结构是被普遍采用的。然而，现在的运放又小又便宜，而且一个封装内有四个，因此，单运放的相移振荡器不再那样被普遍采用了。不过，这个电路的输出失真却很低，只有 0.46%，远小于未加幅度稳定的文氏电桥电路。

19.7.3　相移振荡器（带缓冲的）

有缓冲的相移振荡器要比无缓冲的有非常大的改善，而付出的代价是使用了较多的元件。图 19-16 画出了这样一个有缓冲的相移振荡器，图 19-17 是它的输出波形。缓冲器隔断了 RC 级之间相互负载的影响，因此，有缓冲的相移振荡器的性能非常接近于计算得出的频率和增益。增益设置电阻 R_G 是第三级 RC 的负载。如果用四运放 IC 中的第四个运放对这个 RC 级进行缓冲，就可得到理想的性能。这两种相移振荡器设计都可以获得低失真的正弦波，但从最后一级 RC 的输出端可以取得最纯的正弦波。这是个高阻抗节点，因此在取出振荡波形时，必须使用一

个高输入阻抗的电路，以避免负载的影响，这同时还能避免因负载变化而引起的频率偏移。 357

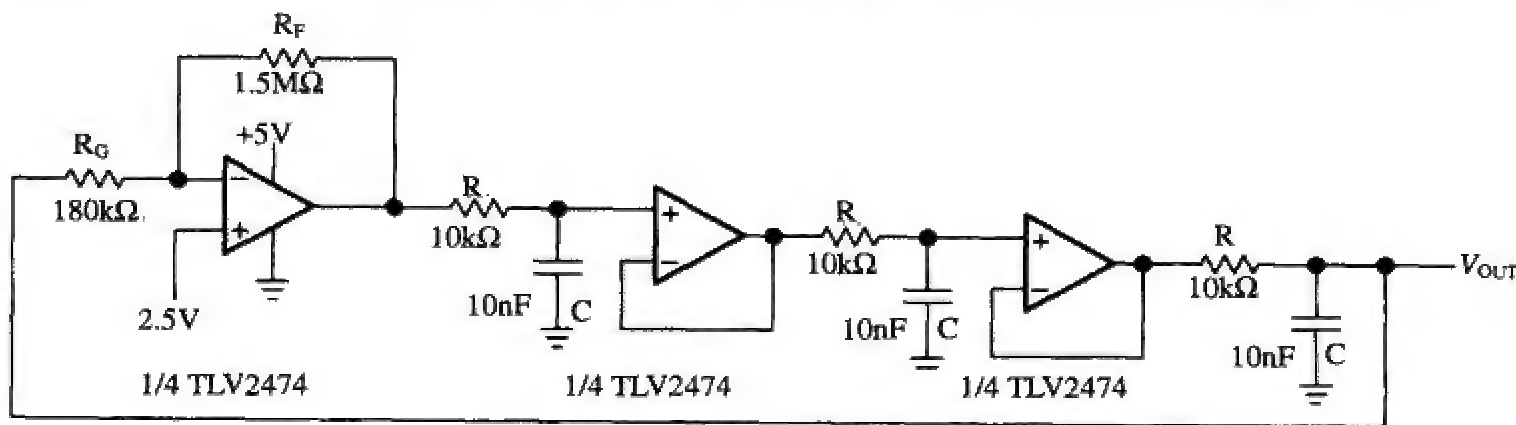


图 19-16 带缓冲的相移振荡器

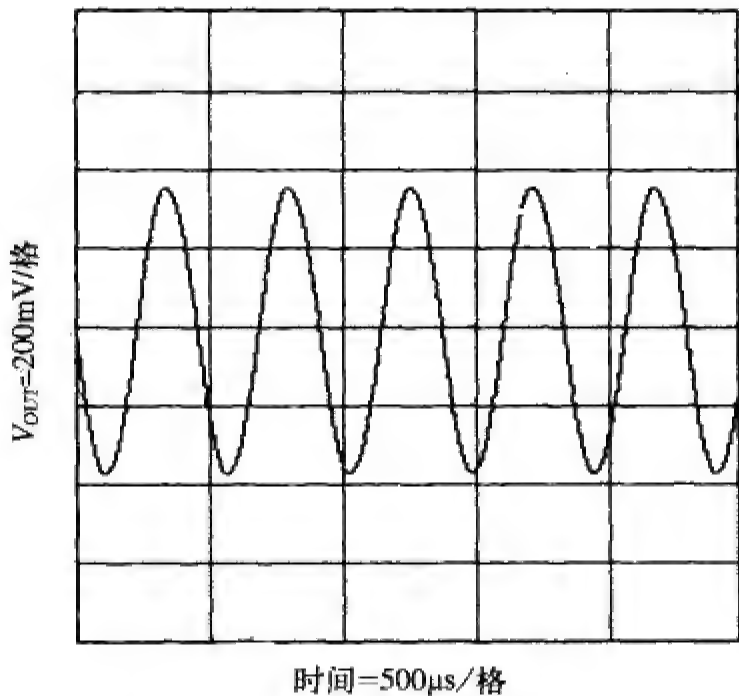


图 19-17 图 19-16 中电路的输出

19.7.4 布巴振荡器

358

图 19-18 中的布巴（Bubba）振荡器是另一种相移振荡器，它利用了四运放封装的优点而产生了一些独特的优点。四级 RC 需要每级 45°的相移，所以这种振荡器就有极好的 $d\varphi/d\omega$，结果是得到了最小的频率漂移。由于每级 RC 提供了 45°的相移，所以，每隔一级取出的输出便构成了低阻抗的正交输出。当从每个运放取出一个输出时，这个电路可以提供四个 45°相移的正弦波。式（19-11）给出了它的环路方程。当 $\omega = 1/RCs$ 时，式（19-11）即简化为式（19-12）和式（19-13）：

$$A\beta = A\left(\frac{1}{RCs+1}\right)^4 \tag{19-11}$$

$$|\beta| = \left|\left(\frac{1}{j+1}\right)^4\right| = \frac{1}{\sqrt{2}^4} = \frac{1}{4} \tag{19-12}$$

359

$$\varphi = \arctan(1) = 45° \tag{19-13}$$

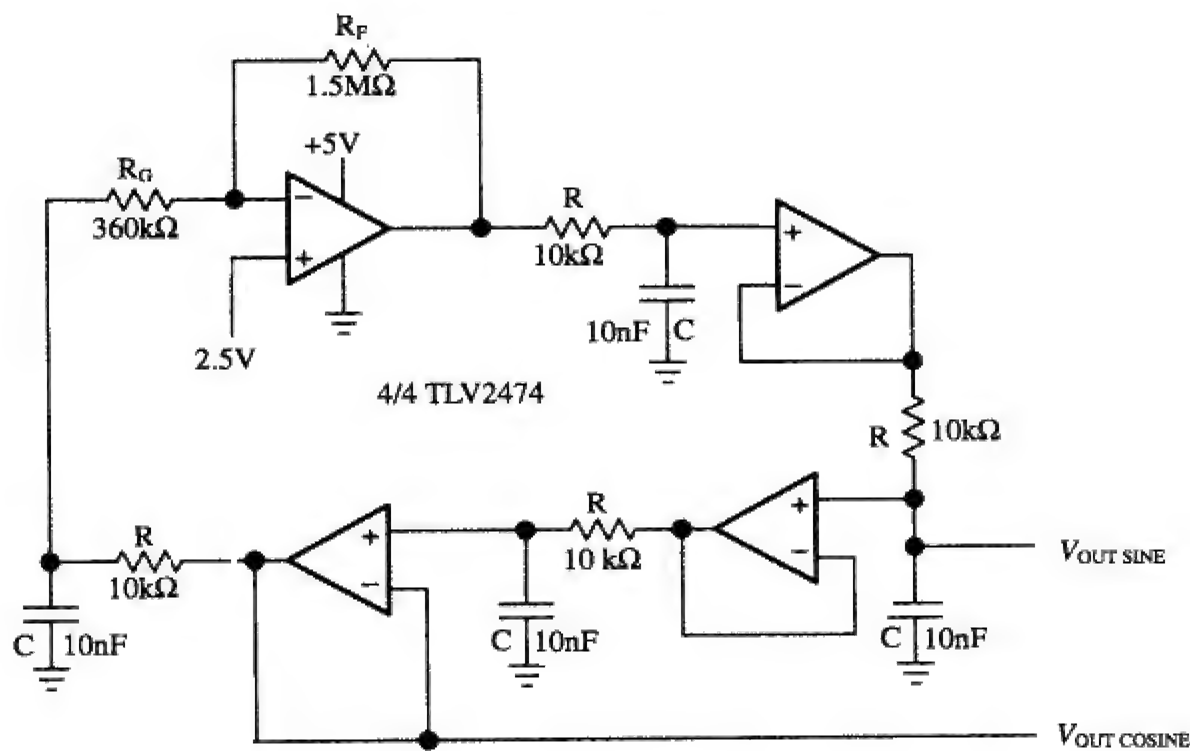


图 19-18 布巴振荡器

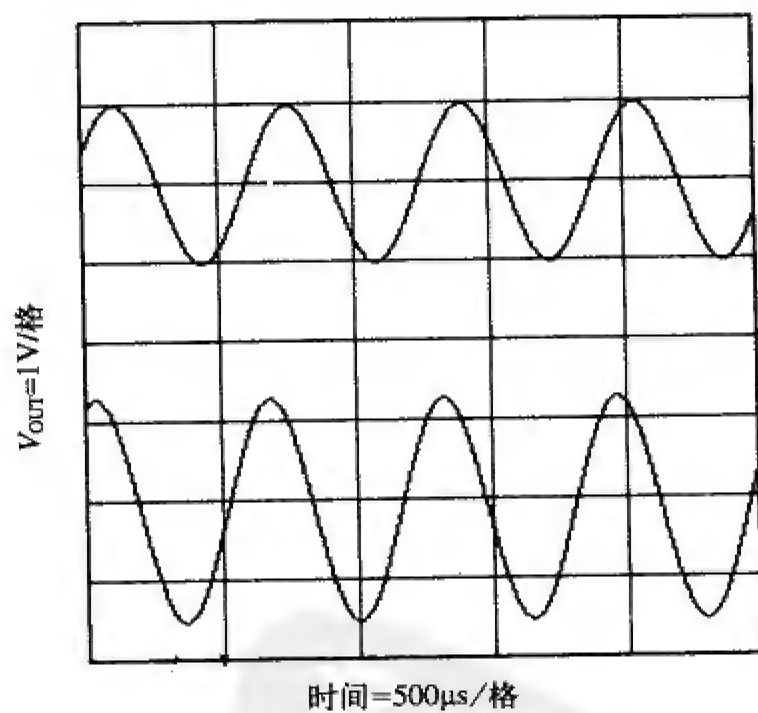


图 19-19 图 19-18 中电路的输出

为了能形成振荡，增益 A 必须等于 4。当增益不是理想值 4 而等于 4.17 时，测试电路便振

荡于 1.76kHz 的频率上，而不是振荡在理想的 1.72kHz。电路的输出波形示于图 19-19。$V_{OUT\ SINE}$ 的失真是 1%，而 $V_{OUT\ COSINE}$ 的失真是 0.1%。在增益 A 很低和运放偏流很低的条件下，增益设置电阻 R_G 并不对最后一级 RC 构成负载，从而保证了振荡器的频率精度。我们可以从 R 与 R_G 的节点处取得非常低失真的正弦波。当所有的输出端都需要有低失真正弦波的时候，就应该把增益在所有运放之间均匀分配。通过把那个有增益的运放的同相输入端偏置到 2.5V，可以把单电源工作时的静态输出电压设置到 2.5V；而当运放使用分裂电源时，这个同相端应该接地。此外，当把增益在各个 RC 级之间分配时，就需要改变其他几个运放的偏置状态，但对振荡器的频率则毫无影响。

19.7.5 正交振荡器

图 19-20 中的正交振荡器是另一种形式的相移振荡器，其中的三个 RC 级被连接成使每一级都能提供 90°的相移。这样就可以同时给出正弦和余弦波形的输出（输出成正交，即 90°的相位差)。与其他相移振荡器相比，这是个突出的优点。这种正交振荡器的想法依据了这样一个事实，即正弦波经过两次积分后就变成同频率、同相位但负向的正弦波。因此，把第二个积分输出反相之后，就能够以正反馈的形式加于环路，以此产生振荡[6]。

360

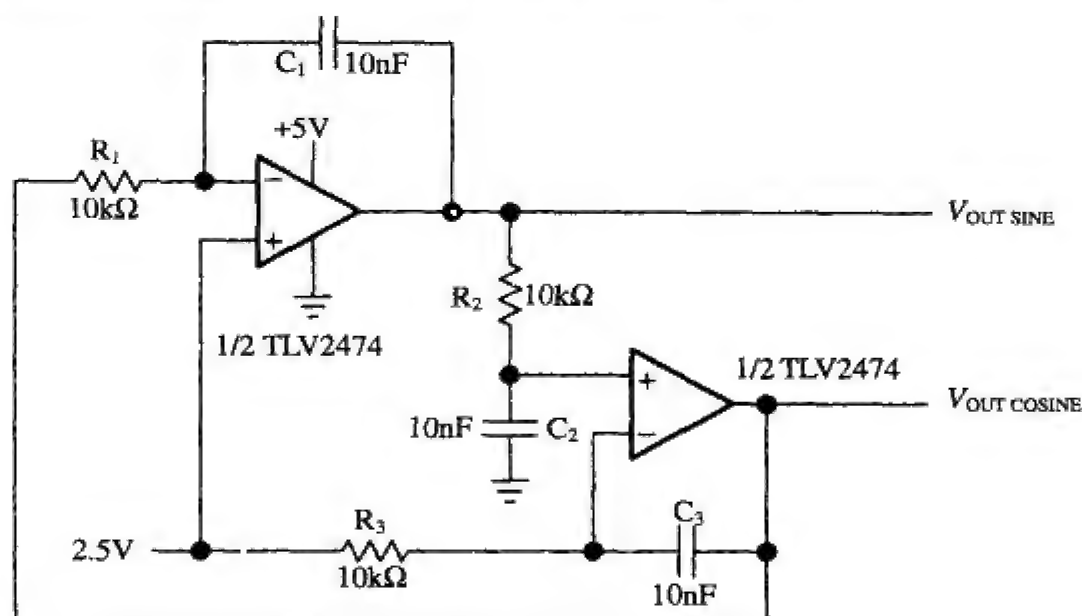


图 19-20 正交振荡器

该电路的环路增益用式（19-14）计算。当 $R_1C_1 = R_2C_2 = R_3C_3$ 时，式（19-14）就可简化为式（19-15)。当 $\omega = 1/RC$ 时，式（19-15）即简化为 $1\angle-180°$，因此，振荡出现在 $\omega = 2\pi f = 1/RC$ 的频率处。但测试用的电路却振荡在 1.65kHz，如图 19-21 所示，而不是振荡在计算出的 1.59kHz。这个差异可以归因于元件值的变动。此外，两个输出都有相对比较大的失真，但都可以通过使用一个增益稳定电路来降低。其中的正弦输出有 0.846%的失真，余弦输出有 0.46%的失真。调节增益可以增加幅度，而付出的代价是损失了带宽。

$$A\beta = A\left(\frac{1}{R_1C_1s}\right)\left(\frac{R_3C_3s+1}{R_3C_3s(R_2C_2s+1)}\right) \tag{19-14}$$

361

$$A\beta = A\left(\frac{1}{RCs}\right)^2 \tag{19-15}$$

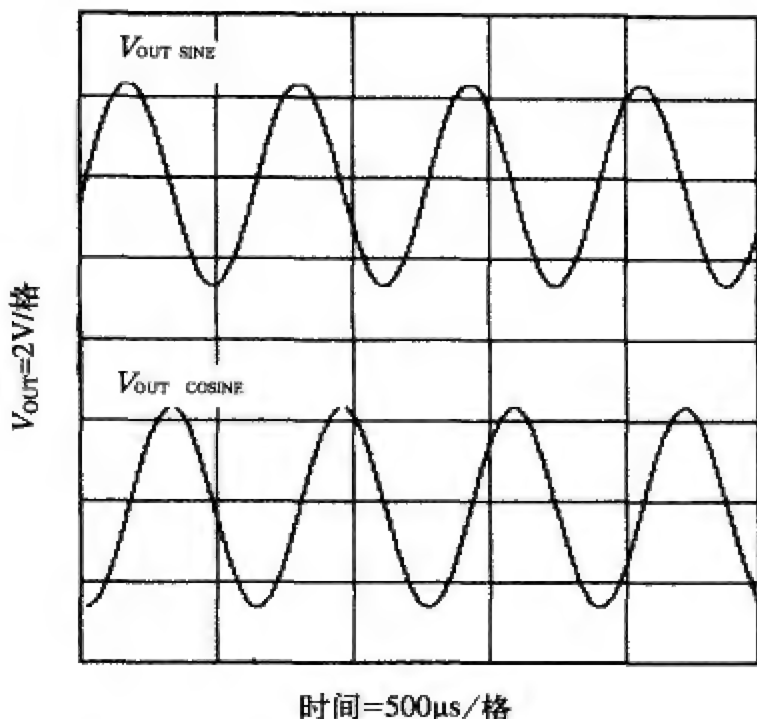


图 19-21 图 19-20 中电路的输出

19.8 小结

用运放构建的振荡器局限于频谱的低端，这是因为运放没有足够的带宽，因而在高频下无法给出很低的相移。新的电流反馈运放具有比电压反馈运放大得多的带宽，但由于它们对反馈电容的敏感性，非常难以使用于振荡器电路。电压反馈运放被限制在（最多）数十千赫的范围内，因为它们在很低频率处就开始滚降。当我们把几个运放串联使用时，由于每一级都有相移的贡献，所以总的带宽就会变窄①。

文氏电桥振荡器的元件数很少，而且有很好的频率稳定性，但它的基本电路有很大的输出失真。可以使用 AGC 来大大改善这个失真，尤其在较低的频率区。在中、高频率范围内，非线性反馈的方法表现出最好的性能。相移振荡器有较低的输出失真，但在没有缓冲的情况下需要很高的增益，因而被限制使用在非常低的频率区。运放和电子元件成本的不断下降，使相移振荡器用得越来越少。正交振荡器只需要两个运放，有合理的失真，而且可以同时提供正弦和余弦波形。它的缺点是幅度低。这也许需要提高增益，但带宽会因此缩小。提高幅度的另一个方法是增加一级放大。

362

希望你的振荡器总是在振荡，你的放大器总是在放大。

参考文献

1. Gottlieb, Irving M. (1997). *Practical Oscillator Handbook*. Boston: Newnes.

① 举例说，把两个完全一样的低通滤波器串联起来后，总的-3dB 截止频率就会向低频方向移动。——译者注

2. Kennedy, E. J. (1988). *Operational Amplifier Circuits, Theory and Applications*. New York: Holt Rinehart and Winston.

3. Graeme, Jerald. (1997). *Optimizing Op Amp Performance*. New York: McGraw-Hill.

4. Philbrick Researches, Inc. (1966). *Applications Manual for Computing Amplifiers*. Nimrod Press.

5. Graf, Rudolf F. (1997). *Oscillator Circuits*. Boston: Newnes.

6. Graeme, Jerald. (1973). *Applications of Operational Amplifiers, Third Generation Techniques*. New York: McGraw-Hill.

363



第 20 章　有源滤波器设计技术

Thomas Kugelstadt

20.1　引言

什么是滤波器？

滤波器是一种使某些频率或频带上的电信号通过而阻止其他信号通过的装置。

——《韦伯斯特词典》

滤波电路应用范围很广。在电信领域，人们把带通滤波器用于音频范围（0~20kHz）内的调制解调和其他语音处理。高频的带通滤波器（数百兆赫）被用于电话交换台的频道选择。数据采集系统通常在前端的信号调整电路中需要抗混叠低通滤波器和低通噪声滤波器。在系统电源中，我们经常使用带阻滤波器来抑制 60Hz 的单频噪声和高频瞬态噪声。

此外，还有一些滤波器不是用来对复杂信号的频率进行滤波，而只是对信号中的每一个频率分量加上一个线性的相移，因而就引入了一个恒定的时延。这样的滤波器叫做全通滤波器。

在高频应用（> 1MHz）时，所有这些滤波器一般都由无源元件构成，比如电感 L、电阻 R 和电容 C。因此，这些滤波器称为 LRC 滤波器。

但是，在较低的频率区（1Hz~1MHz），电感值就变得很大，因此电感自身就变得很笨重，这就会增加生产成本。

365

在这些情况下，有源滤波器就变得很重要。有源滤波器是一些把运放用做有源器件的电路，并结合使用一些电阻和电容，用以在低频下提供 LRC 滤波器那样的滤波性能（见图 20-1）。

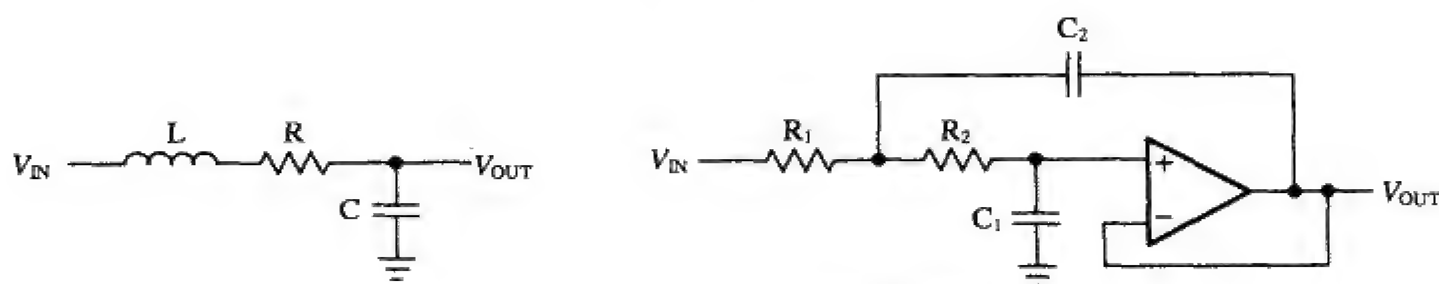


图 20-1　二阶无源低通和二阶有源低通滤波器

本章将讨论有源滤波器，并介绍三种主要的滤波器优化结构（巴特沃斯、切比雪夫和贝塞尔）。接下来的 5 节将讨论有源滤波器最常见的应用：低通、高通、带通、带阻和全通滤波器。我们不采用一般滤波器书籍中的叙述方法，而是把滤波器的每一节都写成像烹调书那样的形式，因而避免了枯燥的数学推导。其中的每一节从滤波器的通用传递函数开始，然后讨论设计方程，并用以计算出电路元件。本章的最后一节将叙述单电源滤波器设计中的一些实用性的设计提示。

20.2 低通滤波器基础

最简单的低通滤波器是图 20-2 中的无源 RC 低通滤波器。

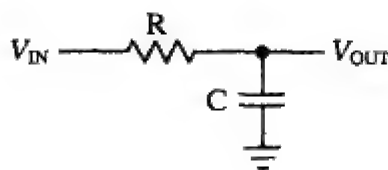


图 20-2 一阶无源 RC 低通滤波器

366

它的传递函数是

$$A(S)=\frac{\frac{1}{RC}}{S+\frac{1}{RC}}=\frac{1}{1+SRC}$$

式中，复频率变量 $S=\mathrm{j}\omega+\sigma$ 可以用于任何随时间变化的信号。对于纯粹的正弦波，阻尼常数 σ 就变为零，因此 $S=\mathrm{j}\omega$。

在滤波器的传递函数中，我们通常把复频率 S 与转折频率 ω_C 相比较，而这个比值被叫做归一化频率，通常用 Ω 表示。其中的 ω_C 是滤波器的转折频率或者叫做–3dB 频率。S、ω_C 和 Ω 之间有下面的关系式：

$$S=\frac{S}{\omega_C}=\frac{\mathrm{j}\omega}{\omega_C}=\mathrm{j}\frac{f}{f_C}=\mathrm{j}\Omega$$

在图 20-2 的电路中，低通转折频率 $f_C=1/2\pi RC$，因此，S 就变为 $S=S/\omega_C=sRC$，而传递函数 $A(S)$变为

$$A(S)=\frac{1}{1+S}$$

增益响应的幅度可以计算为

$$|A|=\frac{1}{\sqrt{1+\Omega^2}}$$

当归一化频率 $\Omega >> 1$ 时，滚降率就等于 20dB/十倍频。为了获得更陡的滚降，可以把 n 个滤波级串联起来，如图 20-3 那样。为了避免负载的影响，可以利用运放把各个滤波级相互分开，而这些运放则起到了阻抗变换器的作用。

367

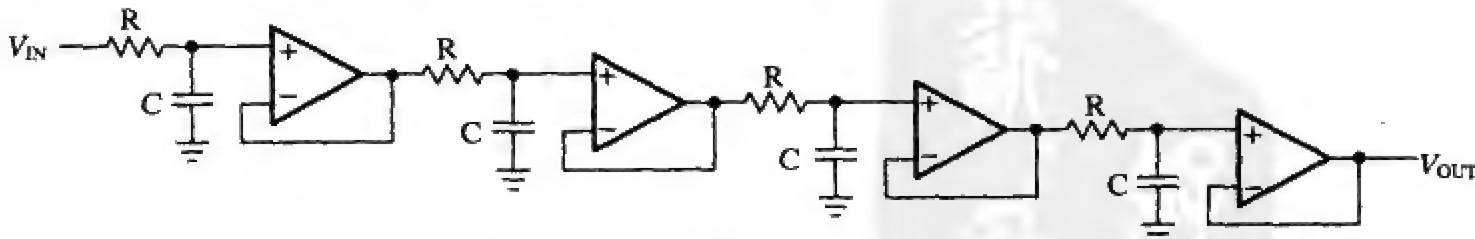


图 20-3 四阶无源 RC 低通滤波器，其中的运放用做级间去耦

这样构成的滤波器的传递函数是

$$A(S)=\frac{1}{(1+\alpha_1 S)(1+\alpha_2 S)\cdots(1+\alpha_n S)}$$

当所有的部分滤波器（partial filter）都有相同截止频率 f_C 的时候，式中的系数就变为 $\alpha_1=\alpha_2=\cdots=\alpha_n=\alpha\sqrt{\sqrt[n]{2}-1}$，而每个部分滤波器的 f_C 要高于总滤波器的 f_C，是总滤波器 f_C 的 $1/\alpha$ 倍[①]。

图20-4给出了一个四阶RC低通滤波器的结果。每个部分滤波器的滚降（曲线1）为-20dB/十倍频，因而使总滤波器的滚降（曲线2）增加到-80dB/十倍频。

应该注意的是，滤波器响应曲线所画出的是增益与归一化频率之间的关系，其中的归一化频率为 Ω（$\Omega=f/f_C$）。

总滤波器的转折频率与部分滤波器的-3dB频率点相比，被降低到了 $1/(\alpha\approx2.3)$[②]。

此外，图20-4中还给出了一个理想四阶低通函数的传递函数（曲线3）。

与理想低通滤波器相比，RC低通滤波器缺少下面的特性。

- 通带的增益在转折频率 f_C 之前很早就有变化了，因此，通带内的高频区没有低频区放大得那么多。
- 从通带到阻带之间的过渡带下降得不陡，是缓慢变化的，因而把实际的80dB的滚降率向高频区平移到了 f_C 的1.5倍的频率处。
- 相位响应不是线性的，因而大大增加了信号的失真。

我们可以从下面三个方面来优化低通滤波器的增益和相位响应。

（1）最大通带平坦度。

368　（2）从通带立即转移到阻带。

（3）线性相位响应。

为了达到这三个目的，传递函数必须包含复数极点，因而必须有下面的形式：

$$A(S)=\frac{A_0}{(1+a_1S+b_1S^2)(1+a_2S+b_2S^2)\cdots(1+a_nS+b_nS^2)}=\frac{A_0}{\prod(1+a_iS+b_iS^2)}$$

式中，A_0 是通带内的DC增益，a_i 和 b_i 是滤波器系数。

由于上式中的分母是二次项的连乘，所以，传递函数实际上表示了若干个二阶低通滤波器的串联，其中的 a_i 和 b_i 为正实系数。这些系数确定了每个二阶滤波器的复数极点的位置，因而也就确定了每个二阶滤波器的传递函数的行为。

我们可以在20.9节的表格中找到下面三类预先确定好的滤波器系数。

- 巴特沃斯系数，优化为通带最大平坦度。
- 切比雪夫系数，使通带到阻带有陡峭的过渡带。
- 贝塞尔系数，从DC到 f_C 有线性化的相位响应。

---

① 如果 $n=4$，那么 $\alpha=0.435$，因此，部分滤波器的 f_C 等于总滤波器 f_C 的2.3倍。——译者注

② 总滤波器的 f_C 等于部分滤波器 f_C 的0.435。——译者注

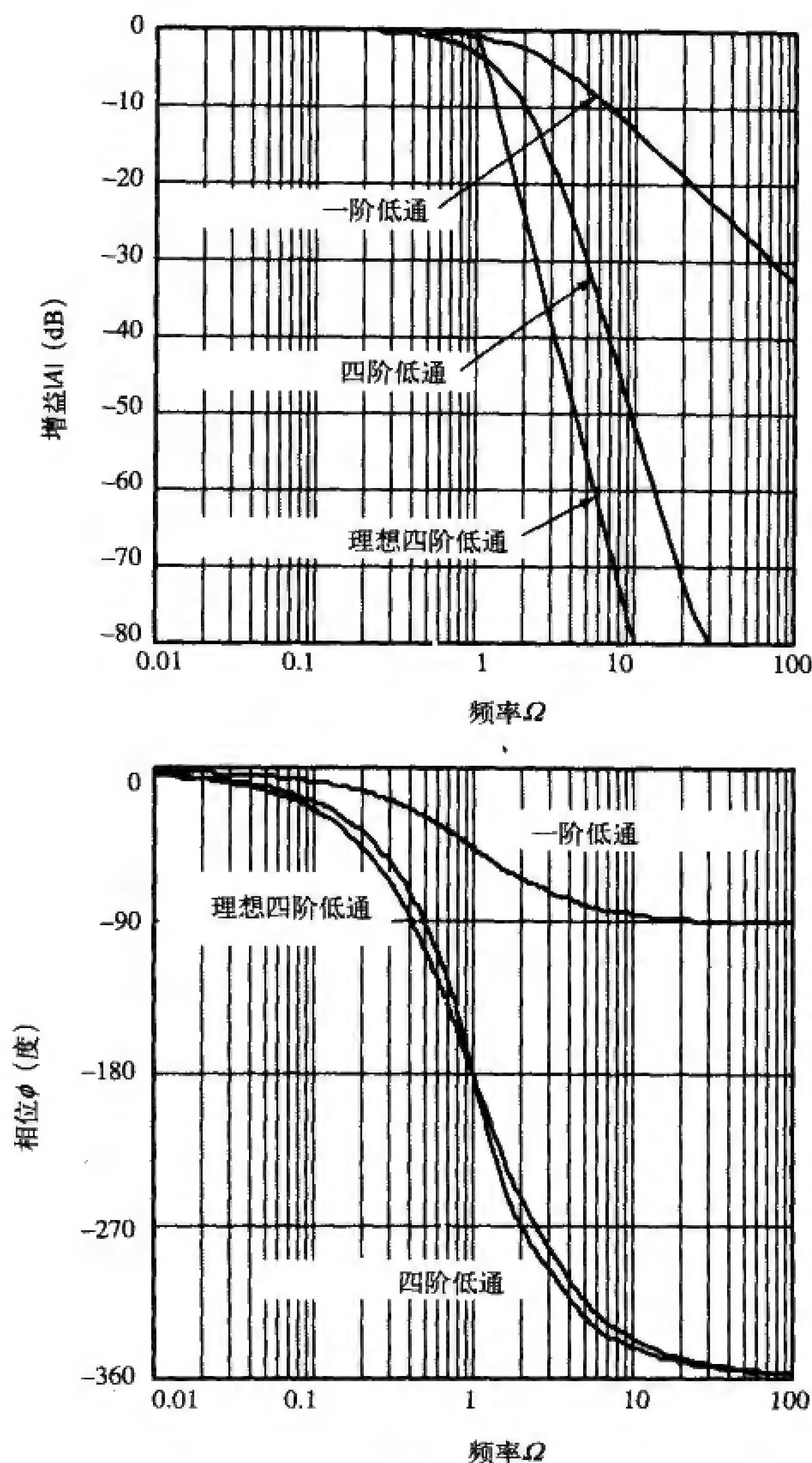


图 20-4 一个四阶无源 RC 低通滤波器的增益和相位响应。曲线 1：一阶的部分低通滤波器。曲线 2：总的四阶低通滤波器。曲线 3：理想四阶低通滤波器

无源 RC 滤波器的传递函数由于没有复数极点而无法进一步优化。使用无源元件产生共轭复数极点的唯一可能是使用 LRC 滤波器。但是，这种滤波器主要用于高频区。在较低的频率范围内（< 10MHz），电感值变得非常大，因而滤波器制造起来就不经济。但在低频情况下，可以使用有源滤波器。有源滤波器是一些包含有源器件的 RC 网络，其中的有源器件可以是运算

放大器。

369～370

在 20.3 节中将要指出，利用 RC 值的乘积及其转折频率，我们一定可以找到那些预先确定的滤波器系数 a_i 和 b_i，并以此获得所需的传递函数。

下面几小节将介绍最常用的滤波器优化结构。

20.2.1　巴特沃斯低通滤波器

巴特沃斯低通滤波器可以提供最大的通带平坦度。因此，这种滤波器被经常用做数据转换器应用中的抗混叠滤波器，因为对于抗混叠应用，我们要求在整个通带内都能保持精确的信号电平。

图 20-5 画出了不同阶数巴特沃斯低通滤波器的增益与归一化频率 $\Omega(\Omega = f/f_C)$之间的关系曲线。滤波器阶数越高，通带内的平坦区域就越宽。

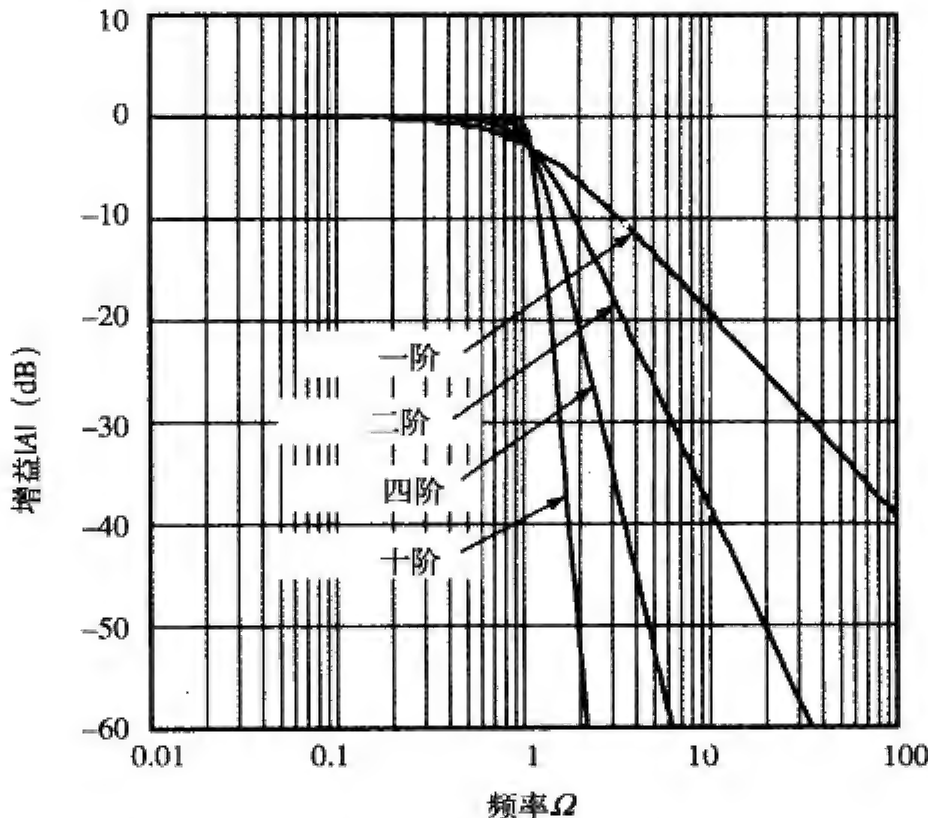


图 20-5　巴特沃斯低通滤波器的幅度响应

20.2.2　切比雪夫低通滤波器

切比雪夫低通滤波器的特点是，当频率超过 f_C 之后，滤波器的增益将有快速的滚降。但如图 20-6 中表示的那样，通带内的增益不是单调变化的，而是一些等幅的波动。当滤波器阶数给定时，通带纹波越大，滤波器在过渡带内的滚降就越大。

371

随着滤波器阶数的增加，通带中纹波的起伏幅度与滤波器滚降速率之间的关系就逐渐消失。

通带纹波中的每个波动对应于一个二阶滤波器。偶数阶滤波器所产生的纹波在 0dB 直线以上，而奇数阶滤波器的纹波在 0dB 以下。

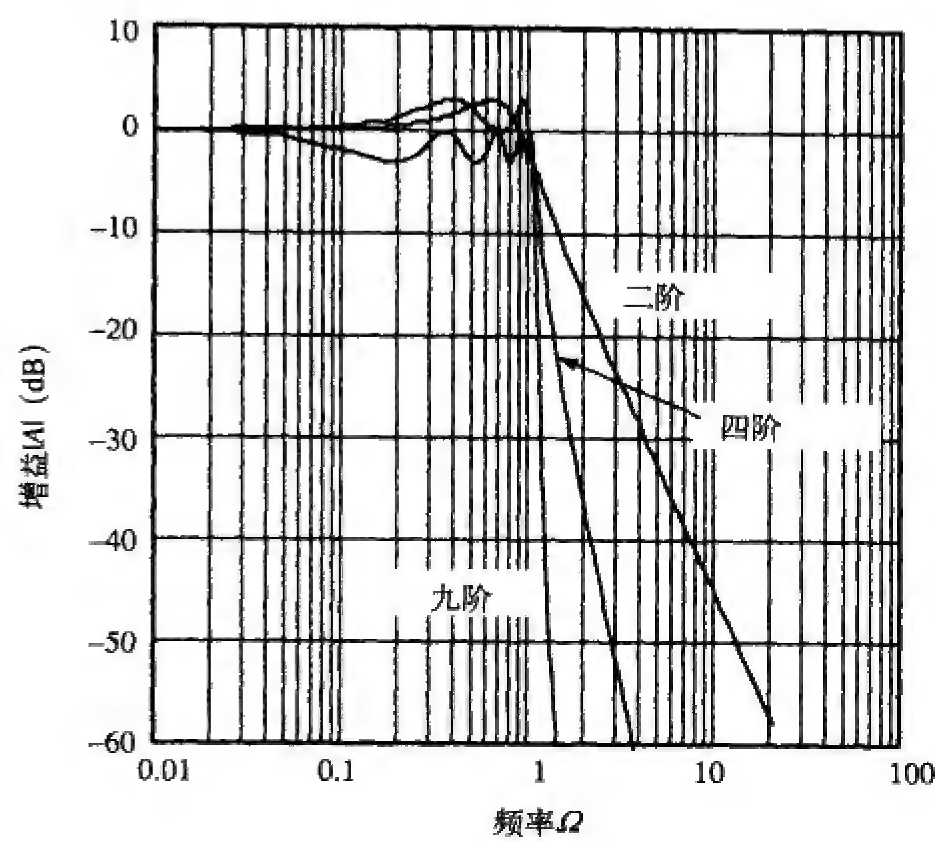


图 20-6 切比雪夫低通滤波器的增益响应

切比雪夫滤波器经常被用于滤波器组的结构中。在这些应用中，把信号中的某个频率成分分离出来，要比保持信号的恒定幅度更为重要。

20.2.3 贝塞尔低通滤波器

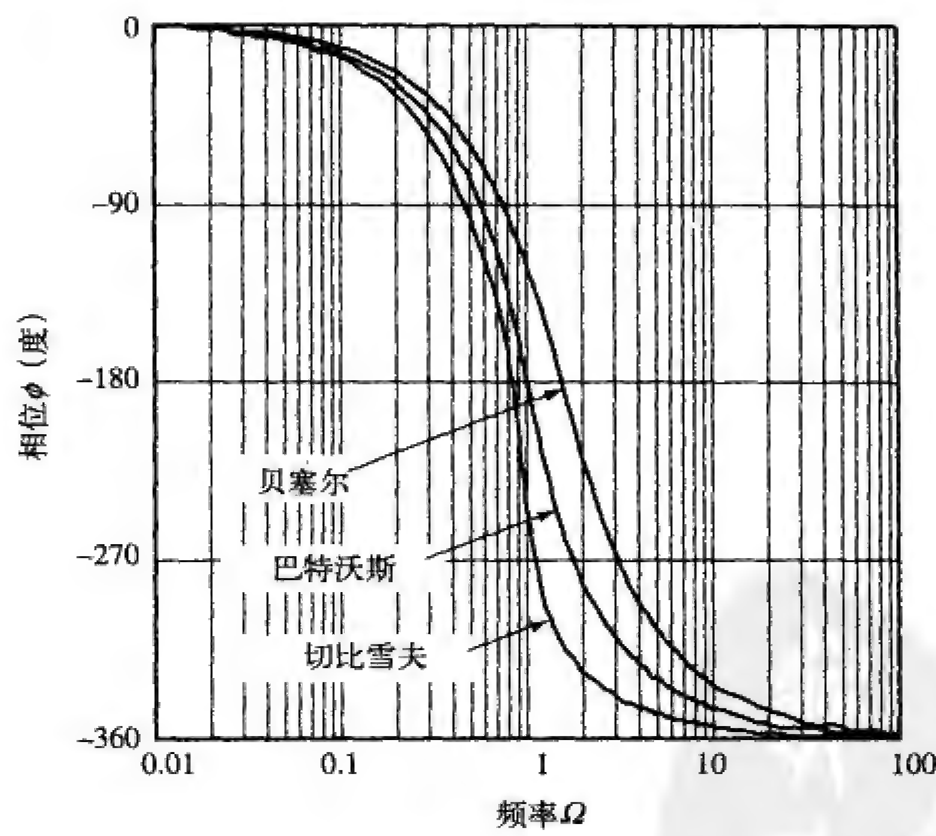


图 20-7 四阶低通滤波器的相位响应的比较

372~373

贝塞尔低通滤波器在很宽的频率范围内有线性的相位响应（见图 20-7），因而在这个频率范围内可以得到一个恒定的群延迟（见图 20-8）。所以，贝塞尔低通滤波器提供了最佳的方波传输特性。不过，贝塞尔低通滤波器的通带增益不像巴特沃斯低通滤波器那样平坦，从通带到阻带之间的过渡带也远没有切比雪夫低通滤波器那样陡直（见图 20-9）。

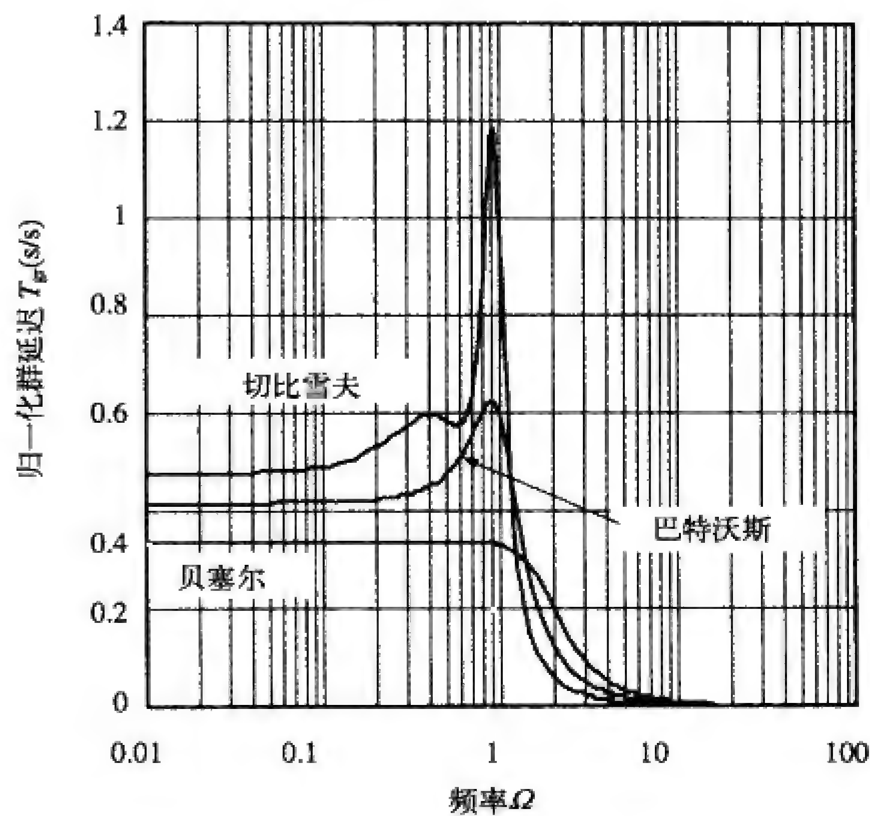


图 20-8 四阶低通滤波器的归一化群延迟（T_{gr}）的比较

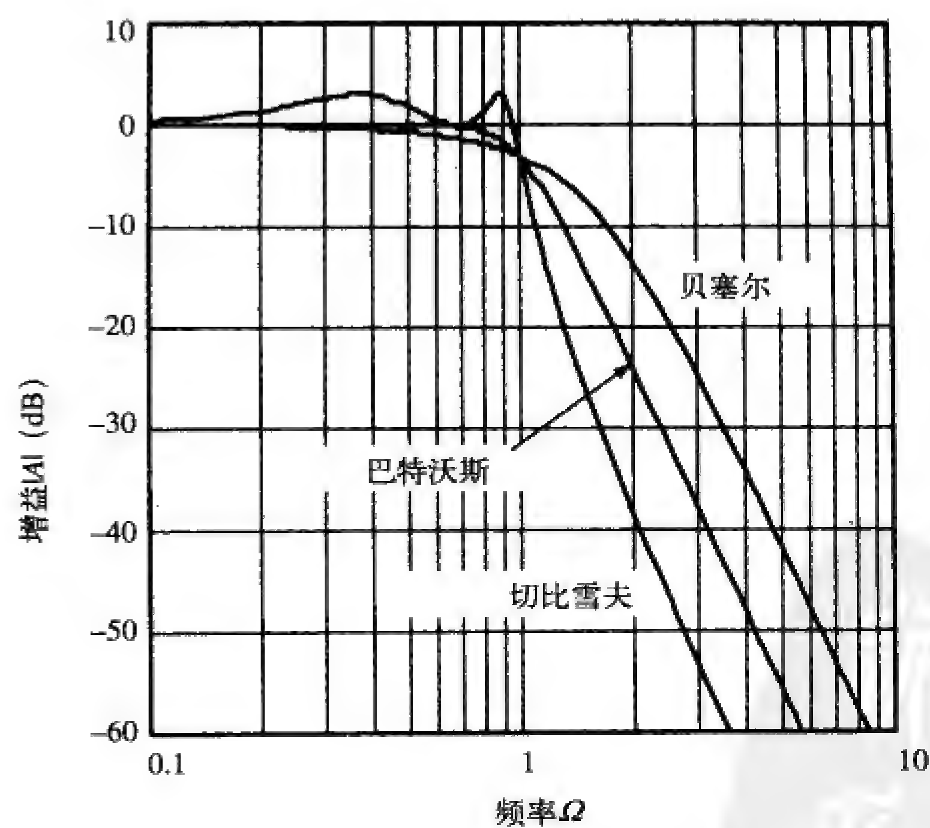


图 20-9 四阶低通滤波器的增益响应的比较

20.2.4 品质因子 Q

品质因子 Q 是一个与滤波器阶数 n 等价的设计参数。利用品质因子 Q 之后，我们的问题不再是设计一个 n 阶的切比雪夫低通滤波器，而是变成了一个以某个 Q 值来设计切比雪夫低通滤波器的问题。

对于带通滤波器，Q 被定义为中心频率 f_m 与两侧−3dB 频率点之间的带宽之比：

$$Q = \frac{f_m}{f_2 - f_1}$$

对于低通和高通滤波器，Q 表示了极点的品质，并定义为

374

$$Q = \frac{\sqrt{b_i}}{a_i}$$

当 Q 值很大时，这个 Q 值可以用图形表示为 0dB 直线与滤波器增益响应中峰值点之间的距离。图 20-10 就表示了这样的一个例子，图中画出了一个十阶切比雪夫低通滤波器和它的五个各自有不同 Q 值的部分滤波器。

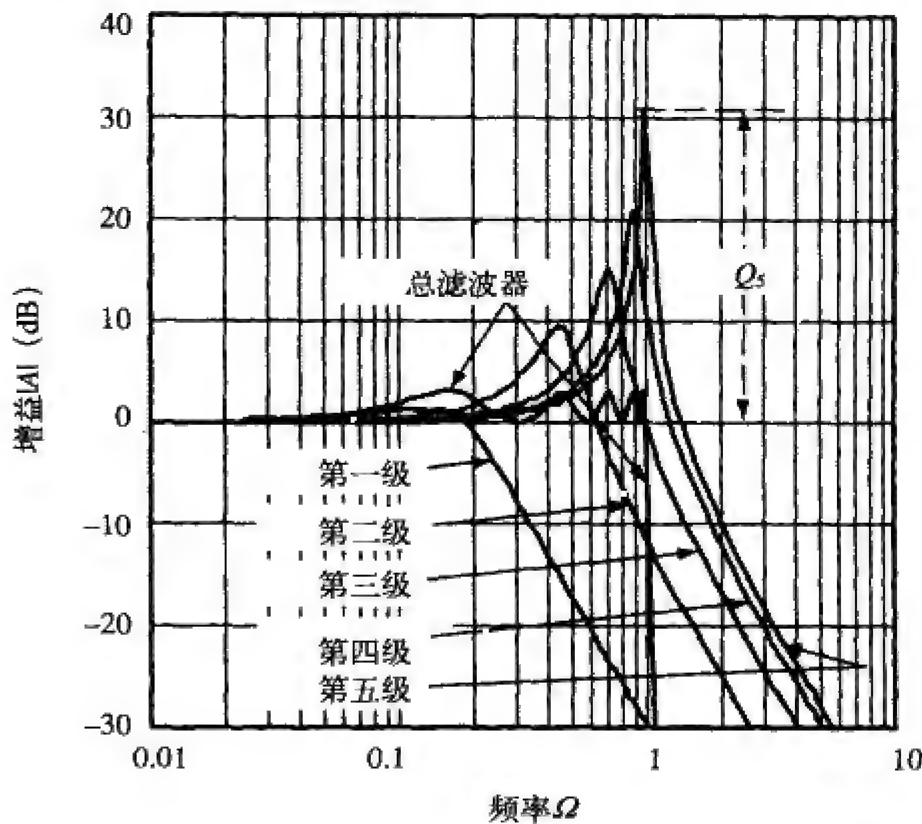


图 20-10 一个十阶切比雪夫低通滤波器的品质因子 Q

第五级部分滤波器的增益响应有 31dB 的峰值，而这个峰值就是 Q_5 的对数值：

$$Q_5\,(\text{dB}) = 20\lg Q_5$$

Q_5 的数值可以计算为

$$Q_5 = 10^{\left(\frac{Q_5}{20}\right)} = 10^{\left(\frac{31}{20}\right)} = 35.48$$

这个数值位于理论值 $Q = 35.85$ 的 1%以内，而这个理论值可以在 20.9 节表 20-12 的最后 375 一行中找到。

当 $Q > 3$ 时，用图形近似法来计算是很准确的。当 Q 值比较低时，用图形法得出的数值与理论值相差甚大。但我们所关心的只是那些高 Q 值的情况，因为 Q 值越高，滤波器就越趋于不稳定。

20.2.5 小结

低通滤波器的一般性的传递函数是

$$A(S) = \frac{A_0}{\prod_i (1 + a_i S + b_i S)} \tag{20-1}$$

巴特沃斯、切比雪夫和贝塞尔滤波器有不同的滤波器系数 a_i 和 b_i。所有这三类滤波器的系数都被列在 20.9 节从表 20-7 到表 20-13 的几个表格内，它们的最高阶数到十阶。

分母中各项之间的乘积构成了一个关于 S 的 n 次多项式，其中的 n 是滤波器的阶数。

n 确定了频率超过 f_C 之后的增益滚降率：$-n \times 20\text{dB}$/十倍频，而 a_i 和 b_i 则确定了通带内的增益特性。

此外，比值 $\sqrt{b_i}/a_i = Q$ 被定义为极点品质。Q 值越高，滤波器就越趋于不稳定。

20.3 低通滤波器的设计

式（20-1）表示了若干个二阶低通滤波级的串联。其中的每一个滤波级的传递函数是

$$A_i(S) = \frac{A_0}{(1 + a_i S + b_i S^2)} \tag{20-2}$$

对于一阶滤波器，系数 b 总是等于零（$b_1 = 0$），因而有

$$A(S) = \frac{A_0}{1 + a_1 S} \tag{20-3}$$

一阶和二阶滤波级是构建高阶滤波器的基本构块。通常，滤波器工作在单位增益（$A_0 = 1$） 376 状态，因而降低了对运放开环增益的要求。

图 20-11 表示了把滤波级串联到最高六阶时的情况。偶数阶的滤波器仅由二阶滤波级组成，而奇数阶的滤波器要在前面增加一个一阶滤波级。

从图 20-10 可以看出，一个部分滤波器的转折频率越高，它的 Q 值也越高。因此，为了避免各滤波级的电路进入饱和，滤波器应该排列成 Q 值升高的顺序。每个部分滤波器所对应的 Q 值也被一同列在 20.9 节表 20-7~表 20-13 的表格内（以阶数上升的顺序）。

20.3.1 一阶低通滤波器

377 图 20-12 和图 20-13 给出了同相和反相结构的一阶低通滤波器。

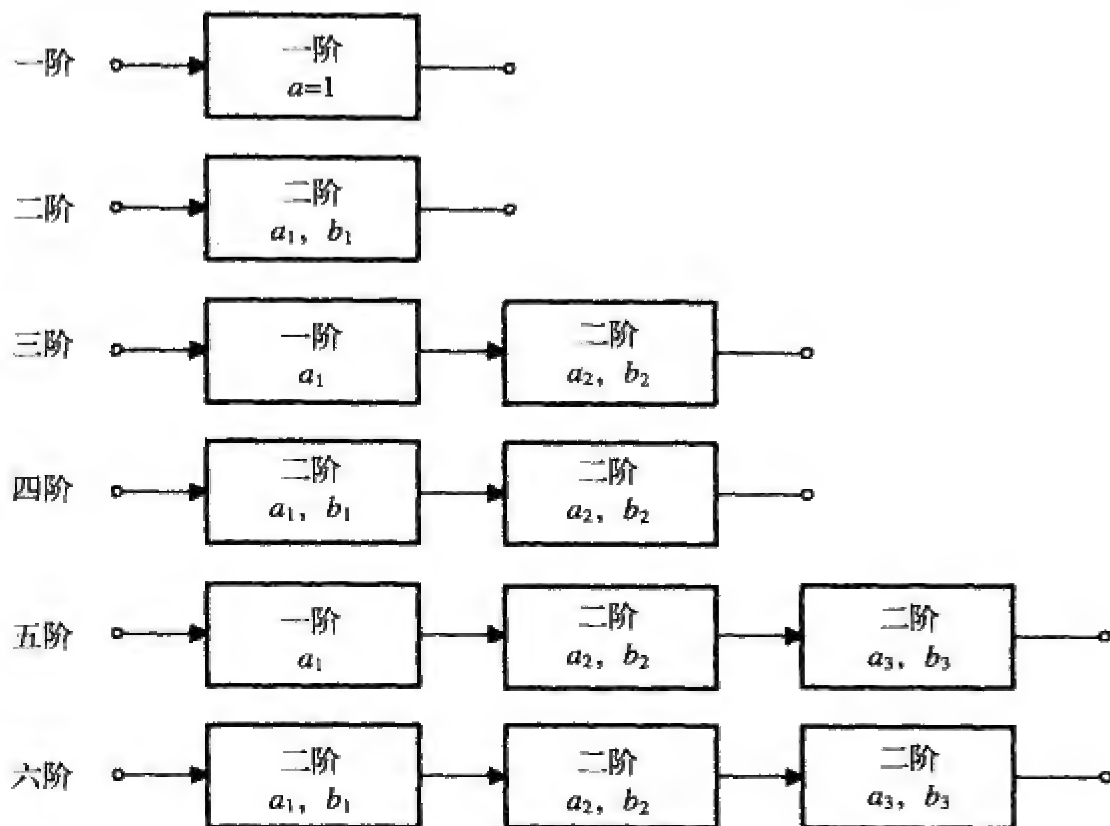


图 20-11 用滤波级串联成高阶滤波器

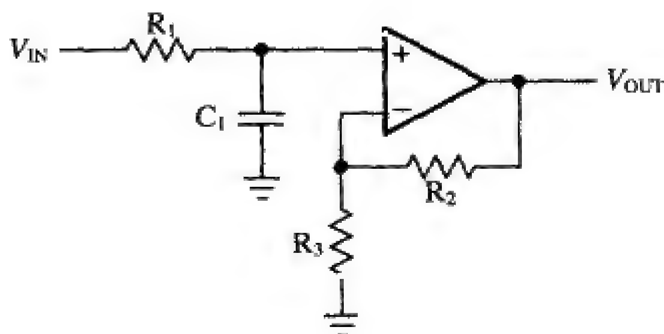


图 20-12 一阶同相低通滤波器

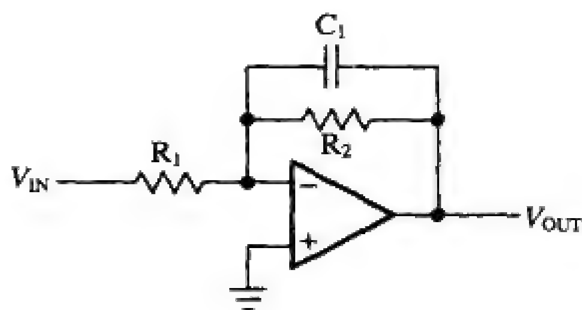


图 20-13 一阶反相低通滤波器

这两个电路的传递函数是[①]

$$A(S)=\frac{1+\frac{R_2}{R_3}}{1+\omega_C R_2 C_1 S}$$

和

$$A(S)=\frac{-\frac{R_2}{R_1}}{1+\omega_C R_2 C_1 S}$$

① 下式中的 ω_C 为截止频率，因此式中的 S 为归一化的复频率，它们之间有下面的关系式：归一化复频率 S=实际复频率 S/ω_C，所以在包含 ω_C 的等式中，S 均指归一化复频率。详见 20.2 节开始部分。——译者注

式中的负号表示反相放大器中包含了一个从滤波器输入端到输出端的 180°相移。

378

把这两个传递函数与式（20-3）比较系数之后，可以得到

$$A_0 = 1 + \frac{R_2}{R_3} \quad 和 \quad A_0 = -\frac{R_2}{R_1}$$

$$a_1 = \omega_C R_1 C_1 \quad 和 \quad a_1 = \omega_C R_2 C_1$$

在对电路进行计算时，我们先要指定转折频率 f_C、DC 增益 A_0 和电容 C_1，然后利用上面四个等式计算出 R_1 和 R_2：

$$R_1 = \frac{a_1}{2\pi f_C C_1} \quad 和 \quad R_2 = \frac{a_1}{2\pi f_C C_1}$$

$$R_2 = R_3(A_0 - 1) \quad 和 \quad R_1 = -\frac{R_2}{A_0}$$

系数 a_1 是从那些系数表（20.9 节中表 20-7~表 20-13）的某个表中取出的。

可以看出，所有类型的一阶滤波器是完全相同的，而且 $a_1 = 1$。但对于高阶滤波器，$a_1 \neq 1$，因为高阶滤波器中的一阶滤波器的转折频率不同于总滤波器的转折频率。

例 20-1：一阶单位增益低通滤波器。对于一个 $f_C = 1\text{kHz}$ 和 $C_1 = 47\text{nF}$ 的一阶单位增益低通滤波器，R_1 可计算为

$$R_1 = \frac{a_1}{2\pi f_C C_1} = \frac{1}{2\pi \times 10^3\,\text{Hz} \times 47 \times 10^{-9}\,\text{F}} = 3.38\text{k}\Omega$$

但是，在设计三阶单位增益贝塞尔低通滤波器的第一级的时候，如果假定使用相同的 f_C 和

379

C_1 值，就会得出与上面不同的 R_1 值。为此，我们可以从 20.9 节的表 20-7（贝塞尔系数）中得到三阶贝塞尔滤波器的 a_1，并用以计算 R_1：

$$R_1 = \frac{a_1}{2\pi f_C C_1} = \frac{0.756}{2\pi \times 10^3\,\text{Hz} \times 47 \times 10^{-9}\,\text{F}} = 2.56\text{k}\Omega$$

当工作在单位增益时，同相放大器即简化为一个电压跟随器（见图 20-14），因此，这个电路可以固有地提供一个极优的增益精度。在反相放大器的情况下，单位增益的精度取决于 R_1 和 R_2 这两个电阻的容差。

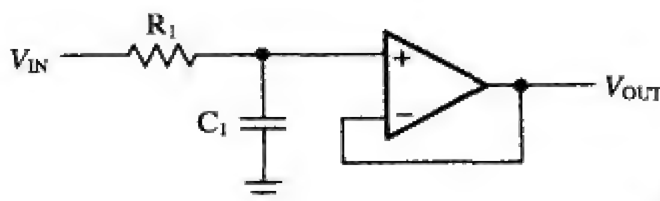


图 20-14 单位增益的一阶同相低通滤波器

20.3.2 二阶低通滤波器

二阶低通滤波器有两种结构：Sallen-Key 和多路反馈（MFB）。

1. Sallen-Key 结构

图 20-15 中一般的 Sallen-Key 结构可以用 $A_0 = 1 + R_4/R_3$ 进行独立的增益设定，而图 20-16 中的单位增益结构则一般用于单位增益、高增益精度和低 Q 值的（$Q<3$）滤波器设计。 380

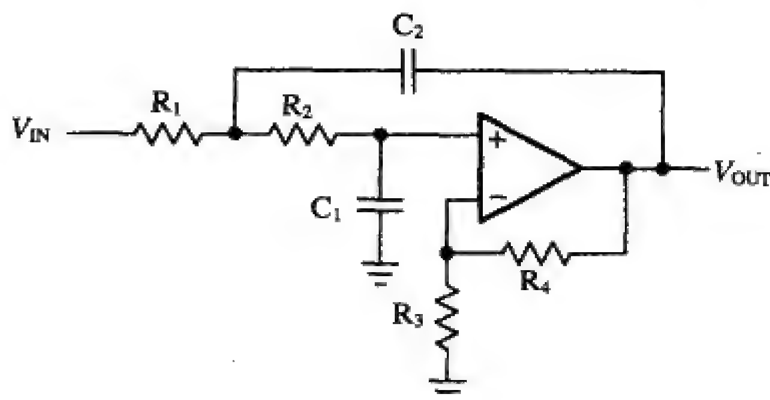


图 20-15 一般的 Sallen-Key 低通滤波器

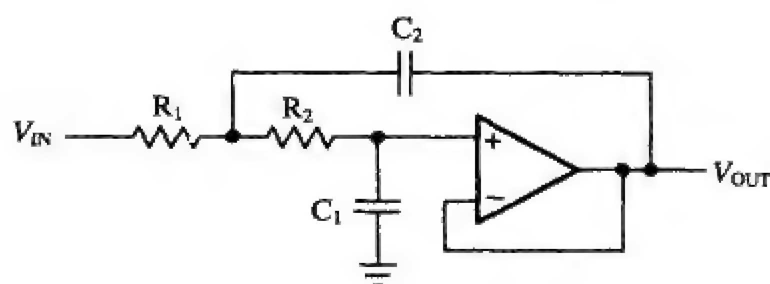


图 20-16 单位增益的 Sallen-Key 低通滤波器

图 20-15 中电路的传递函数是

$$A(S) = \frac{A_0}{1+\omega_C\left[C_1(R_1+R_2)+(1-A_0)R_1C_2\right]S+\omega_C^2R_1R_2C_1C_2S^2}$$

对于图 20-16 中的单位增益（$A_0=1$）电路，传递函数可以简化为

$$A(S) = \frac{1}{1+\omega_C C_1(R_1+R_2)S+\omega_C^2R_1R_2C_1C_2S^2}$$

把该传递函数与式（20-2）进行系数比较之后，可以得到

$$A_0 = 1$$
$$a_1 = \omega_C C_1(R_1+R_2)$$
$$b_1 = \omega_C^2 R_1R_2C_1C_2$$

在指定了 C_1 和 C_2 之后，R_1 和 R_2 的阻值可计算为

$$R_{1,2} = \frac{a_1C_2 \pm \sqrt{a_1^3C_2^2 - 4b_1C_1C_2}}{4\pi f_C C_1C_2}$$

为了使上式中的根式部分得到实数，C_2 必须满足下面的条件：

$$C_2 \geqslant C_1 \frac{4b_1}{a_1^2}$$

例 20-2：二阶单位增益切比雪夫低通滤波器。我们的任务是设计一个单位增益的二阶切比雪夫低通滤波器，它的转折频率 f_C = 3kHz，通带纹波为 3dB。

从表 20-12（3dB 纹波的切比雪夫系数）可以得到二阶滤波器的 a_1 和 b_1：a_1 = 1.0650 和 $b_1 = 1.9305$。

381

在指定 C_1 为 22nF 后，可以得到 C_2 的值为

$$C_2 \geqslant C_1 \frac{4b_1}{a_1^2} = 22\text{nF} \times \frac{4 \times 1.9305}{1.065^2} \cong 150\text{nF}$$

把 a_1 和 b_1 代入 $R_{1,2}$ 的电阻方程，可以得到

$$R_1 = \frac{1.065 \times 150 \times 10^{-9} - \sqrt{\left(1.065 \times 150 \times 10^{-9}\right)^2 - 4 \times 1.9305 \times 22 \times 10^{-9} \times 150 \times 10^{-9}}}{4\pi \times 3 \times 10^3 \times 22 \times 10^{-9} \times 150 \times 10^{-9}} = 1.26\text{k}\Omega$$

和

$$R_2 = \frac{1.065 \times 150 \times 10^{-9} + \sqrt{\left(1.065 \times 150 \times 10^{-9}\right)^2 - 4 \times 1.9305 \times 22 \times 10^{-9} \times 150 \times 10^{-9}}}{4\pi \times 3 \times 10^3 \times 22 \times 10^{-9} \times 150 \times 10^{-9}} = 1.30\text{k}\Omega$$

这个设计的最终电路示于图 20-17。

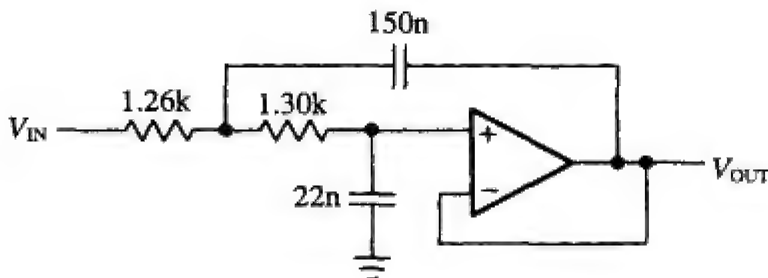


图 20-17　具有 3dB 纹波的二阶单位增益切比雪夫低通滤波器

一般 Sallen-Key 结构的一个特殊情况是，使用相等的电阻值和相等的电容值：$R_1 = R_2 = R$ 和 $C_1 = C_2 = C$。

382

因此，一般的传递函数变为

$$A(S) = \frac{A_0}{1 + \omega_C RC\left(3 - A_0\right)S + \left(\omega_C RC\right)^2 S^2}，\text{其中 } A_0 = 1 + \frac{R_4}{R_3}$$

在将上式与式（20-2）比较系数之后，可以得到

$$a_1 = \omega_C RC\left(3 - A_0\right)$$

$$b_1 = \left(\omega_C RC\right)^2$$

在给定 C 之后，可以对 R 和 A_0 求解，结果为

$$R = \frac{\sqrt{b_1}}{2\pi f_C C}$$

和

$$A_0 = 3 - \frac{a_1}{\sqrt{b_1}} = 3 - \frac{1}{Q}$$

因此，A_0 仅与极点品质 Q 有关，反之亦然。Q 以及滤波器类型是由增益 A_0 的设定值确定的：

$$Q = \frac{1}{3 - A_0}$$

图 20-18 中的电路可以通过使用不同的电阻比值 R_4/R_3 来改变滤波器的类型。 383

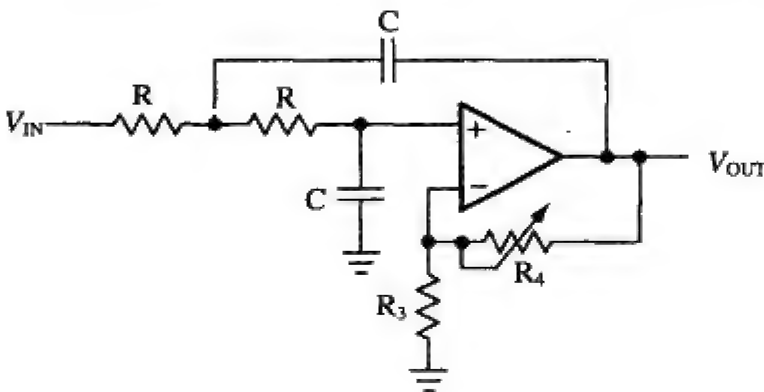


图 20-18 可调的二阶低通滤波器

表 20-1 列出了每一种类型的二阶滤波器的系数，并给出了调节 Q 值时所用的电阻比率。

表 20-1 二阶滤波器的系数

二 阶	贝 塞 尔	巴特沃斯	3 dB 切比雪夫
a_1	1.3617	1.4142	1.065
b_1	0.618	1	1.9305
Q	0.58	0.71	1.3
R_4/R_3	0.268	0.568	0.234

2. 多路反馈结构

MFB（多路反馈）结构通常用于高 Q 值和需要高增益的滤波器中。图 20-19 中电路的传递函数是：

$$A(S) = \frac{\dfrac{R_2}{R_1}}{1 + \omega_C C_1\left(R_2 + R_3 + \dfrac{R_2 R_3}{R_1}\right)S + \omega_C^2 C_1 C_2 R_2 R_3 S^2}$$

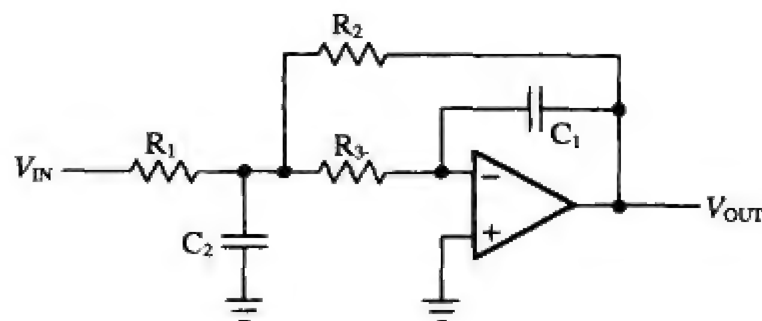


图 20-19　二阶 MFB 低通滤波器

384

通过与式（20-2）比较系数后，可以得到下面的关系式：

$$A_0=-\frac{R_2}{R_1}$$

$$a_1=\omega_C C_1\left(R_2+R_3+\frac{R_2R_3}{R_1}\right)$$

$$b_1=\omega_C^2 C_1C_2R_2R_3$$

在给定 C_1 和 C_2 之后，就可以求解电阻 R_1~R_3：

$$R_2=\frac{a_1C_2-\sqrt{a_1^2C_2^2-4b_1C_1C_2(1-A_0)}}{4\pi f_C C_1C_2}$$

$$R_1=\frac{R_2}{-A_0}$$

$$R_3=\frac{b_1}{4\pi^2 f_C C_1C_2R_2}$$

为了得到 R_2 的实数值，C_2 必须满足下面的条件：

$$C_2 \geqslant C_1\frac{4b_1(1-A_0)}{a_1^2}$$

20.3.3　更高阶的低通滤波器

我们可以用更高阶的低通滤波器来获得更陡峭的过渡带特性。为此，我们把一阶和二阶的滤波级串联起来，而这些滤波级频率响应的乘积便构成了优化了的总滤波器的频率响应。

为了简化部分滤波器的设计，我们已经把每一种滤波器类型的系数 a_i 和 b_i 列在了系数表（20.9 节的表 20-7~表 20-13）中，其中的每个表给出了前十阶滤波器的系数。

例 20-3：五阶滤波器。我们的任务是设计一个五阶单位增益的巴特沃斯低通滤波器，它的转折频率 f_C = 50kHz。

首先，我们从 20.9 节的表 20-8 中取出五阶巴特沃斯滤波器的系数，并把这些系数列在表 20-2 中。

385

表 20-2 例 20-3 中的滤波器

	a_i	b_i
滤波器 1	$a_1 = 1$	$b_1 = 0$
滤波器 2	$a_2 = 1.6180$	$b_2 = 1$
滤波器 3	$a_3 = 0.6180$	$b_3 = 1$

然后，计算出其中的每一个部分滤波器，方法是先指定电容值，再计算所需的电阻值。我们把第一级滤波器示于图 20-20 中。

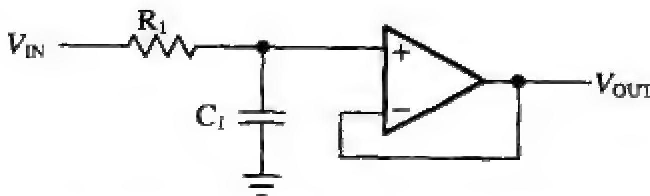


图 20-20 一阶单位增益低通滤波器

取 $C_1 = 1\text{nF}$ 之后，可以计算出

$$R_1 = \frac{a_1}{2\pi f_C C_1} = \frac{1}{2\pi \times 50 \times 10^3 \text{Hz} \times 1 \times 10^{-9}\text{F}} = 3.18\text{k}\Omega$$

离开这个阻值最近的 1%电阻值是 3.16kΩ。

386

其中的第二级滤波器示于图 20-21 中。

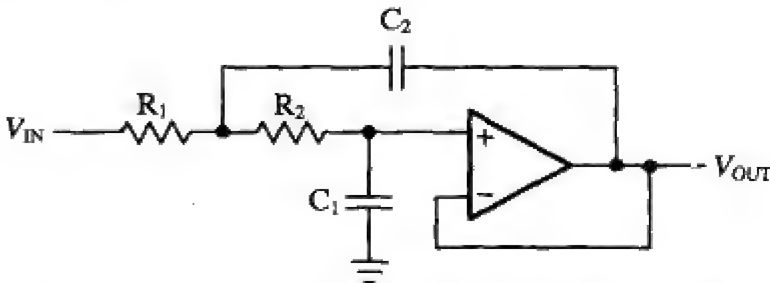


图 20-21 二阶单位增益巴特沃斯低通滤波器

取 $C_1 = 820\text{pF}$ 之后，可以计算出

$$C_2 \geqslant C_1 \frac{4b_2}{a_2^2} = 820 \times 10^{-12}\text{F} \times \frac{4 \times 1}{1.618^2} = 1.26\text{nF}$$

离开这个电容值最近的 5%电容值是 1.5nF。

取 $C_1 = 820\text{pF}$ 和 $C_2 = 1.5\text{nF}$ 之后，可以用下面两式计算出 R_1 和 R_2 的值：

$$R_1 = \frac{a_2 C_2 - \sqrt{a_2^2 C_2^2 - 4b_2 C_1 C_2}}{4\pi f_C C_1 C_2}$$

和

$$R_2 = \frac{a_2 C_2 + \sqrt{a_2^2 C_2^2 - 4b_2 C_1 C_2}}{4\pi f_C C_1 C_2}$$

这两个电阻可具体计算为

$$R_1 = \frac{1.618\times1.5\times10^{-9} - \sqrt{(1.618\times1.5\times10^{-9})^2 - 4\times1\times820\times10^{-12}\times1.5\times10^{-9}}}{4\pi\times50\times10^3\times820\times10^{-12}\times1.5\times10^{-9}} = 1.87\text{k}\Omega$$

和

$$R_2 = \frac{1.618\times1.5\times10^{-9} + \sqrt{(1.618\times1.5\times10^{-9})^2 - 4\times1\times820\times10^{-12}\times1.5\times10^{-9}}}{4\pi\times50\times10^3\times820\times10^{-12}\times1.5\times10^{-9}} = 4.42\text{k}\Omega$$

R_1 和 R_2 都是在 1%电阻值中已有的。

第三级滤波器的计算与第二级滤波器完全一样，只是把 a_2 和 b_2 替换成 a_3 和 b_3，因而得到了不同的电阻值和电容值。

取 C_1 为 330pF，即可得到 C_2：

$$C_2 \geqslant C_1\frac{4b_3}{a_3^2} = 330\times10^{-12}\text{F}\times\frac{4}{0.618^2} = 3.46\text{nF}$$

387

离开这个电容值最近的 10%电容值是 4.7nF[①]。

在确定了 $C_1 = 330\text{pF}$ 和 $C_2 = 4.7\text{nF}$ 之后，就可计算出 R_1 和 R_2 的值。

- $R_1 = 1.45\text{k}\Omega$，离开最近的 1%电阻值为 1.47kΩ。
- $R_2 = 4.51\text{k}\Omega$，离开最近的 1%电阻值为 4.53kΩ。

图 20-22 画出了用三个部分滤波级构成的总滤波器电路。

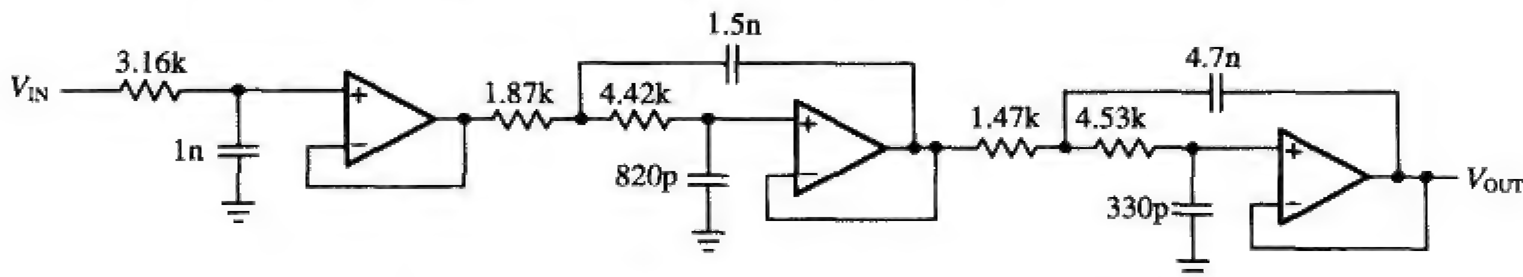


图 20-22　一个五阶单位增益的巴特沃斯低通滤波器

20.4　高通滤波器的设计

把低通滤波器中的电阻用电容代替，再把滤波器中的电容用电阻代替，就可以产生一个高通滤波器（见图 20-23）。

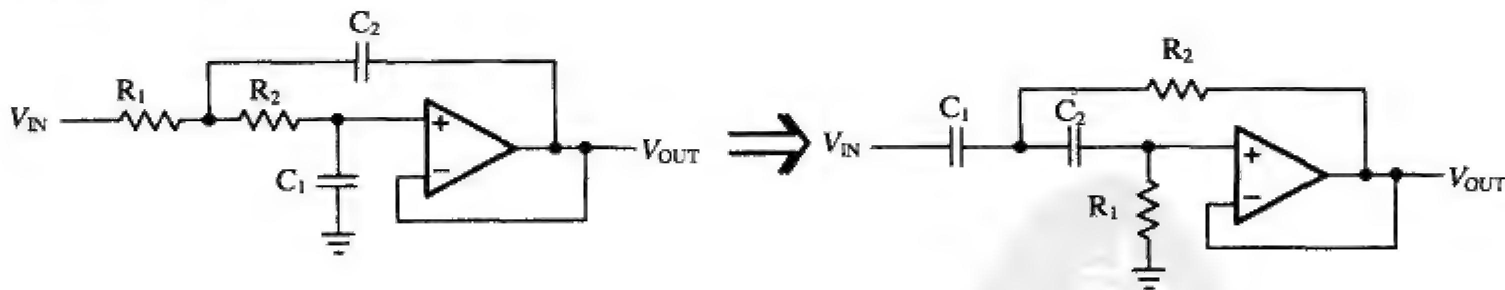


图 20-23　通过元件交换把低通变成高通

① 应该是 3.6nF 或 3.3nF，因此 C_2 可选为 3.6nF、3.9nF、4.3nF 或 4.7nF。——译者注

为了画出高通滤波器的增益响应（见图 20-24），我们只要把低通滤波器的增益响应围绕转折频率（$\Omega = 1$）进行镜像交换，这实际上就用 $1/\Omega$ 代替了 Ω，同时在式（20-1）中用 $1/S$ 代替了 S。 388

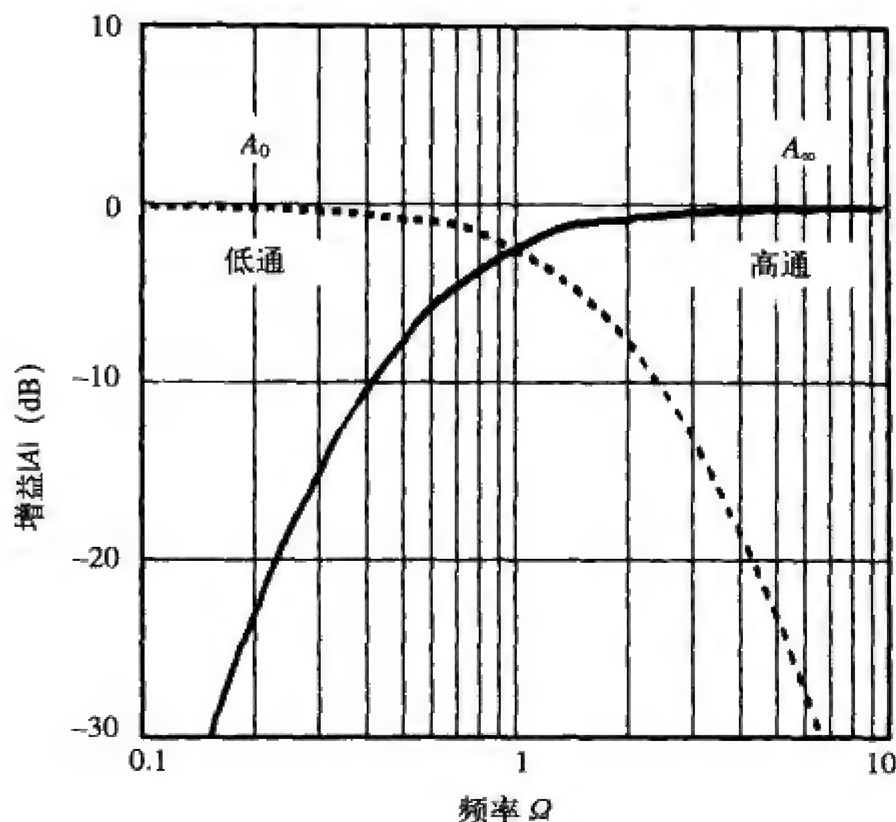


图 20-24 高通滤波器增益响应的导出

所以，高通滤波器的一般性的传递函数是

$$A(S) = \frac{A_\infty}{\prod_i \left(1 + \frac{a_i}{S} + \frac{b_i}{S^2}\right)} \tag{20-4}$$

式中的 A_∞为通带增益。

由于式（20-4）表示了几个二阶高通滤波器的串联，所以，单级的传递函数可以写为

$$A_i(S) = \frac{A_\infty}{\left(1 + \frac{a_i}{S} + \frac{b_i}{S^2}\right)} \tag{20-5}$$

在所有的一阶滤波器中 $b = 0$，所以，一阶滤波器的传递函数可以简化为

$$A(S) = \frac{A_0}{1 + \frac{a_i}{S}} \tag{20-6}$$

389

20.4.1 一阶高通滤波器

图 20-25 和图 20-26 画出了同相和反相结构的一阶高通滤波器。

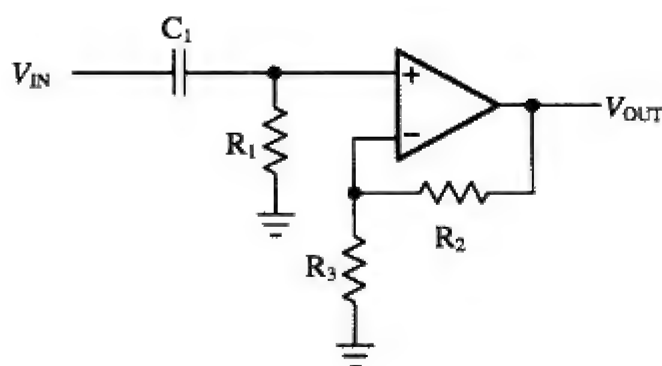


图 20-25　一阶同相高通滤波器

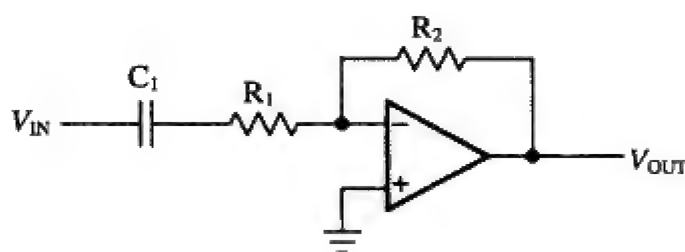


图 20-26　一阶反相高通滤波器

这两个电路的传递函数是

$$A(S)=\frac{1+\dfrac{R_2}{R_3}}{1+\dfrac{1}{\omega_C R_1 C_1}\times\dfrac{1}{S}}$$

和

$$A(S)=-\frac{\dfrac{R_2}{R_1}}{1+\dfrac{1}{\omega_C R_1 C_1}\times\dfrac{1}{S}}$$

390

上式中的负号表示反相放大器中包含了一个从滤波器输入端到输出端的 180°的相移。

在把这两个传递函数与式（20-6）比较系数之后，可以得到两个通带增益因子：

$$A_\infty=1+\frac{R_2}{R_3}$$

和

$$A_\infty=-\frac{R_2}{R_1}$$

对于这两个电路，系数项 a_1 是相同的：

$$a_1=\frac{1}{\omega_C R_1 C_1}$$

为了对电路进行计算，我们首先需要指定转折频率 f_C、高频增益 A_∞和电容 C_1，然后求解 R_1 和 R_2：

$$R_1=\frac{1}{2\pi f_C a_1 C_1}$$

$$R_2=R_3(A_\infty-1)\quad 和\quad R_2=-R_1 A_\infty$$

20.4.2 二阶高通滤波器

高通滤波器使用了与低通滤波器相同的两种结构：Sallen-Key 和多路反馈。高通与低通之间的仅有差别是电阻和电容交换了位置。

1. Sallen-Key 结构

图 20-27 中一般的 Sallen-Key 结构可以用 $A_0 = 1 + R_4/R_3$ 来单独设定增益。 391

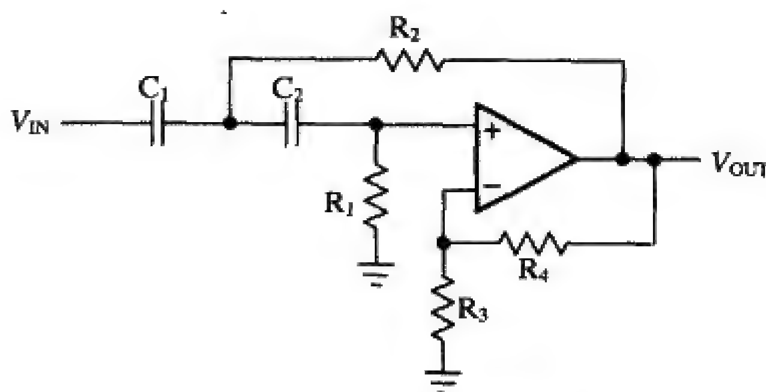


图 20-27 一般的 Sallen-Key 高通滤波器

图 20-27 中电路的传递函数是

$$A(S)=\frac{\alpha}{1+\frac{R_2(C_1+C_2)+R_1C_2(1-\alpha)}{\omega_C R_1R_2C_1C_2}\times\frac{1}{S}+\frac{1}{\omega_C^2 R_1R_2C_1C_2}\times\frac{1}{S^2}}$$

式中，

$$\alpha=1+\frac{R_4}{R_3}$$

图 20-28 中的单位增益电路结构通常用于高增益精度和低 Q 的滤波器。

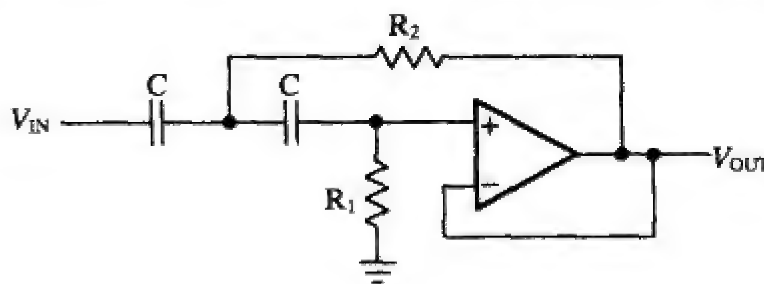


图 20-28 单位增益的 Sallen-Key 高通滤波器

为了简化电路的设计，我们通常选择单位增益（$\alpha=1$）和 $C_1=C_2=C$。这样，图 20-28 中电路的传递函数可以简化为 392

$$A(S)=\frac{1}{1+\frac{2}{\omega_C R_1C}\times\frac{1}{S}+\frac{1}{\omega_C^2 R_1R_2C^2}\times\frac{1}{S^2}}$$

将这个传递函数与式（20-5）进行系数比较之后，可以得到

$$A_\infty = 1, \quad a_1 = \frac{2}{\omega_C R_1 C}, \quad b_1 = \frac{1}{\omega_C^2 R_1 R_2 C^2}$$

在 C 给定之后，可以用下面两式计算出 R_1 和 R_2 的阻值：

$$R_1 = \frac{1}{\pi f_C C a_1}, \quad R_2 = \frac{a_1}{4\pi f_C C b_1}$$

2. 多路反馈结构

MFB 结构通常用于高 Q 值而且需要高增益的滤波器。

为了简化电路的计算，我们假设电容 C_1 和 C_3 有相同的电容量（$C_1 = C_3 = C$），如图 20-29 所示。

393

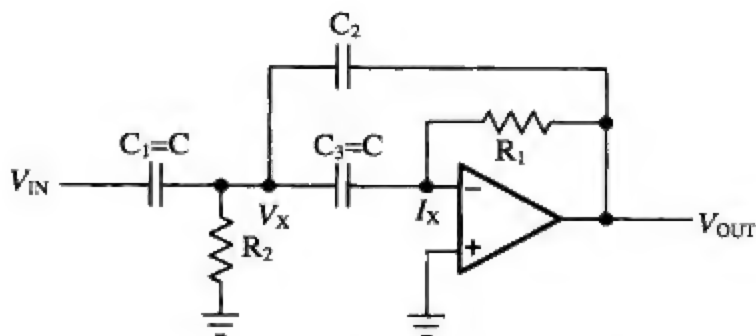


图 20-29 二阶 MFB 高通滤波器

图 20-29 中电路的传递函数是①

$$A(S) = \frac{-\dfrac{C}{C_2}}{1 + \dfrac{2C_2 + C}{\omega_C R_1 C_2 C} \times \dfrac{1}{S} + \dfrac{2C_2 + C}{\omega_C^2 R_2 R_1 C_2 C} \times \dfrac{1}{S^2}}$$

通过与式（20-5）进行系数比较后，可以得到下面的关系式②：

$$A_\infty = \frac{C}{C_2}, \quad a_1 = \frac{2C + C_2}{\omega_C R_1 C C_2}, \quad b_1 = \frac{2C + C_2}{\omega_C R_1 C C_2}$$

在指定电容 C 和 C_2 之后，就可以求解电阻 R_1 和 R_2：

$$R_1 = \frac{1 - 2A_\infty}{2\pi f_C \times C \times a_1}, \quad R_2 = \frac{a_1}{2\pi f_C \times b_1 C_2 (1 - 2A_\infty)}$$

由于 C 和 C_2 这两个电容有很大的元件容差，所以，MFB 高通滤波器的通带增益 A_∞ 一般会有非常大的变化。为了尽可能降低增益的变化，我们必须使用容差小的电容值。

① 这个 MFB$A(S)$的推导似乎有些问题。传递函数分母中 $1/S$ 项的量纲是正确的，但 $1/S^2$ 项的量纲就不正确，译者推导的结果是这一项的分子不等于 $2C_2+C$，而是等于 1，而且分母中的 $2C_2 + C$ 应该是 $2C + C_2$。读者可自行验证，验证时，可先用叠加定理计算出 C_1 与 R_2 连接点处、以 V_{In} 和 V_{OUT} 表示的电压 V_X，然后计算由 V_X 产生的流过 C_3 的电流，再解出 V_{OUT}，最后就可算出传递函数 $A(S)$。——译者注

② b_1 应等于 $1/\omega_C^2 R_1 R_2 C C_2$。——译者注

20.4.3 更高阶的高通滤波器

就像低通滤波器那样，更高阶的高通滤波器的设计也是通过一阶和二阶滤波级的串联实现的。滤波器系数是与低通滤波器设计中使用的系数相同的，而且也被列在那些系数表中（20.9节的表 20-7~表 20-13）。

例20-4：f_C = 1 kHz 的三阶高通滤波器。我们的任务是设计一个三阶单位增益的贝塞尔高通滤波器，其中，滤波器的转折频率 f_C = 1kHz。

394

我们首先从 20.9 节的表 20-7 中取出三阶贝塞尔滤波器的系数，并把这些系数列在这里的表 20-3 中，然后计算出每个部分滤波器。其方法是先选定电容值，然后计算所需的电阻值。

表 20-3 例 20-4 中的滤波器

	a_i	b_i
滤波器 1	$a_1 = 0.756$	$b_1 = 0$
滤波器 2	$a_2 = 0.9996$	$b_2 = 0.4772$

对于第一级滤波器，当 $C_1 = 100\text{nF}$ 时，可以计算出

$$R_1 = \frac{1}{2\pi f_C a_1 C_1} = \frac{1}{2\pi \times 10^3\text{Hz} \times 0.756 \times 100 \times 10^{-9}\text{F}} = 2.105\text{k}\Omega$$

离开这个阻值最近的 1%电阻值是 2.1kΩ。

对于第二级滤波器，当 $C = 100\text{nF}$ 时，可以计算出 R_1 和 R_2：

$$R_1 = \frac{1}{\pi f_C C a_1} = \frac{1}{\pi \times 10^3 \times 100 \times 10^{-9} \times 0.756} = 3.18\text{k}\Omega$$

离开这个阻值最近的 1%电阻值是 3.16kΩ。

$$R_2 = \frac{a_1}{4\pi f_C C b_1} = \frac{0.9996}{4\pi \times 10^3 \times 100 \times 10^{-9} \times 0.4772} = 1.67\text{k}\Omega$$

离开这个阻值最近的 1%电阻值是 1.65kΩ。

图 20-30 画出了最终的滤波器电路。

395

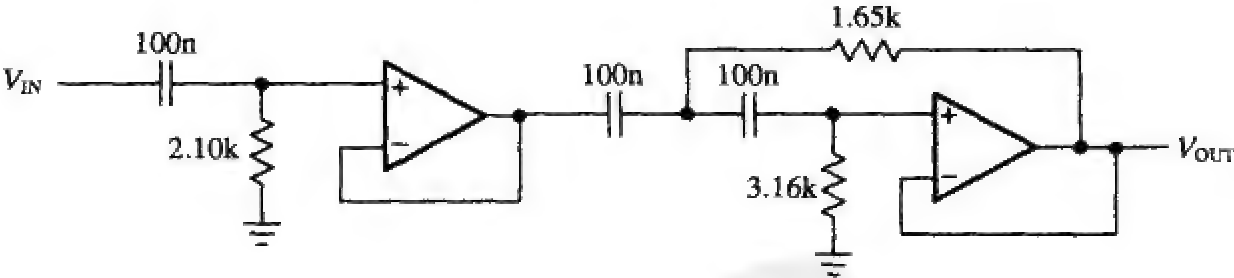


图 20-30 单位增益的三阶贝塞尔高通滤波器

20.5 带通滤波器的设计

在 20.4 节中，我们通过把低通传递函数中的 S 替换成 $1/S$ 的方法产生了高通响应。相似地，

带通的特性也可以用 S 项的替换来实现，其替换式为

$$\frac{1}{\Delta\Omega}\left(S+\frac{1}{S}\right) \tag{20-7}$$

这里，低通滤波器的通带特性被转换成了带通滤波器的上半个通带。然后，把上半个通带围绕中心频率 f_m（Ω = 1）镜像地折叠到下半个通带内（见图 20-31）。

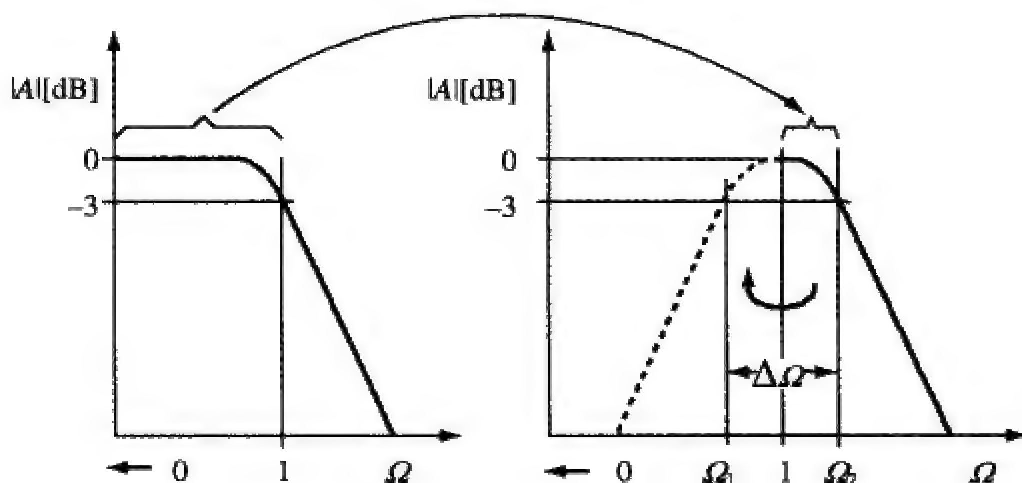


图 20-31　低通转换成带通

在上面的频带转换中，低通滤波器的转折频率被转换成了带通滤波器通带的上、下-3dB 的频率 Ω_1 和 Ω_2。这两个频率之差被定义为归一化带宽 $\Delta\Omega$：

$$\Delta\Omega=\Omega_2-\Omega_1$$

396

归一化的中心频率（在该频率点上，$|A|=1$）是

$$\Omega_m=1=\Omega_2\times\Omega_1$$

用谐振电路的相似方法，品质因子 Q 被定义为中心频率 f_m 与带宽 B 之比：

$$Q=\frac{f_m}{B}=\frac{f_m}{f_2-f_1}=\frac{1}{\Omega_2-\Omega_1}=\frac{1}{\Delta\Omega} \tag{20-8}$$

由上面的分析可知，带通滤波器的最简单的设计方法是把高通滤波器与低通滤波器串联起来。在宽带滤波器的应用中，通常都是这样做的。因此，使用一个一阶高通滤波器和一个一阶低通滤波器就可构成一个二阶的带通滤波器，而使用一个二阶高通滤波器和一个二阶低通滤波器就可得到一个四阶的带通响应。

与宽带滤波器不同，较高阶的窄带滤波器则是用几个 Sallen-Key 或多路反馈结构的二阶带通滤波器串联而成。

20.5.1　二阶带通滤波器

为了导出二阶带通滤波器的频率响应，我们把变换式（20-7）用于一阶低通传递函数：

$$A(S)=\frac{A_0}{1+S}$$

这就是，把上式中的 S 用下式代替：

$$\frac{1}{\Delta\Omega}\left(S+\frac{1}{S}\right)$$

就可得到二阶带通滤波器的一般性的传递函数：

$$A(S)=\frac{A_0\times\Delta\Omega\times S}{1+\Delta\Omega\times S+S^2} \tag{20-9}$$

当设计带通滤波器时，我们所关注的参数有中心频率处的增益 A_m 和品质因子 Q，其中的品质因子表示了带通滤波器的选择性。

397

因此，在式（20-9）中，当我们用 A_m 代替 A_0 以及用 $1/Q$ 代替 $\Delta\Omega$ 之后，就可得到

$$A(S)=\frac{\frac{A_m}{Q}\times S}{1+\frac{1}{Q}\times S+S^2} \tag{20-10}$$

图 20-32 表示了一个二阶带通滤波器在不同 Q 值下的归一化增益响应。

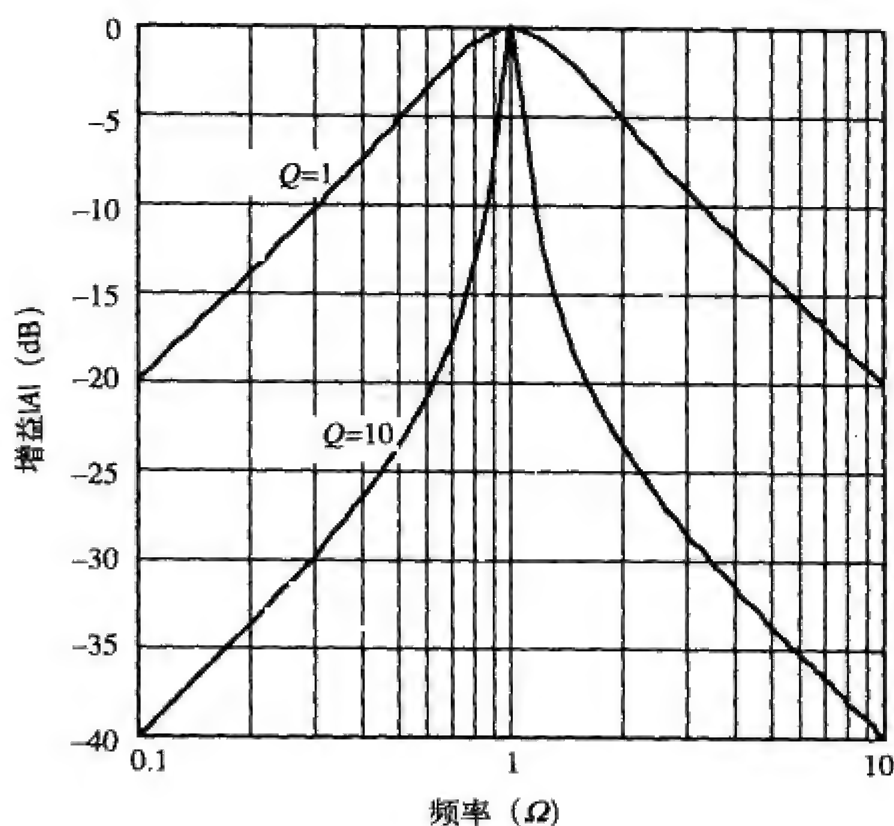


图 20-32 一个二阶带通滤波器的增益响应

图中的曲线表示，二阶带通滤波器的频率响应会随着 Q 的增加而变得尖锐，因而使滤波器有更好的选择性。

1. Sallen-Key 结构

图 20-33 中的 Sallen-Key 带通滤波器电路具有下面的传递函数：

398

$$A(S)=\frac{G\times RC\omega_m\times S}{1+RC\omega_m(3-G)\times S+R^2C^2\omega_m^2\times S^2}$$

通过与式（20-10）进行系数比较之后，可以得到下面这些等式。

中心频率：$f_m=\dfrac{1}{2\pi RC}$

内部增益：$G=1+\dfrac{R_2}{R_1}$

f_m处的增益：$A_m=\dfrac{G}{3-G}$

滤波器品质因子：$Q=\dfrac{1}{3-G}$

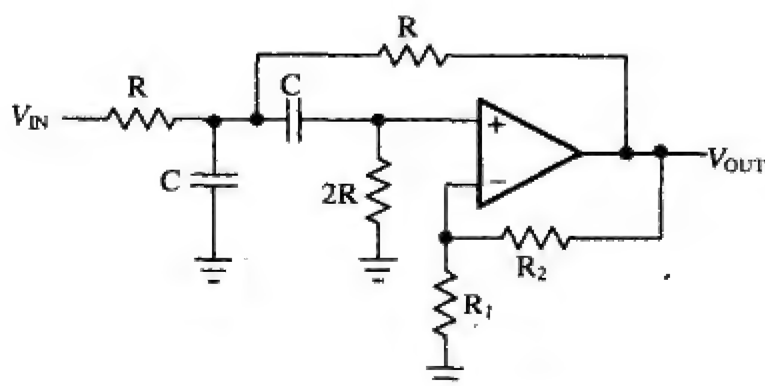


图 20-33　Sallen-Key 带通滤波器

Sallen-Key 电路有这样一个优点，即可以通过内部增益 G 来改变品质因子 Q，而不会改变中心频率f_m。但它的缺点是 Q 和 A_m 不能相互独立调节。

当 G 的数值接近 3 的时候，我们必须小心，因为，这时的 A_m 会趋于无穷大，使电路产生振荡。

399

为了计算带通滤波器，我们首先需要指定f_m和 C，然后求解 R：

$$R=\frac{1}{2\pi f_m C}$$

由于 Q 和 A_m 相互依赖，所以有两个求解 R_2 的方法，我们可以通过选定中心频率处的增益来计算：

$$R_2=\frac{2A_m-1}{1+A_m}$$

或者通过指定 Q 值来计算：

$$R_2=\frac{2Q-1}{Q}$$

2. 多路反馈结构

图 20-34 中的 MFB 带通滤波器电路有下面的传递函数：

$$A(S)=\frac{-\frac{R_2R_3}{R_1+R_3}C\omega_m\times S}{1+\frac{2R_1R_3}{R_1+R_3}C\omega\times S+\frac{R_1R_2R_3}{R_1+R_3}C^2\times\omega_m^2\times S^2}$$

通过把上式与式（20-10）进行系数比较之后，可以得到下面这些等式。 400

中心频率：$f_m=\frac{1}{1\pi C}\sqrt{\frac{R_1+R_3}{R_1R_2R_3}}$

f_m处的增益：$-A_m=\frac{R_2}{2R_1}$

滤波器品质因子：$Q=\pi f_m R_2 C$

带宽：$B=\frac{1}{\pi R_2 C}$

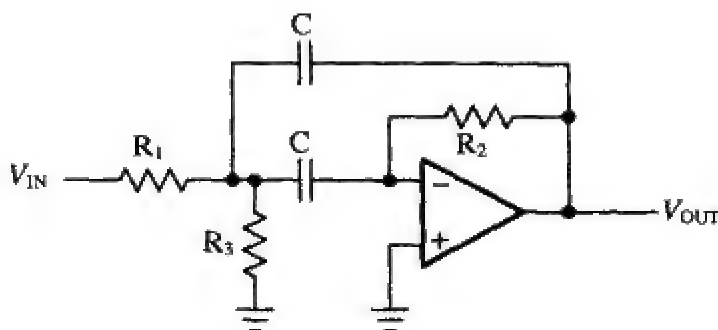


图 20-34 MFB 带通滤波器

MFB 带通滤波器可以允许对 Q、A_m 和 f_m 进行独立调节。而且，带宽和增益因子与 R_3 无关。因此，R_3 可以用来调节中心频率而不会影响带宽 B 和增益 A_m。对于低 Q 值的情况，滤波器可以不用 R_3 而工作，但此时的 Q 通过下式与 A_m 相关：

$$-A_m=2Q^2$$

例 20-5：f_m = 1 kHz 的二阶 MFB 带通滤波器。我们的任务是设计一个二阶 MFB 带通滤波器，它的中心频率 f_m = 1kHz，品质因子 Q = 10 以及增益 A_m = −2。首先，我们假设电容值 C = 100nF，然后，利用上面的几个等式求解 R_1~R_3，其顺序如下：

$$R_2=\frac{Q}{\pi f_m C}=\frac{10}{\pi\times 1\text{kHz}\times 100\text{nF}}=31.8\text{k}\Omega$$

$$R_1=\frac{R_2}{-2A_m}=\frac{31.8\text{k}\Omega}{4}=7.96\text{k}\Omega$$

$$R_3=\frac{-A_mR_1}{2Q^2+A_m}=\frac{2\times 7.96\text{k}\Omega}{200-2}=80.4\Omega$$

20.5.2 四阶带通滤波器（参差调谐）

图 20-32 指出，二阶带通滤波器的频率响应随着 Q 值的增加而变得尖锐。但是，有些带通

应用却要求在中心频率附近有一个平坦的增益响应，同时要求从通带到阻带有一个陡峭的过渡区。这样的设计任务可以用更高阶的带通滤波器来完成。

其中特别有用的是，把二阶低通滤波器变换成带通滤波器，因为这样可以得到一个四阶带通滤波器。

401

把式（20-2）中的 S 项替换成式（20-7），就可得到一般性的四阶带通滤波器的传递函数：

$$A(S)=\frac{\frac{S^2\times A_0(\Delta\Omega)^2}{b_1}}{1+\frac{a_1}{b_1}\Delta\Omega\times S+\left[2+\frac{(\Delta\Omega)^2}{b_1}\right]\times S_2+\frac{a_1}{b_1}\Delta\Omega\times S^3+S^4} \tag{20-11}$$

与低通滤波器相似，这个四阶传递函数也可以分裂成两个二阶带通滤波器。经过进一步的运算之后，我们可以得到

$$A(S)=\frac{\frac{A_{m1}}{Q_1}\times\alpha S}{\left[1+\frac{\alpha S}{Q_1}+(\alpha S)^2\right]}\times\frac{\frac{A_{m2}}{Q_2}\times\frac{S}{\alpha}}{\left[1+\frac{1}{Q_i}\left(\frac{S}{\alpha}\right)+\left(\frac{S}{\alpha}\right)^2\right]} \tag{20-12}$$

式（20-12）表示了两个二阶带通滤波器的串联，其中：

- A_{mi} 是每个部分滤波器在自己中心频率 f_{mi} 处的增益；
- Q_i 是每个滤波器的极点品质；
- α 和 $1/\alpha$ 是这样两个因子，即通过这两个因子，可以从总的带通滤波器的中心频率 f_m 导出每个部分滤波器的中心频率 f_{m1} 和 f_{m2}。

在一个高 Q 值的四阶带通滤波器中，两个部分滤波器的中心频率被设计成与总滤波器的中心频率只有略微的偏离。因此，这种方法就被叫做*参差调谐*（staggered tuning）。

因子 α 需要利用式（20-13）经过逐次逼近之后才能确定：

$$\alpha^2=\left[\frac{\alpha\times\Delta\Omega\times a_1}{b_1(1+\alpha)^2}\right]^2+\frac{1}{\alpha^2}-2-\frac{(\Delta\Omega)^2}{b_1}=0 \tag{20-13}$$

式中，a_1 和 b_1 是所需滤波器类型的二阶低通系数。

402

为了简化该滤波器的设计，我们在表 20-4 中列出了这些系数，而且给出了与 Q = 1、Q = 10 和 Q = 100 这三种品质因子相对应的 α 值。

表 20-4 各种滤波器的 α 值

贝塞尔				巴特沃斯				切比雪夫			
a_1		1.3617		a_1		1.4142		a_1		1.0650	
b_1		0.6180		b_1		1.0000		b_1		1.9305	
Q	100	10	1	Q	100	10	1	Q	100	10	1
$\Delta\Omega$	0.01	0.1	1	$\Delta\Omega$	0.01	0.1	1	$\Delta\Omega$	0.01	0.1	1
α	1.0032	1.0324	1.438	α	1.0035	1.036	1.4426	α	1.0033	1.0338	1.39

在 α 被确定之后，部分滤波器中所有的量都可以用下面几个等式来计算。

滤波器 1 的中心频率是

$$f_{m1}=\frac{f_m}{\alpha} \tag{20-14}$$

滤波器 2 的中心频率是

$$f_{m2}=f_m\times\alpha \tag{20-15}$$

式中，f_m 是总的四阶带通滤波器的中心频率。

两个部分滤波器的极点品质 Q_i 是相同的：

$$Q_i=Q\times\frac{(1+\alpha^2)b_1}{\alpha\times a_1} \tag{20-16}$$

式中，Q 是总滤波器的品质因子。

两个部分滤波器在各自中心频率 f_{m1} 和 f_{m2} 处的增益 A_{mi} 也是相同的：

$$A_{mi}=\frac{Q_i}{Q}\times\sqrt{\frac{A_m}{b_1}} \tag{20-17}$$

式中，A_m 是总滤波器在中心频率 f_m 处的增益。

例 20-6：四阶巴特沃斯带通滤波器。我们的任务是设计一个四阶巴特沃斯带通滤波器，该滤波器的参数如下。

- 中心频率 $f_m = 10\text{kHz}$。
- 带宽 $B = 1000\text{kHz}$。
- 增益 $A_m = 1$。

403 ≀ 404

从表 20-4 可以得到下面的数值。

- $a_1 = 1.4142$。
- $b_1 = 1$。
- $\alpha = 1.036$。

根据式（20-14）和式（20-15），两个部分滤波器的中心频率是

$$f_{m1}=\frac{10\text{kHz}}{1.036}=9.653\text{kHz}$$

和

$$f_{m2}=10\text{kHz}\times1.036=10.36\text{kHz}$$

总的 Q 值被定义为 $Q = f_m/B$。对于这一例子，计算的结果是 $Q = 10$。

利用式（20-16），可以计算出两个滤波器的 Q_i 值：

$$Q_i=10\times\frac{(1+1.036^2)\times1}{1.036\times1.4142}=14.15$$

利用式（20-17），可以计算出两个部分滤波器在 f_{m1} 和 f_{m2} 处的通带增益：

$$A_{mi} = \frac{14.15}{10} \times \sqrt{\frac{1}{1}} = 1.415$$

由式（20-16）和式（20-17）可以看出，两个部分滤波器的 Q_i 和 A_{mi} 需要进行独立调节。能够完成这一任务的唯一的电路是 20.5.1 节中的 MFB 带通滤波器。

在设计这两个二阶带通滤波器的时候，我们首先指定 $C = 10\text{nF}$，然后把前面确定出的部分滤波器的数值代入到 MFB 带通滤波器的电阻算式中。表 20-5 中给出了这两个部分滤波器电阻值的计算过程。

405

表 20-5 两个部分滤波器的电阻值的计算

滤波器 1	滤波器 2
$R_{21} = \frac{Q_i}{\pi f_{m1} C} = \frac{14.15}{\pi \times 9.653\text{kHz} \times 10\text{nF}} = 46.7\text{k}\Omega$	$R_{22} = \frac{Q_i}{\pi f_{m2} C} = \frac{14.15}{\pi \times 10.36\text{kHz} \times 10\text{nF}} = 43.5\text{k}\Omega$
$R_{11} = \frac{R_{21}}{-2A_{mi}} = \frac{46.7\text{k}\Omega}{-2 \times -1.415} = 16.5\text{k}\Omega$	$R_{12} = \frac{R_{22}}{-2A_{mi}} = \frac{43.5\text{k}\Omega}{-2 \times -1.415} = 15.4\text{k}\Omega$
$R_{31} = 2\frac{-A_{mi} R_{11}}{2Q_i^2 + A_{mi}} = \frac{1.415 \times 16.5\text{k}\Omega}{2 \times 14.15^2 + 1.415} = 58.1\Omega$	$R_{32} = \frac{A_{mi} R_{12}}{2Q_i^2 + A_{mi}} = \frac{1.415 \times 15.4\text{k}\Omega}{2 \times 14.15^2 + 1.415} = 54.2\Omega$

图 20-35 把一个 $Q = 1$ 的四阶巴特沃斯带通滤波器和它的部分滤波器的增益响应与例 20-6 中 $Q = 10$ 的四阶滤波器的增益进行了比较。

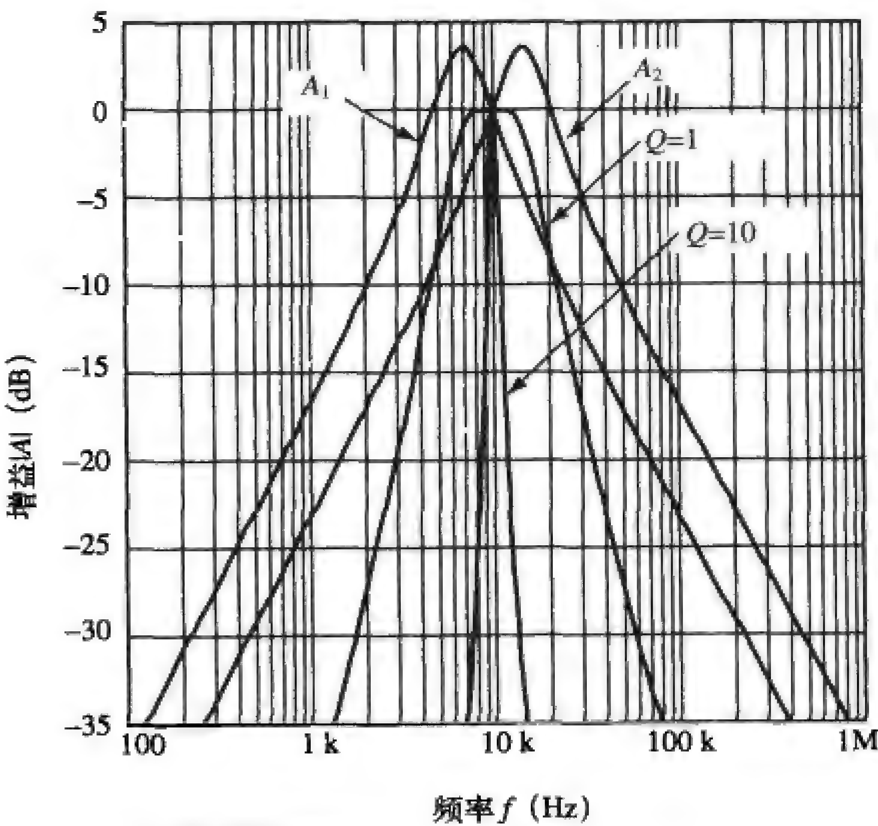


图 20-35 一个四阶巴特沃斯带通滤波器与它的部分滤波器的增益响应

20.6 带阻滤波器的设计

带阻滤波器被用来对某个频率而不是某个频率范围进行抑制[①]。

两种最普遍使用的带阻滤波器是有源双 T 电路和有源 Wien-Robinson 电路，两者都是二阶滤波器。

为了产生二阶带阻滤波器的传递函数，我们用式（20-18）中的变换式代替一阶低通滤波器传递函数中的 S 项：

$$\frac{\Delta\Omega}{S+\frac{1}{S}} \tag{20-18}$$

406~407

由此得到

$$A(S)=\frac{A_0(1+S^2)}{1+\Delta\Omega\times S+S^2} \tag{20-19}$$

因此，低通滤波器的通带特性被变换成了带阻滤波器的较低的通带。然后，把这个较低的通带围绕中心频率 f_m（$\Omega = 1$）镜像地折叠到较高的半个通带内（见图 20-36)。

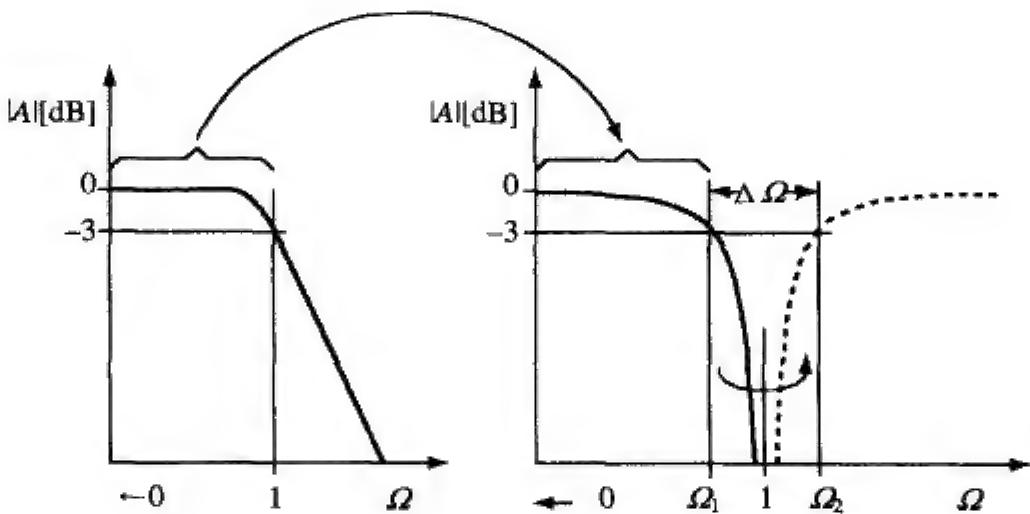


图 20-36 低通变换成带阻

这样，低通滤波器的转折频率被变换到了带阻滤波器的较低和较高的-3dB 频率 Ω_1 和 Ω_2。这两个频率之间的差值叫做归一化的带宽 $\Delta\Omega$：

$$\Delta\Omega=\Omega_{\max}-\Omega_{\min}$$

与带通滤波器的选择性的定义完全一样，这个滤波器的抑制品质被定义为

408

$$Q=\frac{f_m}{B}=\frac{1}{\Delta\Omega}$$

① 原文如此，似乎有些片面。——译者注

因此，用 1/Q 代替式（20-19）中的 ΔΩ 就可得到

$$A(S)=\frac{A_0(1+S^2)}{1+\frac{1}{Q}\times S+S^2} \tag{20-20}$$

20.6.1 有源双 T 滤波器

图 20-37 中画出了最初的双 T 滤波器。这是一个品质因子 $Q = 0.25$ 的无源 RC 网络。为了增加 Q 值，我们把这个无源滤波器置入一个放大器的反馈环路中，这就变成了一个有源带阻滤波器，如图 20-38 所示。

409

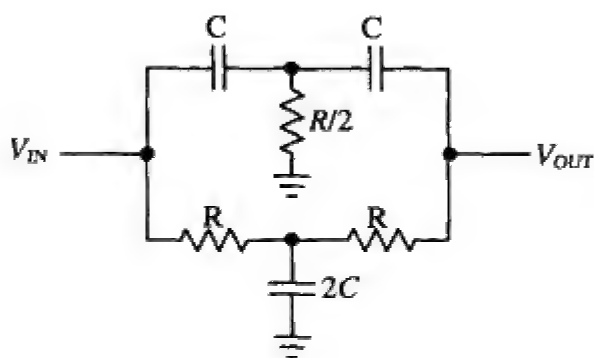


图 20-37 无源双 T 滤波器

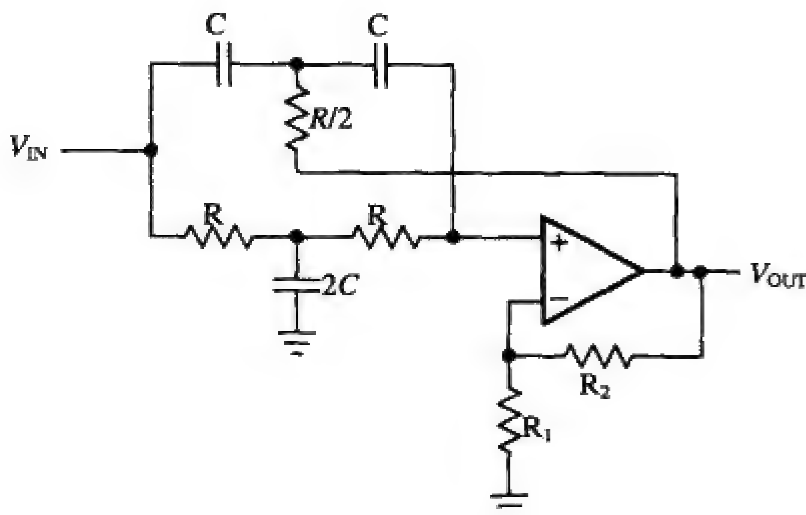


图 20-38 有源双 T 滤波器

这个有源双 T 滤波器的传递函数是

$$A(S)=\frac{k(1+S^2)}{1+2(2-k)\times S+S^2} \tag{20-21}$$

在对式（20-21）与式（20-20）中的变量进行比较之后，可以得到下面这些确定滤波器参数的计算式。

中心频率：$f_m=\frac{1}{2\pi RC}$

内部增益：$G=1+\frac{R_2}{R_1}$

通带增益：$A_0=G$

抑制品质：$Q=\frac{1}{2(2-G)}$

双 T 电路的优点是品质因子可以通过内部增益 G 来调节，而不会改变中心频率 f_m。但是，Q 和 A_0 不能独立调节。

为了计算这个带阻滤波器，我们首先需要指定 f_m 和 C，然后解出 R：

$$R=\frac{1}{2\pi f_m C}$$

由于 Q 与 A_0 是相互依赖的，所以有两种求解 R_2 方法，我们可以通过设定中心频率处的增益来计算：

$$R_2=(A_0-1)R_1$$

或者用一个具体的 Q 值来计算：

410

$$R_2=R_1\left(1-\frac{1}{2Q}\right)$$

20.6.2 有源 Wien-Robinson 滤波器

图 20-39 中的 Wien-Robinson 电桥是一个具有差分输出的无源带阻滤波器。输出电压是一个常数分压器的输出电压与一个带通滤波器的输出电压之间的差值。它的 Q 因子接近于双 T 电路的 Q 值。为了获得更高的 Q 值，可以把这个滤波器接入到放大器的反馈环路中。

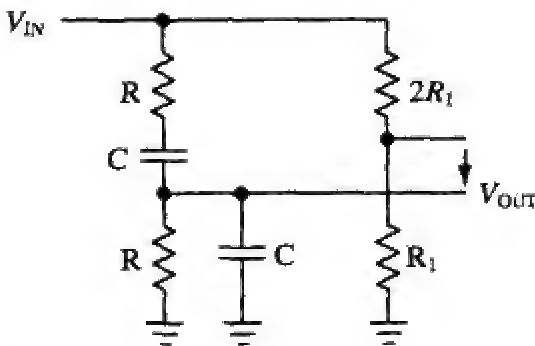


图 20-39 无源 Wien-Robinson 电桥

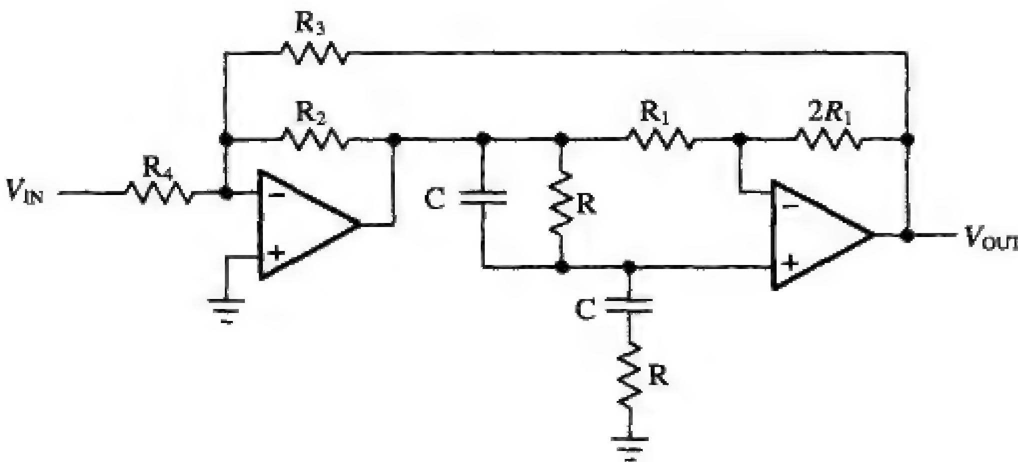


图 20-40 有源 Wien-Robinson 滤波器

图 20-40 中的有源 Wien-Robinson 滤波器有下面的传递函数：

411

$$A(S) = -\frac{\frac{\beta}{1+\alpha}(1+S^2)}{1+\frac{3}{1+\alpha}\times S+S^2} \tag{20-22}$$

式中，$\alpha = R_2/R_3$ 和 $\beta = R_2/R_4$。

对式（20-22）与式（20-20）中的变量进行比较之后，可以得到下面这些确定滤波器参数的计算式。

中心频率：$f_m = \frac{1}{2\pi RC}$

通带增益：$A_0 = -\frac{\beta}{1+\alpha}$

抑制品质：$Q = \frac{1+\alpha}{3}$

为了计算各个元件值，我们确立了下面的设计步骤。

(1) 指定 f_m 和 C，用下式计算 R：

$$R = \frac{1}{2\pi f_m C}$$

(2) 指定 Q 值，用 $\alpha = 3Q - 1$ 计算出 α。

(3) 指定 A_0，用 $\beta = -A_0 \times 3Q$ 计算出 β。

(4) 指定 R_2，用 $R_3 = R_2/\alpha$ 和 $R_4 = R_2/\beta$ 计算出 R_3 和 R_4。

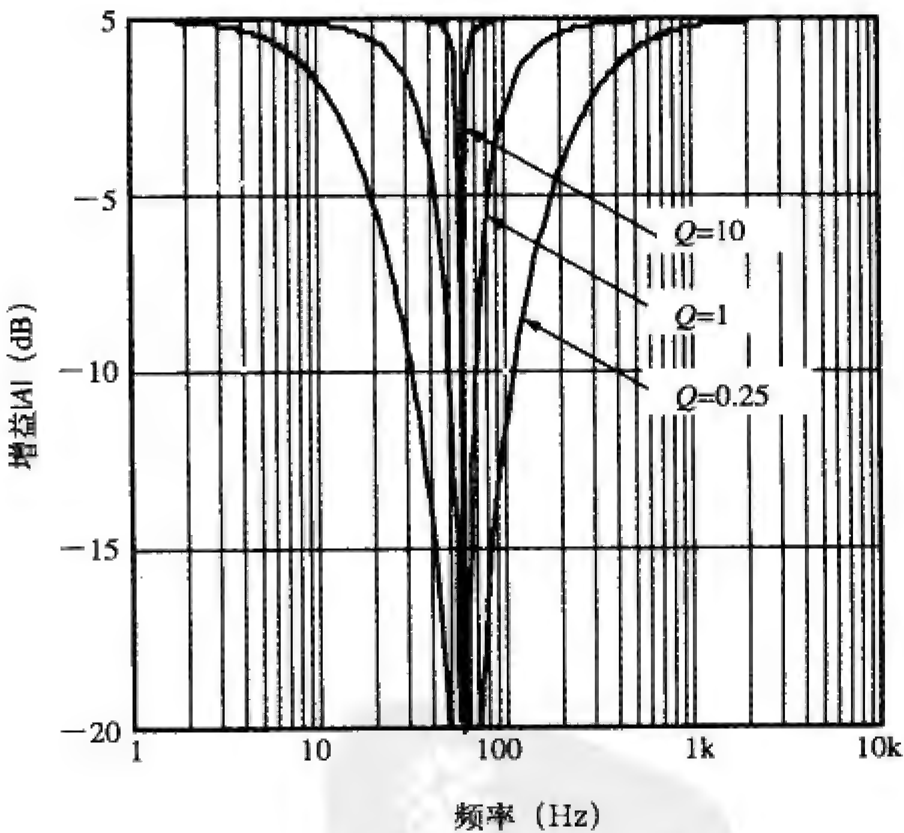


图 20-41 无源与有源带阻滤波器之间 Q 值的比较

与双 T 电路不同，Wien-Robinson 滤波器可以允许对通带增益 A_0 进行修改，而不会影响品质因子 Q。

如果由于元件 R 和 C 容差的原因而使 f_m 没有得到完全抑制，那就需要对电阻 $2R_1$ 进行微调。

图 20-41 将一个 Q = 0.25 的无源带阻滤波器与一个 Q = 1 和 Q = 10 的有源二阶滤波器的频率响应进行了比较。

20.7 全通滤波器的设计

与前面讨论过的那些滤波器不同，全通滤波器在整个频率范围内具有恒定的增益，而它的相位响应则与频率成线性变化。由于这两个性质，全通滤波器被用于相位补偿和信号延迟电路。

与低通滤波器一样，较高阶的全通滤波器也是由一阶和二阶的全通滤波器串联而成。为了从低通响应导出全通滤波器的传递函数，我们可以用低通传递函数中分母的共轭复数来代替分子中的 A_0。 412

由此，全通滤波器的一般性的传递函数可以写为

$$A(S)=\frac{\prod_i (1-a_iS+b_iS^2)}{\prod_i (1+a_iS+b_iS^2)} \tag{20-23}$$

式中，a_i 和 b_i 是部分滤波器的系数。全通滤波器的系数被列在 20.9 节的表 20-13 中。

式（20-23）可以表示为幅度和相位的形式，这就是

$$A(S)=\frac{\prod_i \sqrt{(1-b_i\Omega^2)^2+a_i^2\Omega^2}\times e^{-j\alpha}}{\prod_i \sqrt{(1-b_i\Omega^2)^2+a_i^2\Omega^2}\times e^{+j\alpha}} \tag{20-24}$$ 413

这个等式的增益恒等于 1，而它的相移 φ 可以写为

$$\varphi=-2\alpha=-2\sum_i \arctan\frac{a_i\Omega}{1-b_i\Omega^2} \tag{20-25}$$

为了使输出信号具有最小的相位失真，全通滤波器必须在指定的频带内保持一个恒定的群延迟。群延迟是全通滤波器对通带内的每一个频率成分所延迟的时间。

当群延迟下降到初始值的 $1/\sqrt{2}$ 时的频率叫做转折频率 f_C。

群延迟由下式定义：

$$t_{gr}=-\frac{d\varphi}{d\omega} \tag{20-26}$$

为了把群延迟表示为归一化的形式，我们把 t_{gr} 与全通滤波器转折频率的周期 T_C 相比：

$$T_{gr}=\frac{t_{gr}}{T_c}=t_{gr}\times f_c=t_{gr}\times\frac{\omega_C}{2\pi} \tag{20-27}$$

用式（20-26）代入上式中的 t_{gr} 之后，可以得到

$$T_{gr}=-\frac{1}{2\pi}\times\frac{d\varphi}{d\Omega} \tag{20-28}$$

把式（20-25）中的 φ 项代入式（20-28）并完成求导之后，可以得到

414

$$T_{gr}=\frac{1}{\pi}\sum_i\frac{a_i(1+b_i\Omega^2)}{1+(a_i^2-2b_i)\times\Omega^2+b_i^2\Omega^4} \tag{20-29}$$

在式（20-29）中，我们令 $\Omega=0$，就可给出低频（$0<\Omega<1$）时的群延迟：

$$T_{gr0}=\frac{1}{\pi}\sum_i a_i \tag{20-30}$$

20.9 节的表 20-13 中列出了从一阶到十阶的 T_{gr0} 值。

此外，图 20-42 还给出了前十阶全通滤波器的群延迟的频率响应曲线。

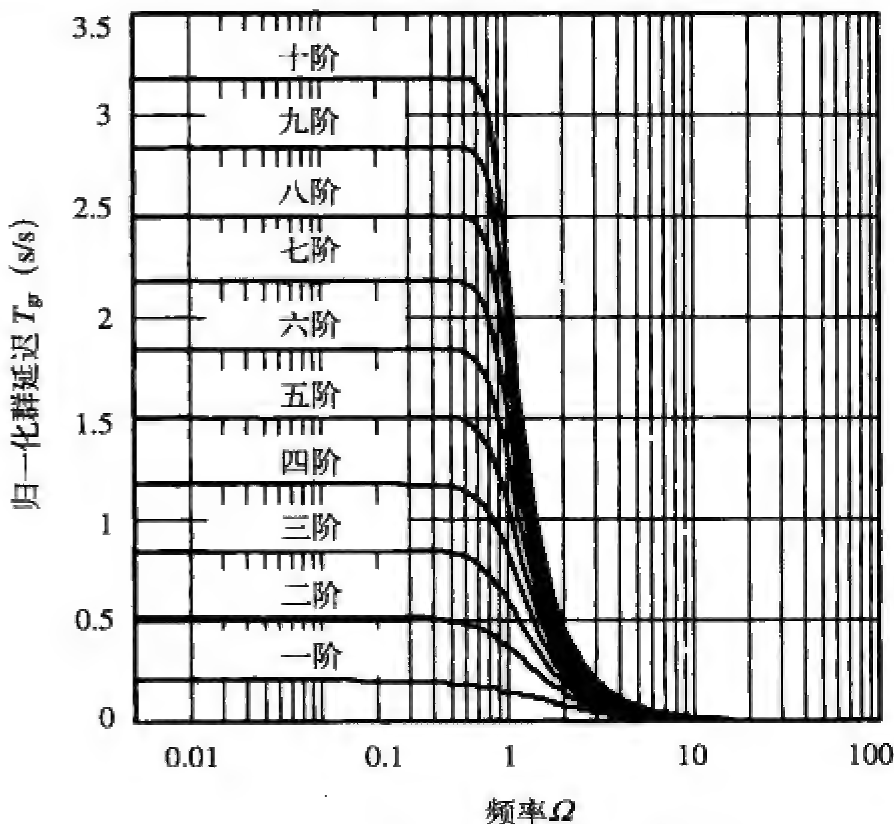


图 20-42　前十阶滤波器群延迟的频率响应

20.7.1　一阶全通滤波器

图 20-43 画出了一个一阶全通滤波器，它的增益在低频区是+1，在高频区是−1。因此，增益的幅度总是等于 1，但相位从 0°改变到了−180°。

415

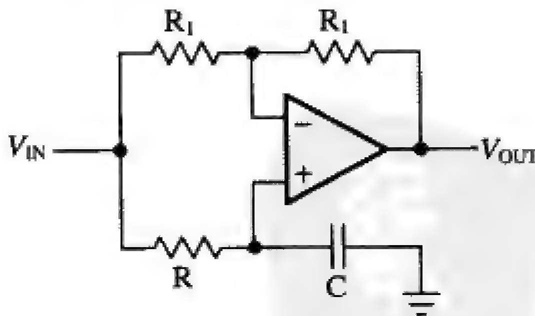


图 20-43　一阶全通滤波器

这个电路的传递函数是

$$A(S)=\frac{1-RC\omega_C\times S}{1+RC\omega_C\times S}$$

将上式与式（20-23）（$b_1=0$）进行系数比较之后，可以得到

$$a_1=RC\times 2\pi f_C \tag{20-31}$$

在设计一个一阶全通滤波器时，我们首先指定 f_C 和 C，然后计算 R：

$$R=\frac{a_1}{2\pi f_C\times C} \tag{20-32}$$

把式（20-31）代入式（20-30），再用式（20-27）代替 ω_C 之后，就可得到一阶全通滤波器的最大群延迟：

$$t_{gr0}=2RC \tag{20-33}$$

20.7.2 二阶全通滤波器

图 20-44 画出了二阶全通滤波器的一种可能的设计方法，这个方法是从二阶带通滤波器的输入电压中减去这个滤波器的输出电压。 416

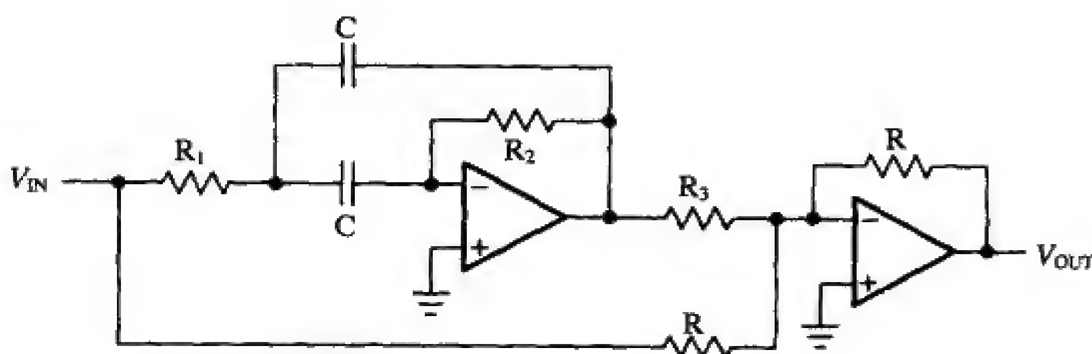


图 20-44 二阶全通滤波器

图 20-44 中电路的传递函数是

$$A(S)=\frac{1+(2R_1-\alpha R_2)C\omega_C\times S+R_1R_2C^2\omega_C^2\times S^2}{1+2R_1C\omega_C\times S+R_1R_2C^2\omega_C^2\times S^2}$$

在与式（20-23）进行系数比较之后，可以得到

$$a_1=4\pi f_C R_1 C \tag{20-34}$$

$$b_1=a_1\pi f_C R_2 C \tag{20-35}$$

$$\alpha=\frac{a_1^2}{b_1}=\frac{R}{R_3} \tag{20-36}$$

在设计这个电路时，我们首先要指定 f_C、C 和 R，然后计算出下面的电阻值：

$$R_1 = \frac{a_1}{4\pi f_C C} \tag{20-37}$$

$$R_2 = \frac{b_1}{a_1 \pi f_C C} \tag{20-38}$$

$$R_3 = \frac{R}{\alpha} \tag{20-39}$$

在把式（20-34）代入式（20-30）以及用式（20-27）代替 ω_C 之后，就可得到二阶全通滤波器的最大群延迟：

417

$$t_{gr0} = 4R_1C \tag{20-40}$$

20.7.3 更高阶的全通滤波器

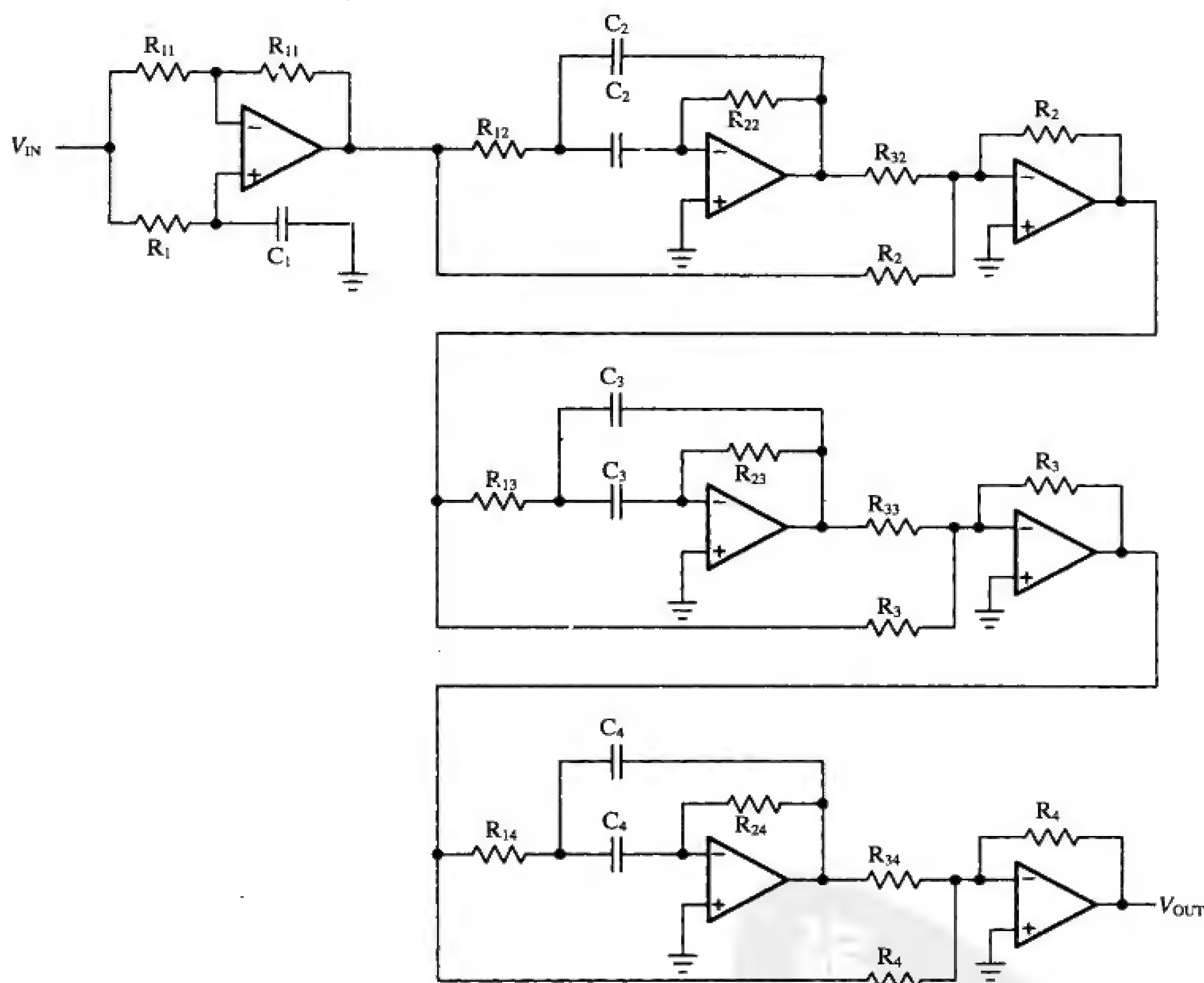


图 20-45 七阶全通滤波器

更高阶的全通滤波器可以用一阶和二阶滤波级串联而成。

例 20-7：具有 2ms 延迟的全通滤波器。 一个频谱位于 $0 < f < 1\text{kHz}$ 内的信号需要延迟 2ms。为了使相位失真维持在最小值，全通滤波器的转折频率 f_C 必须大于或等于 1kHz。

式（20-27）确定了 1kHz 以下频率区内的归一化群延迟：

418

$$T_{gr0} = \frac{t_{gr0}}{T_C} = 2\text{ms} \times 1\text{kHz} = 2.0$$

图 20-47 确认了需要一个七阶的全通滤波器来实现所需的延迟。但是，图中的确切数值是 $T_{gr0} = 2.1737$。为了把群延迟精确地设定到 2ms，我们可以用式（20-27）计算出转折频率 f_C：

$$f_C = \frac{T_{gr0}}{t_{gr0}} = 1.087\text{kHz}$$

在完成这个设计时，我们首先找出七阶全通滤波器的系数，然后指定 C，再计算出每个部分滤波器的电阻值。

最后，把一个一阶全通滤波器与三个二阶滤波级串联起来，就可得到所需的七阶全通滤波器。

20.8 实际的设计提示

这一节将介绍单电源滤波器设计中的 DC 偏置技术，这一般在双电源情况下是不需要的。本节还将在电容、电阻的类型与数值范围的选择以及运放正确选择的判别准则等方面给出建议。

20.8.1 滤波器电路的偏置

本章内的滤波器电路都被画成双电源的样子。电路中的运放都是以正、负电源工作的，而输入和输出电压都是以地为参照的（见图 20-46）。

419

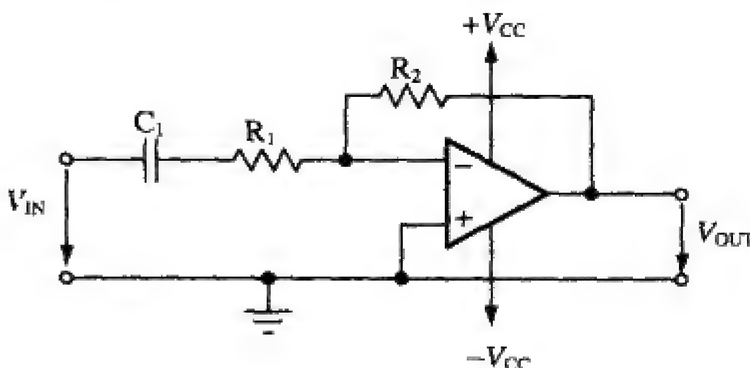


图 20-46 双电源滤波电路

在图 20-47 的单电源电路中，电源电压的低端是地。为了得到对称的输出信号，就得把同相输入端上的电位平移到电源的中间电位上。

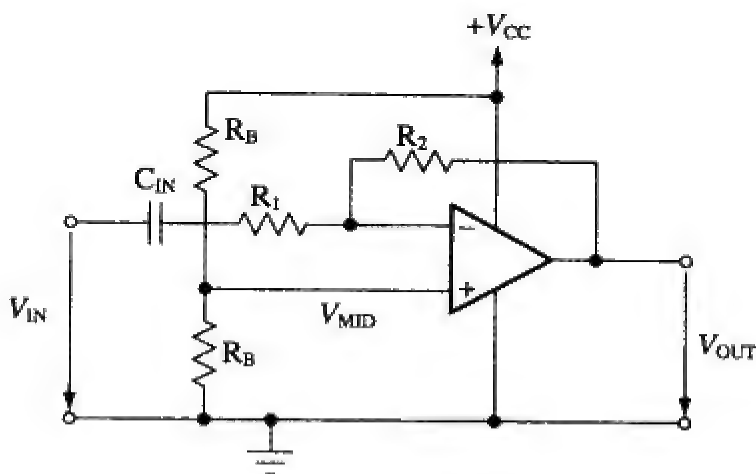


图 20-47 单电源滤波电路

图 20-47 中的耦合电容 C_{IN} 使滤波器变为 AC 耦合，因而阻隔了信号源中任何未知的 DC 电平。由两个相同的偏置电阻 R_B 构成的分压器从电源电压上分压出 V_{MID}，并把它加到运放的同相端上。

当滤波器的输入结构比较简单时，我们经常使用无源 RC 网络来实现低成本的偏置方法。在输入结构比较复杂的情况下，比如二阶低通滤波器的输入电路，这种无源 RC 网络的偏置方法可以影响到滤波器的特性。因此，必须把偏置网络包含到滤波器的计算中，或者必须在偏置网络与实际的滤波器电路之间插入一个输入缓冲器，如图 20-48 所示。

420

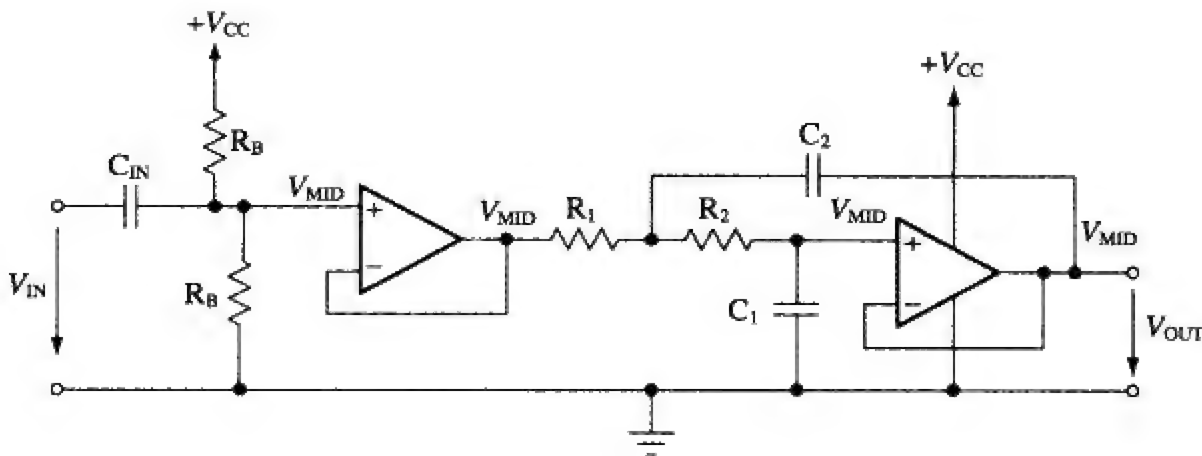


图 20-48 对 Sallen-Key 低通滤波器进行偏置

在图 20-48 中，C_{IN} 使滤波器实现 AC 耦合，阻断了信号源中的任何 DC 电位。V_{MID} 是从 V_{CC} 通过分压器产生的。运放工作在电压跟随器的方式下，它的功能是用做一个阻抗变换器。V_{MID} 是通过 DC 通路、R_1 和 R_2 而加到滤波放大器的同相输入端上。

我们应该看到，两个电阻 R_B 的并联和 C_{IN} 构成了一个高通滤波器。为了避免对低通特性产生任何影响，这个输入高通滤波器的转折频率必须远低于实际低通滤波器的转折频率。

使用了输入缓冲器后，低通滤波器就不受负载的影响，因而保持了滤波器计算的简单性。

在更高阶滤波器的情况下，所有后随的滤波级都可以从前面的滤波放大级那里得到自己的偏压。

图 20-49 画出了这样一个用于多路反馈低通滤波器的偏置方法。

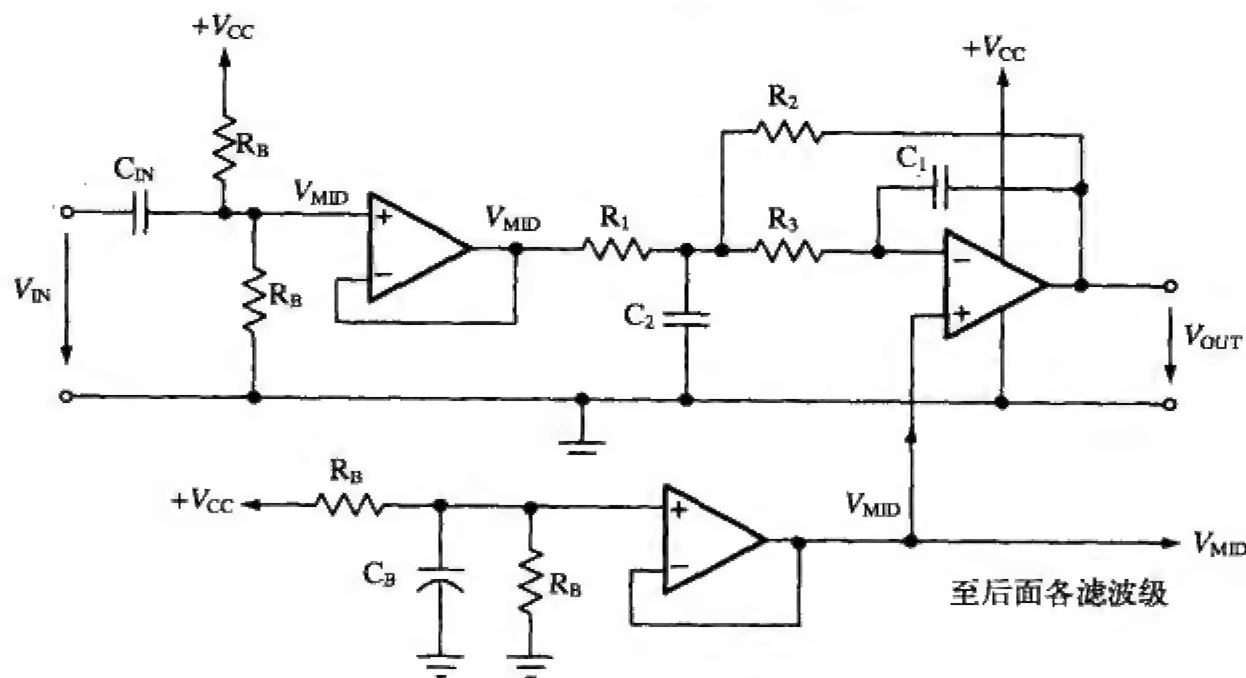


图 20-49 一个二阶 MFB 低通滤波器的偏置方法

图中的输入缓冲器把滤波器与信号源隔离了开来。滤波器本身是通过放大器的同相输入端偏置的。这个偏置电压是从一个低输出阻抗的 V_{MID} 发生器的输出端取得的。滤波器的运放工作在差值放大器的方式下，它用输入缓冲器的偏压减去 V_{MID} 发生器的偏压，从而使零输入信号下的输出 DC 电位等于 V_{MID}。

421

另一个低成本的方法是不用下面那个运放，而是使用一个无源偏置网络来代替。但是，为了把负载效应降到最小，R_B 的阻值必须远大于使用运放时的阻值。

图 20-50 画出了 Sallen-Key 和 MFB 高通滤波器的偏置电路。

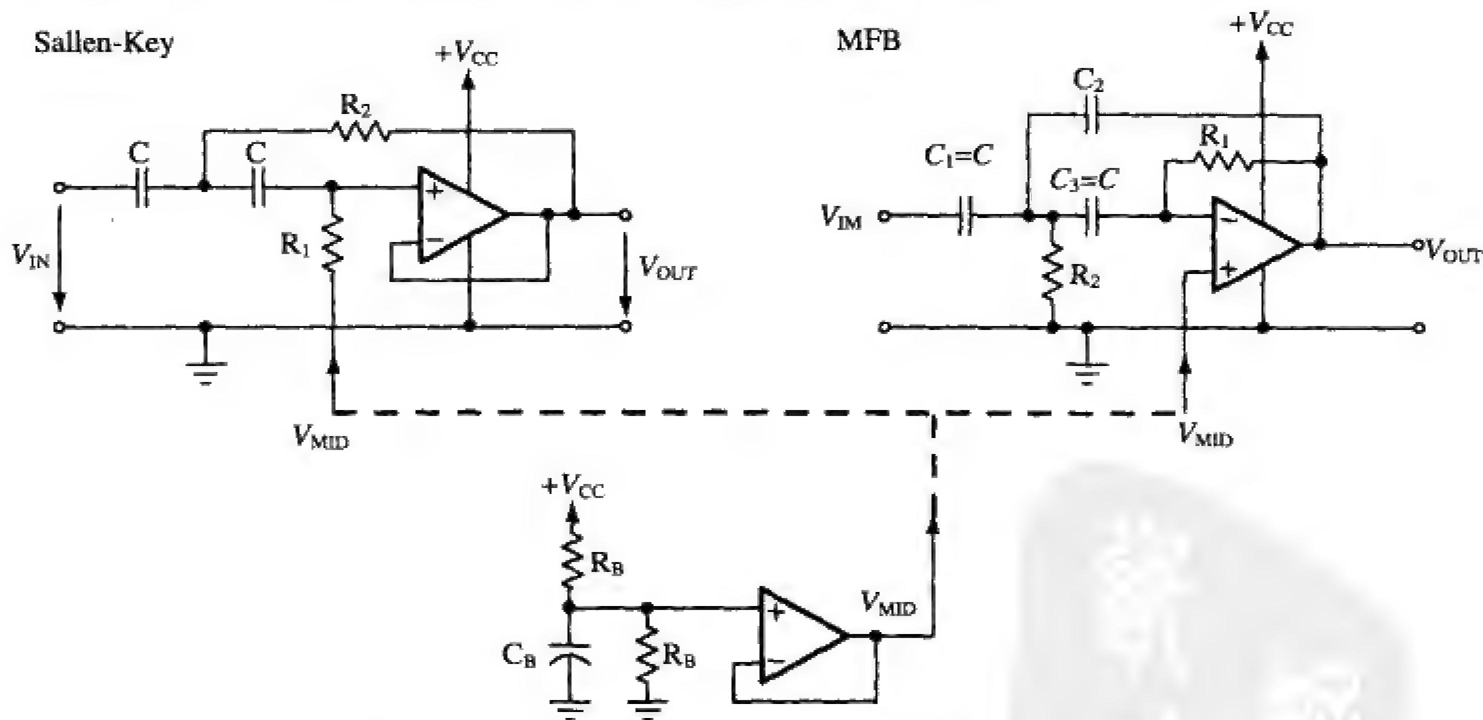


图 20-50 对 Sallen-Key 和 MFB 高通滤波器进行偏置

图中的高通滤波器的输入电容提供了滤波器与信号源之间的 AC 耦合。两个电路都使用了图中的 V_{MID} 发生器进行偏置。其中的 MFB 电路是在放大器的同相输入端进行偏置的，而 Sallen-Key 高通滤波器则是通过仅有的 DC 通路实现偏置的，这个通路就是 R_1。在 AC 回路中，输入信号是通过运放的低输出阻抗而传播到地的。

20.8.2 电容的选择

在选择电阻和电容时所用的容差是由滤波器的灵敏度和性能确定的。灵敏度表示了滤波器 422 的性能随元件值变化而变化的难易程度。滤波器参数中主要需要考虑的是转折频率 f_C 和 Q。

例如，当电容值改变±5%而引起 Q 改变了±2%时，Q 对于电容量变化的灵敏度被表示为 $s(Q/C) = 2\%/5\% = 0.4(\%/\%)$。下面的灵敏度近似式适用于二阶的 Sallen-Key 和 MFB 滤波器：

$$s\frac{Q}{C} \approx s\frac{f_C}{C} \approx \pm 0.5\frac{\%}{\%}$$

虽然 0.5%/%只是偏离理想参数值很小的一点，但在较高阶滤波器的情况下，每个部分滤波器中很小的 Q 和 f 的变化组合起来后，可以引起总滤波器响应相对于所需特性的极大偏差。

图 20-51 和图 20-52 表示了一个原本打算为八阶巴特沃斯的低通滤波器如何变成了一个具 423 有切比雪夫特性的低通滤波器，其中的主要原因就是部分滤波器中电容的变化。

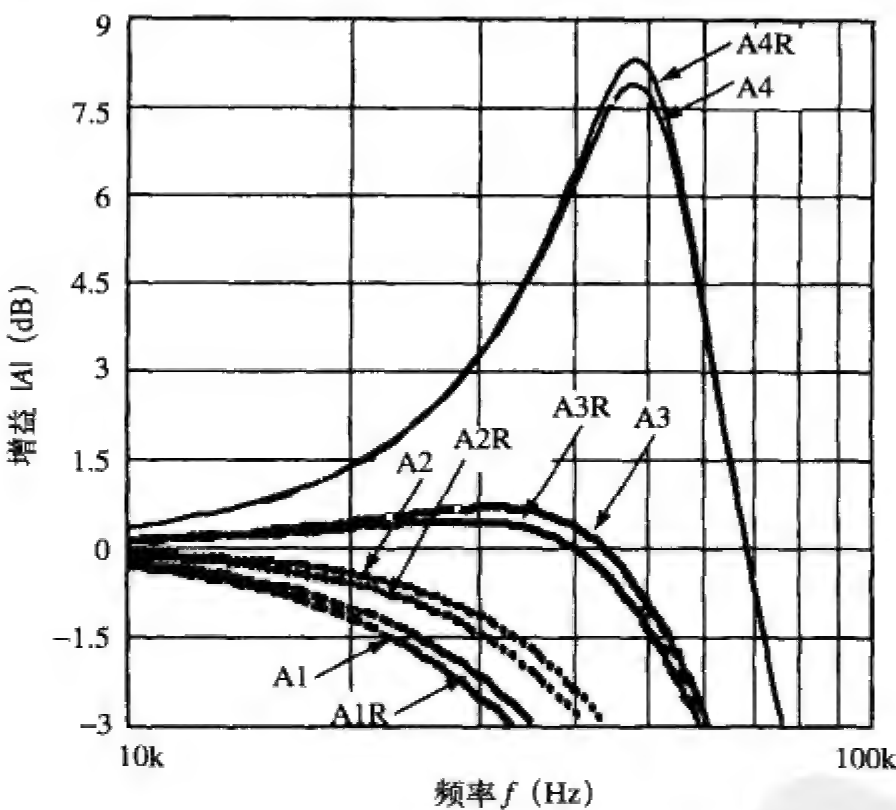


图 20-51　一个八阶巴特沃斯低通滤波器中各个部分滤波器的 Q 和 f_C 的偏差

图 20-51 表示了四个部分滤波器的理想与实际频率响应之间的差别。总的滤波器响应示于图 20-52。理想与实际响应之间的差别在 30kHz 附近达到了 0.35dB 的峰值。可以看出，这等效于非常大的 4.1%的增益误差。

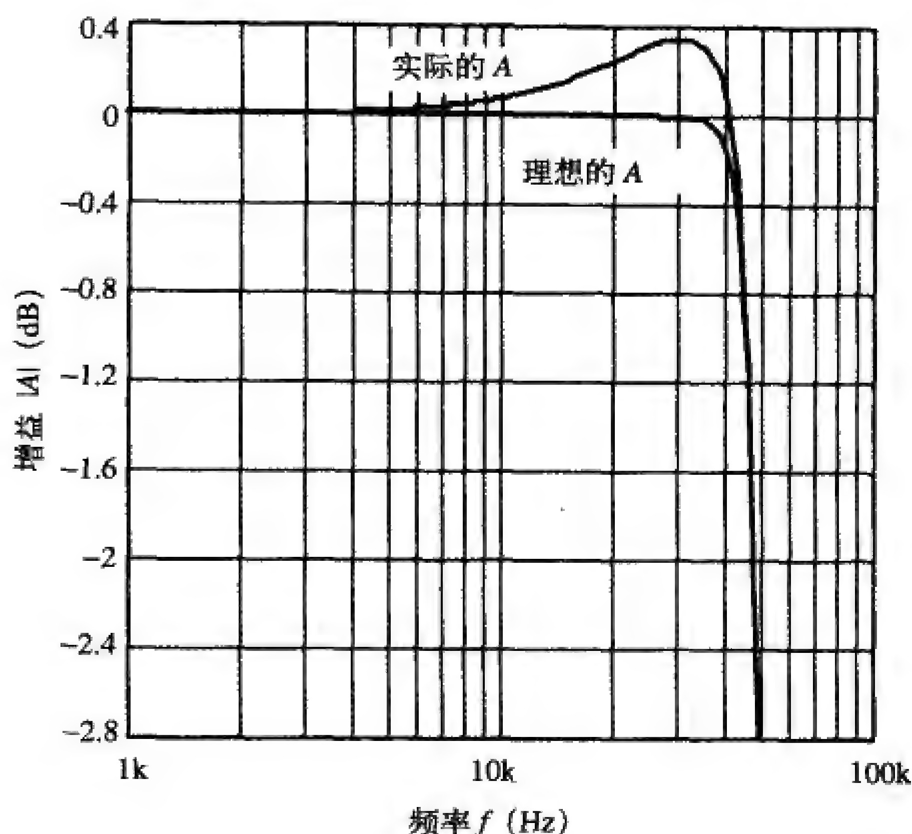


图 20-52 原本打算为巴特沃斯的响应变成了一个切比雪夫型的特性

如果打算把这个滤波器用于一个数据采集系统，那么最多也只能用于一个 4 位系统。相比之下，如果一个 12 位系统的最大满度误差给定为 1/2LSB，那么，通带内的最大偏差将是 −0.001dB，或者是 0.012%[①]。

为了把 Q 和 f_C 的变化降到最小，我们建议在高性能滤波器中使用 NPO（COG）的陶瓷电容。这些电容在很宽的温度和电压范围内都能保持在它们的标称值上。陶瓷电容的温度特性是用三字符的编码来标识的，比如 COG、X7R、Z5U 和 Y5V。 424

COG 类的陶瓷电容是最精密的。这些电容的标称值范围从 0.5pF 到大约 47nF，它们的初始容差从较小电容值的±0.25%到较大电容值的±1%。它们的电容量随温度漂移的典型值是 30PPM/°C。X7R 类陶瓷电容的范围从 100pF 到 2.2μF，它们的初始容差为+1%，它们的电容量随温度的漂移是±15%。

对于更大容量的电容，就应该使用钽电解电容。

其他的精密电容有银云母电容、金属化聚碳酸酯电容，适合高温应用的有聚丙烯和聚苯乙烯电容。

由于电容的容量不像电阻的阻值那样分得细致，所以，电容值应该在选择电阻值之前确定。如果找不到精密电容来实现精确的滤波响应，那就必须对每个电容的容量进行调整，然后再计算出调整后相应的电阻值。

对于高性能滤波器，我们建议使用 0.1%的电阻。

① 这一说法过于悲观，因为只有当被测信号为正弦波，而且频率恰好在最大偏差频率时才如此。——译者注

20.8.3　元件值

电阻值应该在 1~100kΩ 的范围内选择。电阻值的下限避免了从运放吸取过大的电流，这对于工作在电源敏感电路中的单电源运放尤为重要。这些放大器的典型的电流输出范围从 1mA 到 5mA。在 5V 电源下，这个电流可以转换成相当于 1kΩ 的最小值。而 100kΩ 的上限是为了避免过大的电阻噪声。

电容值的范围可以从 1nF 到数微法。电容的下限是为了避免与分布电容太接近。如果在 Sallen-Key 滤波级中使用的运放的共模输入电容接近 C_1 的 0.25%（即 $C_1/400$），那么，为了获得精确的滤波器响应，就必须对这个运放输入电容进行考虑。相比之下，MFB 结构则不需要对输入电容进行补偿。

20.8.4　运放的选择

单位增益带宽是运放实现正确滤波器功能的最重要的参数。一般来说，开环增益 A_{OL} 应该是滤波级峰值增益 Q 的 100 倍（40dB），才可使最大增益误差不超过 1%（见图 20-53）。

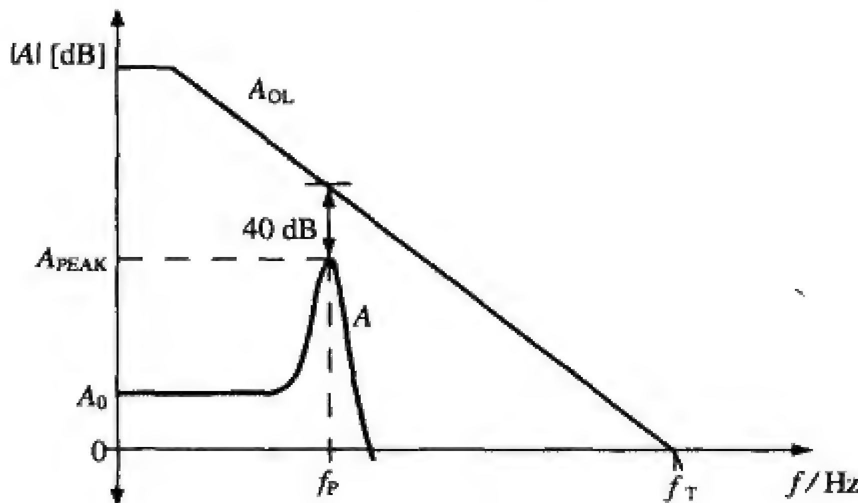


图 20-53　开环增益 A_{OL} 与滤波器响应 A 之间的 40dB 关系

下面几个等式是一些很好的经验公式，可以用来确定运放在用于各种滤波器时所必需的单位增益带宽。

425

（1）一阶滤波器：

$$f_T = 100 \times 增益 \times f_C$$

（2）二阶滤波器（$Q<1$）：

$$f_T = 100 \times 增益 \times f_C \times k_i，其中 k_i = f_{Ci}/f_C$$

（3）二阶滤波器（$Q>1$）：

$$f_T = 100 \times 增益 \times \frac{f_C}{a_i}\sqrt{\frac{Q_i^2-0.5}{Q_i^2-0.25}}$$

例如，一个五阶 10kHz 的切比雪夫低通滤波器，有 3dB 的通带纹波，DC 增益 $A_0=2$，而

滤波器的最坏情况下的 Q 存在于第三滤波级中。在 $Q_3 = 8.82$ 和 $a_3 = 0.1172$ 的条件下，该运放需要有下面的单位增益带宽：

$$f_T = 100 \times 2 \times \frac{10\text{kHz}}{0.1172}\sqrt{\frac{8.82^2 - 0.5}{8.82^2 - 0.25}} = 17\text{MHz}$$

426

与之相比，一个五阶 10kHz 的单位增益巴特沃斯低通滤波器，同样在第三级有最坏情况下的 Q：$Q_3 = 1.62$，以及 $a_3 = 0.618$。由于较低的 Q 值，f_T 也会很低，经计算只有

$$f_T = 100 \times \frac{10\text{kHz}}{0.618}\sqrt{\frac{1.62^2 - 0.5}{1.62^2 - 0.25}} = 1.5\text{MHz}$$

除了具备很好的 DC 特性、很低的噪声和很低的信号失真以外，运放的另一个重要参数是摆速 SR，它决定了运放的速度。为了得到恰当的满功率响应，摆速必须大于

$$SR = \pi \times V_{PP} \times f_C$$

例如，一个单电源 100kHz 的滤波器有 5V 的峰到峰输出，这时的摆速至少需要

$$SR = \pi \times 5\text{V} \times 100\text{kHz} = 1.57\,\text{V}/\mu\text{s}$$

德州仪器提供了用于高性能滤波器的、范围广泛的单电源运放。表 20-6 给出了这样的一些单电源放大器，以摆速增加的顺序排列。

427

表 20-6 单电源运放的选择指导数据（T_A = 25°C，V_{CC} = 5V）

运 放	带宽（MHz）	满功率范围（kHz）	摆速（V/μs）	输入失调电压（mV）	噪声（nV/(Hz)$^{1/2}$）
TLV2721	0.51	11	0.18	0.6	20
TLC2201A	1.8	159	2.5	0.6	8
TLV2771A	4.8	572	9	1.9	21
TLC071	10	1000	16	1.5	7
TLE2141	5.9	2800	45	0.5	10.5
THS4001	270	127MHz（1 V_{PP}）	400	6	7.5

20.9 滤波器系数表

下面的表格中包含了三类滤波器系数：贝塞尔、巴特沃斯（见表 20-7 和表 20-8）和切比雪夫。其中的切比雪夫系数表（表 20-9~表 20-12）又以不同的通带纹波进一步细分：0.5dB、1dB、2dB 和 3dB。

表中的第一行包含下列参数。

n 为滤波器阶数。

i 为部分滤波器的序号。

a_i、b_i 为滤波器系数。

k_i 为部分滤波器的转折频率 f_{Ci} 与总滤波器的转折频率 f_C 之比。这个比值可以用来确定运放的单位增益带宽，而且可以用来简化对滤波器设计的测试。测试的方法是先测量 f_{Ci}，然后把它与 f_C 相比较。

Q_i 为部分滤波器的品质因子。

f_i/f_C 为这个比值用于全通滤波器的测试，其中的 f_i 是二阶全通滤波器相位达到 180°或者一428阶全通滤波器相位达到 90°时的频率。

T_{gr0} 为总的全通滤波器的归一化群延迟。

表 20-7 贝塞尔系数

n	i	a_i	b_i	$k_i = f_C/f_C$	Q_i
1	1	1.0000	0.0000	1.000	–
2	1	1.3617	0.6180	1.000	0.58
3	1	0.7560	0.0000	1.323	–
	2	0.9996	0.4772	1.414	0.69
4	1	1.3397	0.4889	0.978	0.52
	2	0.7743	0.3890	1.797	0.81
5	1	0.6656	0.0000	1.502	–
	2	1.1402	0.4128	1.184	0.56
	3	0.6216	0.3245	2.138	0.92
6	1	1.2217	0.3887	1.063	0.51
	2	0.9686	0.3505	1.431	0.61
	3	0.5131	0.2756	2.447	1.02
7	1	0.5937	0.0000	1.648	–
	2	1.0944	0.3395	1.207	0.53
	3	0.8304	0.3011	1.695	0.66
	4	0.4332	0.2381	2.731	1.13
8	1	1.1112	0.3162	1.164	0.51
	2	0.9754	0.2979	1.381	0.56
	3	0.7202	0.2621	1.963	0.71
	4	0.3728	0.2087	2.992	1.23
9	1	0.5386	0.0000	1.857	–
	2	1.0244	0.2834	1.277	0.52
	3	0.8710	0.2636	1.574	0.59
	4	0.6320	0.2311	2.226	0.76
	5	0.3257	0.1854	3.237	1.32
10	1	1.0215	0.2650	1.264	0.50
	2	0.9393	0.2549	1.412	0.54
	3	0.7815	0.2351	1.780	0.62
	4	0.5604	0.2059	2.479	0.81
	5	0.2883	0.1665	3.466	1.42

表 20-8 巴特沃斯系数

n	i	a_i	b_i	$k_i = f_{Ci}/f_C$	Q_i
1	1	1.0000	0.0000	1.000	–
2	1	1.4142	1.0000	1.000	0.71
3	1	1.0000	0.0000	1.000	–
	2	1.0000	1.0000	1.272	1.00
4	1	1.8478	1.0000	0.719	0.54
	2	0.7654	1.0000	1.390	1.31
5	1	1.0000	0.0000	1.000	–
	2	1.6180	1.0000	0.859	0.62
	3	0.6180	1.0000	1.448	1.62
6	1	1.9319	1.0000	0.676	0.52
	2	1.4142	1.0000	1.000	0.71
	3	0.5176	1.0000	1.479	1.93
7	1	1.0000	0.0000	1.000	–
	2	1.8019	1.0000	0.745	0.55
	3	1.2470	1.0000	1.117	0.80
	4	0.4450	1.0000	1.499	2.25
8	1	1.9616	1.0000	0.661	0.51
	2	1.6629	1.0000	0.829	0.60
	3	1.1111	1.0000	1.206	0.90
	4	0.3902	1.0000	1.512	2.56
9	1	1.0000	0.0000	1.000	–
	2	1.8794	1.0000	0.703	0.53
	3	1.5321	1.0000	0.917	0.65
	4	1.0000	1.0000	1.272	1.00
	5	0.3473	1.0000	1.521	2.88
10	1	1.9754	1.0000	0.655	0.51
	2	1.7820	1.0000	0.756	0.56
	3	1.4142	1.0000	1.000	0.71
	4	0.9080	1.0000	1.322	1.10
	5	0.3129	1.0000	1.527	3.20

表 20-9 通带纹波 0.5dB 的切比雪夫系数

n	i	a_i	b_i	$k_i = f_{Ci}/f_C$	Q_i
1	1	1.0000	0.0000	1.000	–
2	1	1.3614	1.3827	1.000	0.86
3	1	1.8636	0.0000	0.537	–
	2	0.0640	1.1931	1.335	1.71

（续）

n	i	a_i	b_i	$k_i = f_{Ci}/f_C$	Q_i
4	1	2.6282	3.4341	0.538	0.71
	2	0.3648	1.1509	1.419	2.94
5	1	2.9235	0.0000	0.342	–
	2	1.3025	2.3534	0.881	1.18
	3	0.2290	1.0833	1.480	4.54
6	1	3.8645	6.9797	0.336	0.68
	2	0.7528	1.8573	1.078	1.81
	3	0.1589	1.0711	1.495	6.51
7	1	4.0211	0.0000	0.249	–
	2	1.8729	4.1795	0.645	1.09
	3	0.4861	1.5676	1.208	2.58
	4	0.1156	1.0443	1.517	8.84
8	1	5.1117	11.9607	0.276	0.68
	2	1.0639	2.9365	0.844	1.61
	3	0.3439	1.4260	1.284	3.47
	4	0.0885	1.0407	1.521	11.53
9	1	5.1318	0.0000	0.195	–
	2	2.4283	6.6307	0.506	1.06
	3	0.6839	2.2908	0.989	2.21
	4	0.2559	1.3133	1.344	4.48
	5	0.0695	1.0272	1.532	14.58
10	1	6.3648	18.3695	0.222	0.67
	2	1.3582	4.3453	0.689	1.53
	3	0.4822	1.9440	1.091	2.89
	4	0.1994	1.2520	1.381	5.61
	5	0.0563	1.0263	1.533	17.99

表 20-10 通带纹波 1dB 的切比雪夫系数

n	i	a_i	b_i	$k_i = f_{Ci}/f_C$	Q_i
1	1	1.0000	0.0000	1.000	–
2	1	1.3022	1.5515	1.000	0.96
3	1	2.2156	0.0000	0.451	–
	2	0.5442	1.2057	1.353	2.02
4	1	2.5904	4.1301	0.540	0.78
	2	0.3039	1.1697	1.417	3.56
5	1	3.5711	0.0000	0.280	–
	2	1.1280	2.4896	0.894	1.40
	3	0.1872	1.0814	1.486	5.56

（续）

n	i	a_i	b_i	$k_i = f_C/f_C$	Q_i
6	1	3.8437	8.5529	0.366	0.76
	2	0.6292	1.9124	1.082	2.20
	3	0.1296	1.0766	1.493	8.00
7	1	4.9520	0.0000	0.202	–
	2	1.6338	4.4899	0.655	1.30
	3	0.3987	1.5834	1.213	3.16
	4	0.0937	1.0432	1.520	10.90
8	1	5.1019	14.7608	0.276	0.75
	2	0.8916	3.0426	0.849	1.96
	3	0.2806	1.4334	1.285	4.27
	4	0.0717	1.0432	1.520	14.24
9	1	6.3415	0.0000	0.158	–
	2	2.1252	7.1711	0.514	1.26
	3	0.5624	2.3278	0.994	2.71
	4	0.2076	1.3166	1.346	5.53
	5	0.0562	1.0258	1.533	18.03
10	1	6.3634	22.7468	0.221	0.75
	2	1.1399	4.5167	0.694	1.86
	3	0.3939	1.9665	1.093	3.56
	4	0.1616	1.2569	1.381	6.94
	5	0.0455	1.0277	1.532	22.26

表 20-11 通带纹波 2dB 的切比雪夫系数

n	i	a_i	b_i	$k_i = f_C/f_C$	Q_i
1	1	1.0000	0.0000	1.000	–
2	1	1.1813	1.7775	1.000	1.13
3	1	2.7994	0.0000	0.375	–
	2	0.4300	1.2036	1.378	2.55
4	1	2.4025	4.9862	0.550	0.93
	2	0.2374	1.1896	1.413	4.59
5	1	4.6345	0.0000	0.216	–
	2	0.9090	2.6036	0.908	1.78
	3	0.1434	1.0750	1.493	7.23
6	1	3.5880	10.4648	0.373	0.90
	2	0.4925	1.9622	1.085	2.84
	3	0.0995	1.0826	1.491	10.46

（续）

n	i	a_i	b_i	$k_i = f_{Ci}/f_C$	Q_i
7	1	6.4760	0.0000	0.154	–
	2	1.3258	4.7649	0.665	1.65
	3	0.3067	1.5927	1.218	4.12
8	1	4.7743	18.1510	0.282	0.89
	2	0.6991	3.1353	0.853	2.53
	3	0.2153	1.4449	1.285	5.58
	4	0.0547	1.0461	1.518	18.39
9	1	8.3198	0.0000	0.120	–
	2	1.7299	7.6580	0.522	1.60
	3	0.4337	2.3549	0.998	3.54
	4	0.1583	1.3174	1.349	7.25
	5	0.0427	1.0232	1.536	23.68
10	1	5.9618	28.0376	0.226	0.89
	2	0.8947	4.6644	0.697	2.41
	3	0.3023	1.9858	1.094	4.66
	4	0.1233	1.2614	1.380	9.11
	5	0.0347	1.0294	1.531	29.27

表 20-12　通带纹波 3dB 的切比雪夫系数

n	i	a_i	b_i	$k_i = f_{Ci}/f_C$	Q_i
1	1	1.0000	0.0000	1.000	–
2	1	1.0650	1.9305	1.000	1.30
3	1	3.3496	0.0000	0.299	–
	2	0.3559	1.1923	1.396	3.07
4	1	2.1853	5.5339	0.557	1.08
	2	0.1964	1.2009	1.410	5.58
5	1	5.6334	0.0000	0.178	–
	2	0.7620	2.6530	0.917	2.14
	3	0.1172	1.0686	1.500	8.82
6	1	3.2721	11.6773	0.379	1.04
	2	0.4077	1.9873	1.086	3.46
	3	0.0815	1.0861	1.489	12.78
7	1	7.9064	0.0000	0.126	–
	2	1.1159	4.8963	0.670	1.98
	3	0.2515	1.5944	1.222	5.02
	4	0.0582	1.0348	1.527	17.46

（续）

n	i	a_i	b_i	$k_i = f_{Ci}/f_C$	Q_i
8	1	4.3583	20.2948	0.286	1.03
	2	0.5791	3.1808	0.855	3.08
	3	0.1765	1.4507	1.285	6.38
	4	0.0448	1.0478	1.517	22.87
9	1	10.1759	0.0000	0.098	–
	2	1.4585	7.8971	0.526	1.93
	3	0.3561	2.3651	1.001	4.32
	4	0.1294	1.3165	1.351	8.87
	5	0.0348	1.0210	1.537	29.00
10	1	5.4449	31.3788	0.230	1.03
	2	0.7414	4.7363	0.699	2.94
	3	0.2479	1.9952	1.094	5.70
	4	0.1008	1.2638	1.380	11.15
	5	0.0283	1.0304	1.530	35.85

表 20-13 全通系数

n	i	a_i	b_i	f_i/f_C	Q_i	T_{gr0}
1	1	0.6436	0.0000	1.554	–	0.2049
2	1	1.6278	0.8832	1.064	0.58	0.5181
3	1	1.1415	0.0000	0.876	–	0.8437
	2	1.5092	1.0877	0.959	0.69	
4	1	2.3370	1.4878	0.820	0.52	1.1738
	2	1.3506	1.1837	0.919	0.81	
5	1	1.2974	0.0000	0.771	–	1.5060
	2	2.2224	1.5685	0.798	0.56	
	3	1.2116	1.2330	0.901	0.92	
6	1	2.6117	1.7763	0.750	0.51	1.8395
	2	2.0706	1.6015	0.790	0.61	
	3	1.0967	1.2596	0.891	1.02	
7	1	1.3735	0.0000	0.728	–	2.1737
	2	2.5320	1.8169	0.742	0.53	
	3	1.9211	1.6116	0.788	0.66	
	4	1.0023	1.2743	0.886	1.13	
8	1	2.7541	1.9420	0.718	0.51	2.5084
	2	2.4174	1.8300	0.739	0.56	
	3	1.7850	1.6101	0.788	0.71	
	4	0.9239	1.2822	0.883	1.23	

(续)

n	i	a_i	b_i	f_i/f_C	Q_i	T_{gr0}
9	1	1.4186	0.0000	0.705	–	2.8434
	2	2.6979	1.9659	0.713	0.52	
	3	2.2940	1.8282	0.740	0.59	
	4	1.6644	1.6027	0.790	0.76	
	5	0.8579	1.2862	0.882	1.32	
10	1	2.8406	2.0490	0.699	0.50	3.1786
	2	2.6120	1.9714	0.712	0.54	
	3	2.1733	1.8184	0.742	0.62	
	4	1.5583	1.5923	0.792	0.81	
	5	0.8018	1.2877	0.881	1.42	

参考文献

1. Johnson, D, and J. Hilburn. (1975). *Rapid Practical Designs of Active Filters*, New York: Wiley.
2. Tietze, U., and C. Schenk. (1980). *Halbleiterschaltungstechnik.* Berlin: Springer-Verlag.
3. Berlin, H. (1979). *Design of Active Filters with Experiments.* Howard W. Sams.
4. Van Falkenburg, M. (1982). *Analog Filter Design.* Oxford University Press.
5. Franko, S. (1988). *Design with Operational Amplifiers and Analog Integrated Circuits.* New York: McGraw-Hill.

429 ~ 438

第 21 章　初学者实用滤波器的快速设计

21.1　引言

前一章叙述了滤波器设计的严格的理论方法。许多设计者喜欢这种方法，因为它为滤波器设计提供了最大的灵活性。但是，多年的客户支持工作告诉我们，绝大多数的设计者希望以最小的工作量和最短的开发时间获得一个可用的滤波器。本章将给出一种简单实用的设计方法，它可以使设计者快速地实现除了最复杂的滤波器以外的所有滤波器的设计，而且可以期望这些电路有合理的可制造性。

为了设计一个滤波器，我们必须事先知道下面这些参数。

- 需要通过的频率区和需要抑制的频率区。
- 过渡频率，也就是滤波器开始工作的频率，或者滤波器特性的对称中心的频率。
- 初始电容值，这个电容值一般是从用于高频的 100pF 到用于低频的 0.1μF 的范围内选择的。如果由该电容值确定出的电阻值太大或太小，那就应该重新选择一个电容值。

21.2　选取响应曲线

为了便于初学者设计，我们把滤波器的各种响应用图形的方式表示在图 21-1～图 21-6 的六个图中。图中的阴影区表示将被通过的频率区，白色区域表示将被抑制的频率区。现在还不需要考虑具体的频率值，这将在下面几节中考虑。

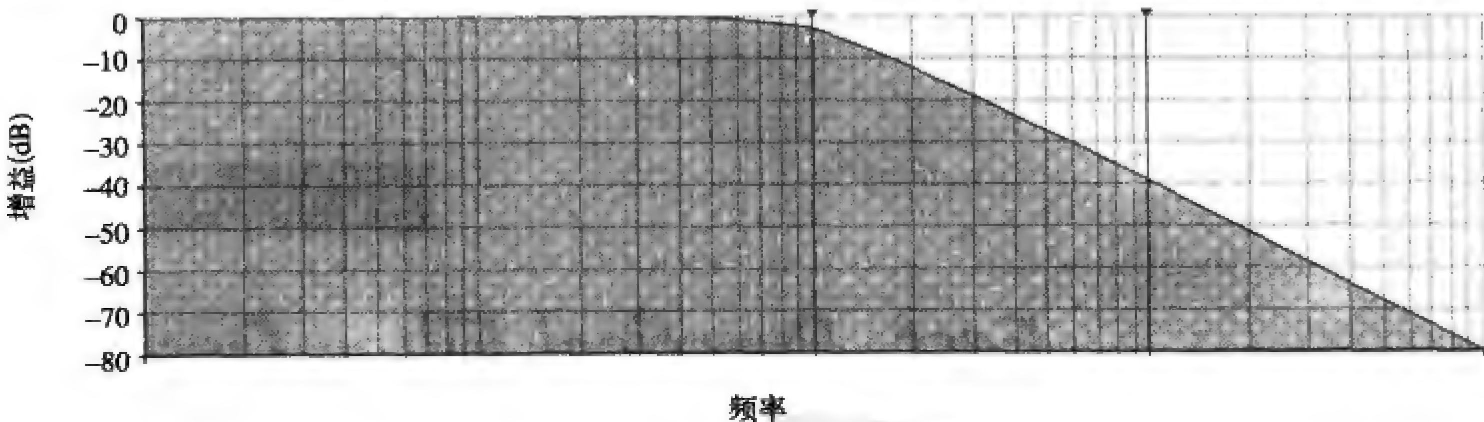


图 21-1　低通响应，参阅 21.3 节

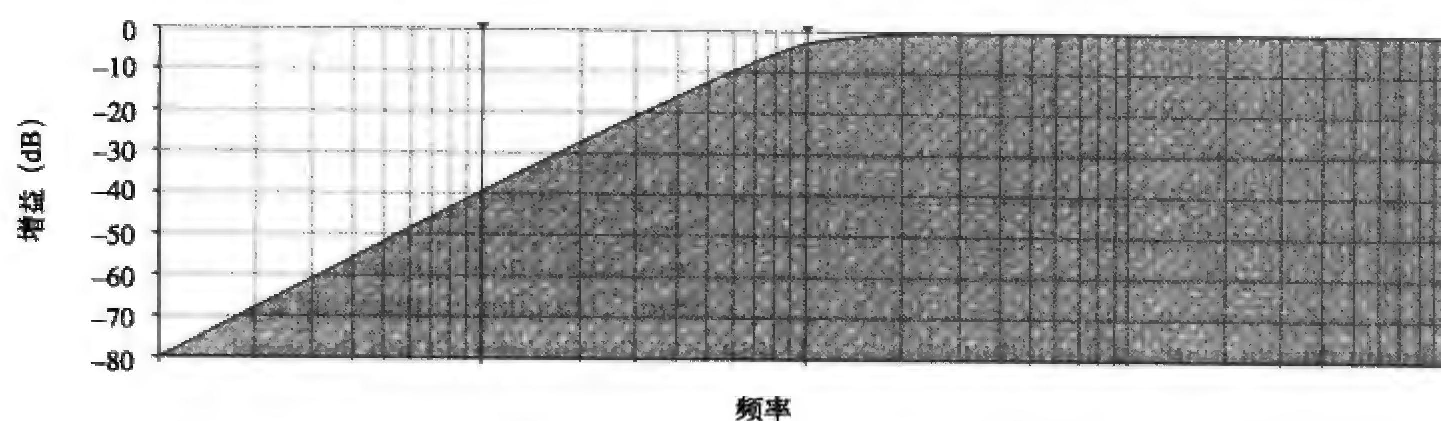


图 21-2 高通响应，参阅 21.4 节

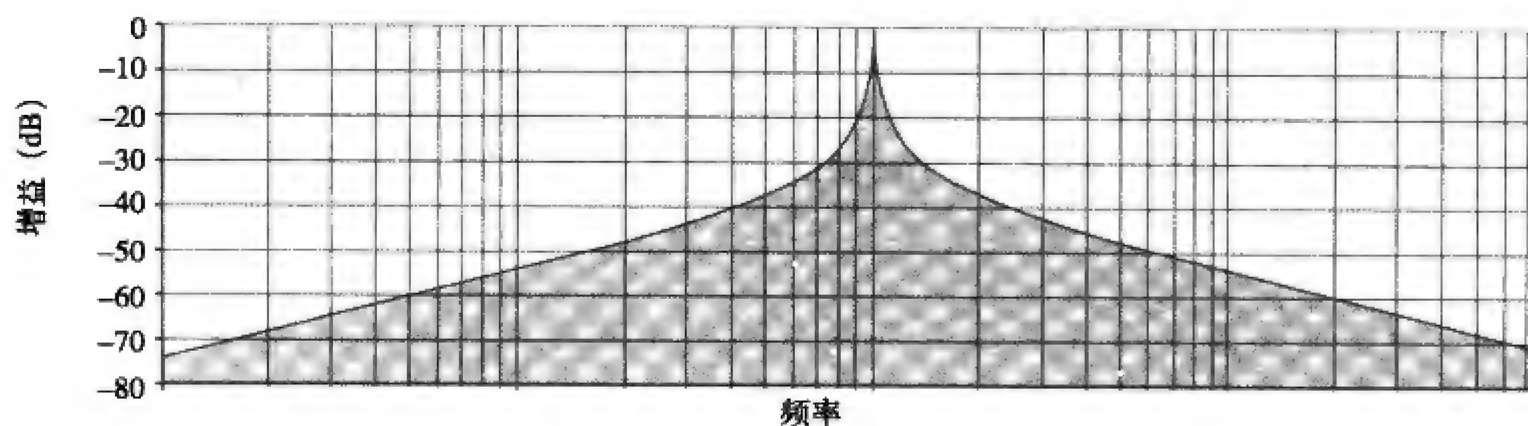


图 21-3 窄（单频）带通响应，参阅 21.5 节

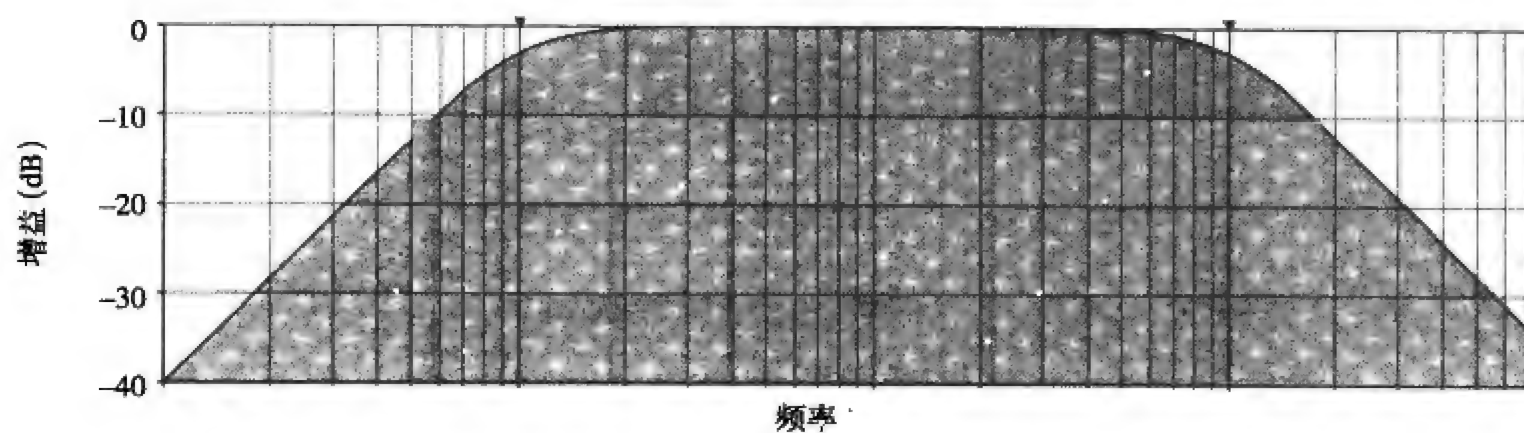


图 21-4 宽带通响应，参阅 21.6 节

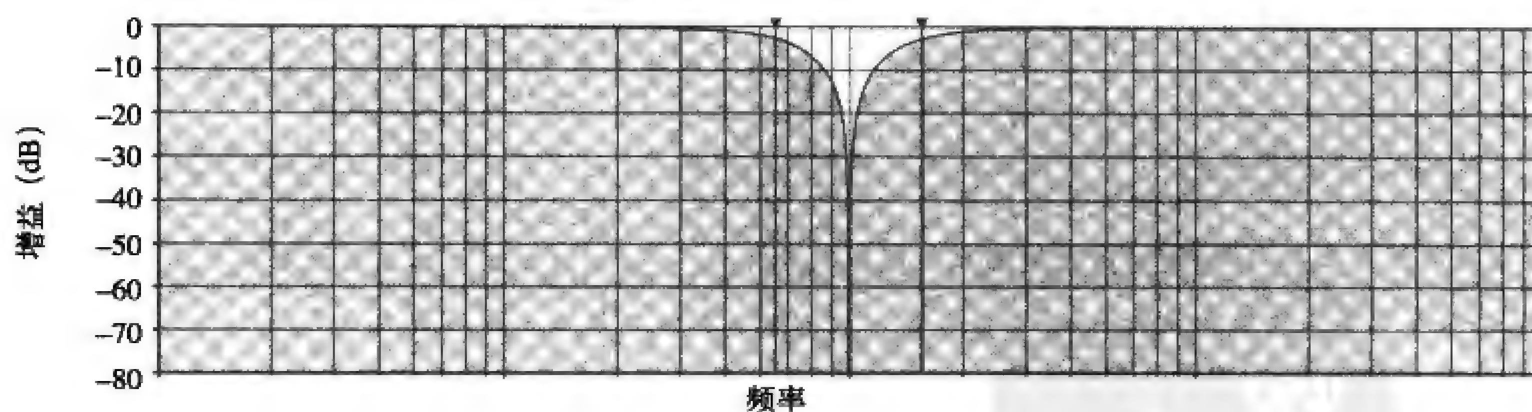


图 21-5 点阻（单频抑制）滤波器，参阅 21.7 节

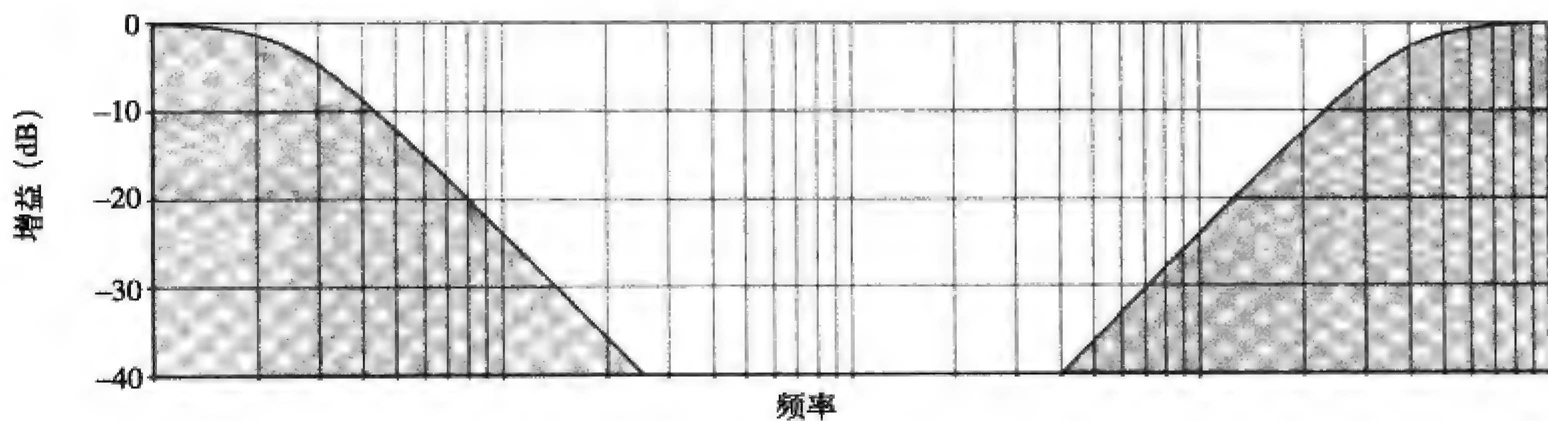


图 21-6 宽带阻响应，参阅 21.8 节

21.3 低通滤波器

图 21-7 画出了一个低通滤波器。

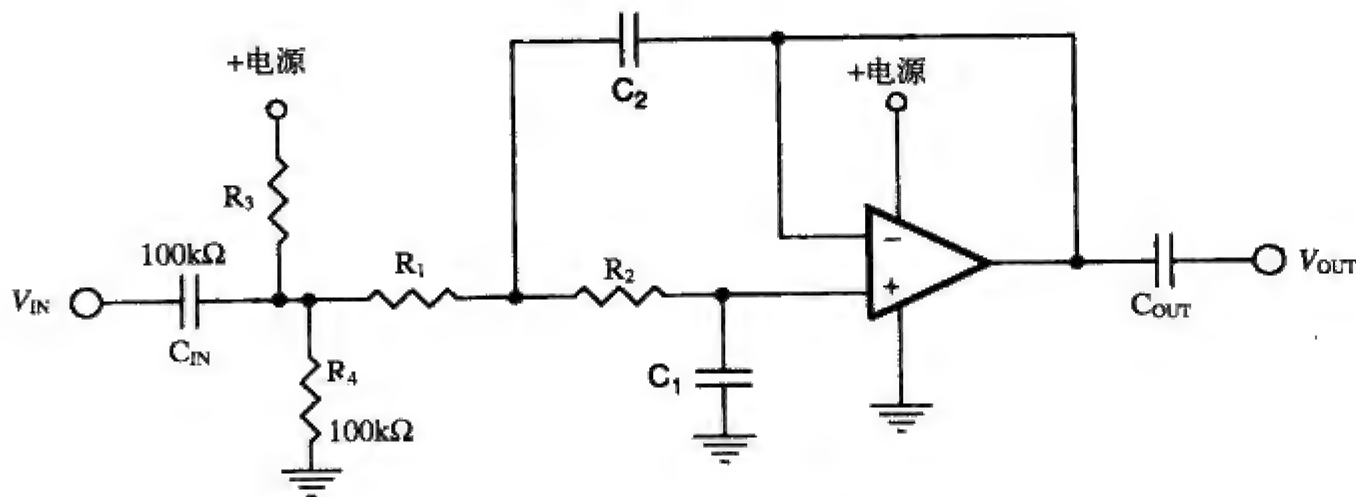


图 21-7 低通滤波器

设计步骤如下。

- 选择 C_1：________
- 计算 $C_2 = C_1 \times 2$：________
- 计算 R_1 和 $R_2 = \dfrac{1}{2\sqrt{2}\times\pi\times C_1\times 频率}$：________
- 计算 $C_{IN} = C_{OUT} = 100 \sim 1000$ 倍于 C_1（不是很严格的）：________

设计完成!

深入一点讲，所选的滤波器是一个单位增益的 Sallen-Key 滤波器，具有巴特沃斯的响应特性。应该知道，在增加了 C_{IN} 和 C_{OUT} 之后，这个滤波器不再是纯粹的低通滤波器，而是变成了一个宽带通滤波器。但是，我们应该把由这两个电容所引起的高通响应特性置于远低于所需频率区以下。如果要求 DC 响应的话，那就应该把这个电路修改成以分裂电源工作的方式。

440~442

21.4 高通滤波器

图 21-8 画出了一个高通滤波器。

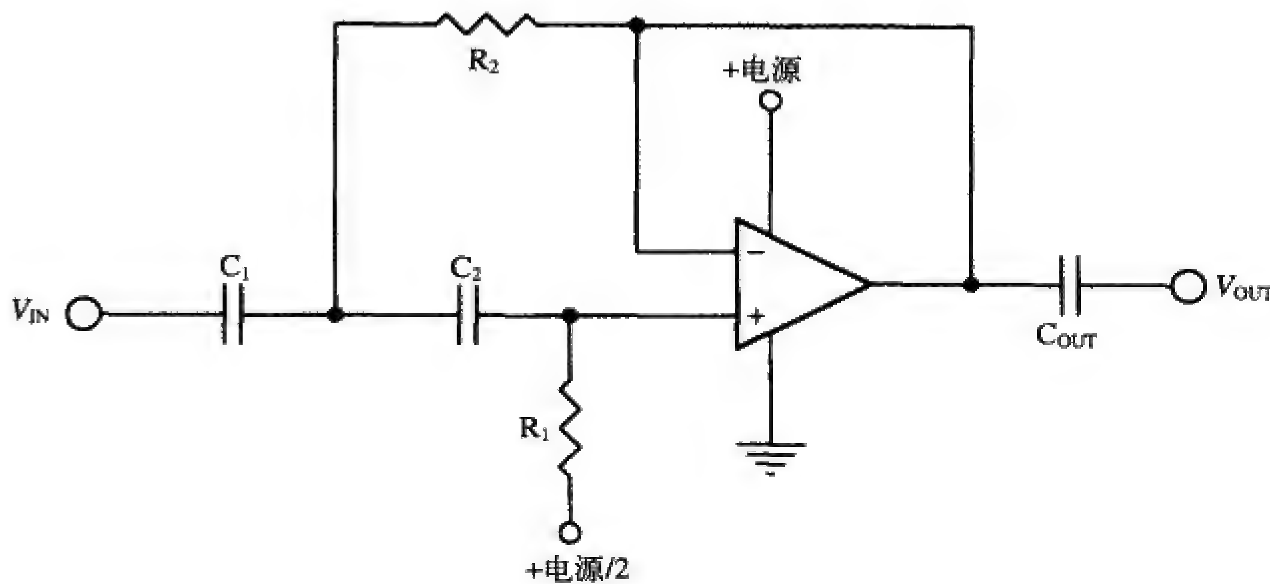


图 21-8 高通滤波器

设计步骤如下。

- 选择 $C_1 = C_2 =$ ________
- 计算 $R_1 = \dfrac{1}{\sqrt{2}\times\pi\times C_1\times 频率} =$ ________
- 计算 $R_2 = \dfrac{1}{2\sqrt{2}\times\pi\times C_1\times 频率} =$ ________
- 计算 C_{OUT} = 100～1000 倍于 C_1（不是很严格的）=________

设计完成！

深入一点讲，所选的滤波器是一个单位增益的 Sallen-Key 滤波器，具有巴特沃斯的响应特性。正如前面低通滤波器的情况那样，实际上也并不存在有源高通滤波器这么个东西，但这里的理由与前面的低通滤波器有所不同。这里的原因是，所选用的运放的增益带宽积最终将产生一个低通响应特性，因而使这个电路变成一个宽带通滤波器。设计者的职责是选择一个最高频率远高于所需带宽的运放。

443

21.5 窄（单频）带通滤波器

图 21-9 画出了一个窄带通滤波器。

设计步骤如下。

- 选择 $C_1 = C_2 =$ ________
- 计算 $R_1 = R_4 = \dfrac{1}{2\times\pi\times C_1\times 频率} =$ ________

- 计算 $R_3 = 19 \times R_1$
- 计算 $R_2 = R_1/19$
- 计算 $C_{IN} = C_{OUT} = 100 \sim 1000$ 倍于 C_1（不是很严格的） = ________

设计完成！

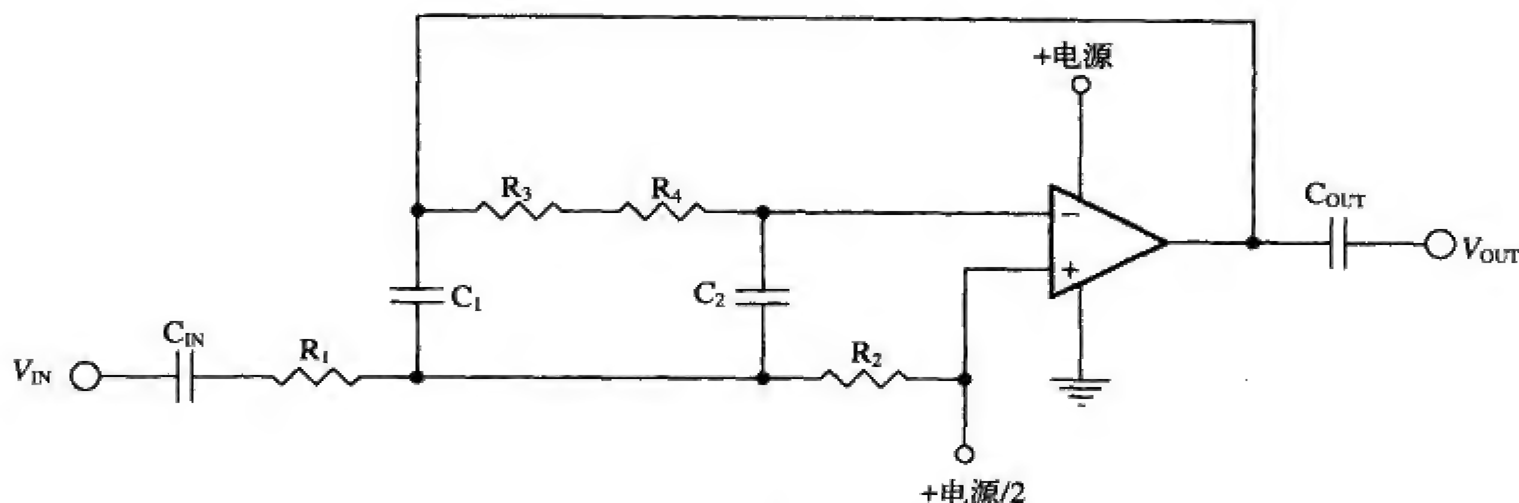


图 21-9 窄带通滤波器

深入一点讲，所选的滤波器是一个修改了的 Deliyannis 滤波器。Deliyannis 滤波器是 MFB 带通结构的一个特例，是一种非常稳定以及对元件值的变化相对不敏感的滤波器。这里的 Q 被设定为 10，因而使增益也锁定在 10，因为这两者之间存在下面的关系：

$$\frac{R_3+R_4}{2\times R_1}=Q=\text{增益}$$

这里没有选择更高的 Q 值，是为了避免很容易达到运放的增益带宽积，但即使在现在的 20dB 增益条件下，同样也可以容易地达到增益带宽积。运放的开环增益应该在中心频率响应峰值的上方至少有 40dB 的余量。运放的摆速也应该足够快，以使位于中心频率处的波形能够摆动到所需的幅度。

444

再深入一点讲，我们来观察窄带通与宽带通滤波器（见图 21-10）。一个带通滤波器可以做成窄带通（即单频）滤波器，也可以做成宽带通滤波器，那么，我们应该根据哪一点来判断两者中选择哪一个更好呢？在高 Q 值下，单频带通滤波器显然是较好的选择。但是，随着 Q 值的下降，两者之间的差异变得模糊起来。当一个非常尖锐的谐振峰退化为在低频端的一个单极点滚降和在高频端的一个单极点滚降的时候，将会产生什么结果呢？这个结果是使阻带内存在大量不需要的能量。

很明显，当 Q 值为 0.1（及以下）和 0.2 时，最好的实现方法是用一个高通与一个低通相串联。图中比较浅的灰色区域对应于阻带内大量未被带通滤波器滤除的能量。但在宽通带的情况下，这种串联方法依然有明显的优点，因为这样可以使通带内有一个很宽的平坦响应区。

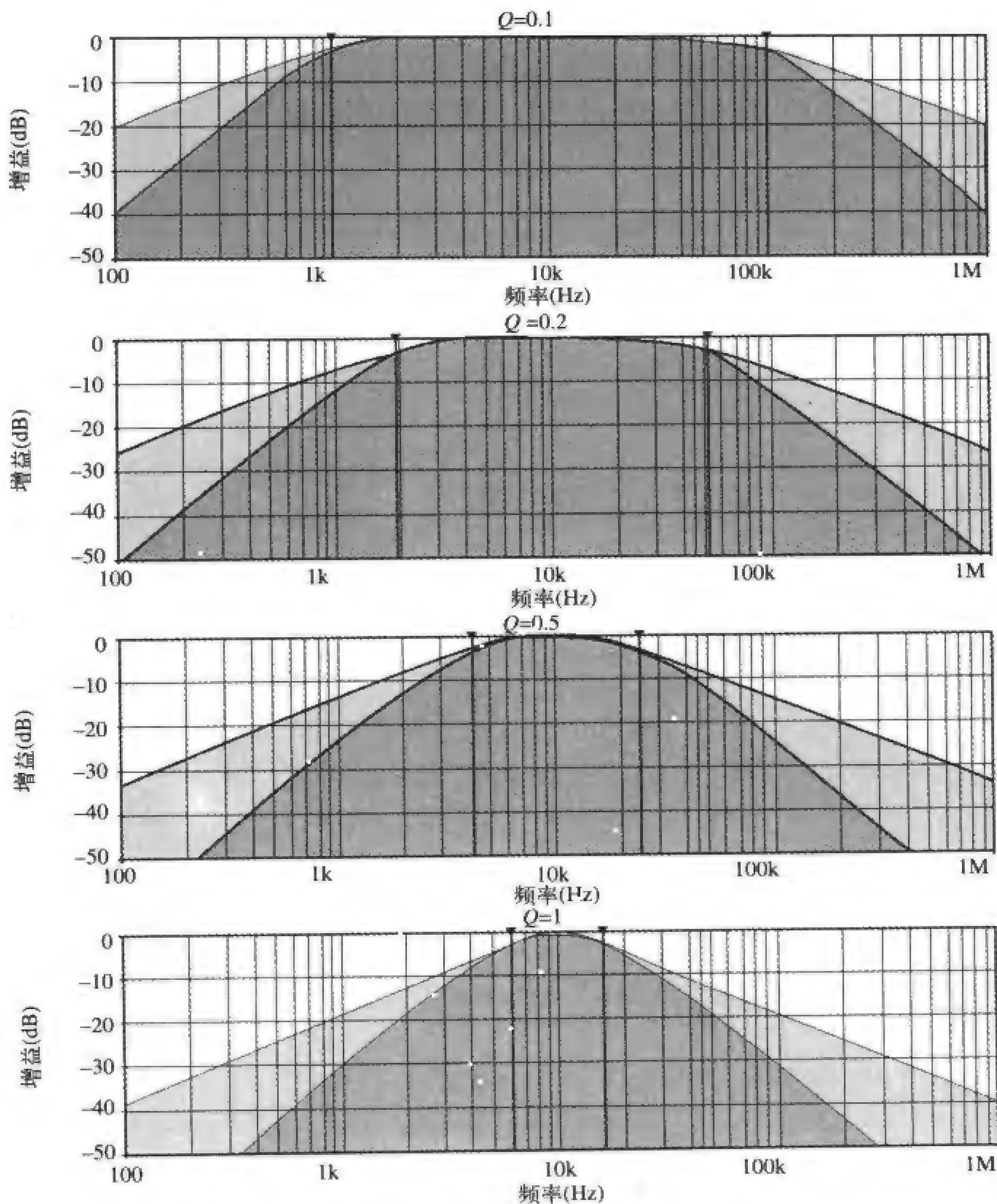


图 21-10 窄带通与宽带通滤波器

当 Q 等于 0.5 时，这两种方法几乎有完全相同的通带响应。留给设计者的一个选择是，使用带通滤波器可以省钱呢（因为这可以用单个运放实现），还是使用串联的方法可以有较好的阻带抑制能力。

但是，随着 Q 值越来越高，两个独立滤波级的响应开始相互影响，导致信号幅度变坏。这时，如果我们主要考虑的是阻带的抑制能力，而通带的幅度响应是次要的，那么，设计者仍然可以选择串联的方法。但是，随着 Q 值的进一步提高，幅度响应开始迅速变坏，使串联方法不

再有用。

这里有一个区分窄带通和宽带通的很好的经验公式：通带的起始频率与结束频率之间至少有五倍之差。

21.6 宽带通滤波器

445～446

图 21-11 画出了一个宽带通滤波器。

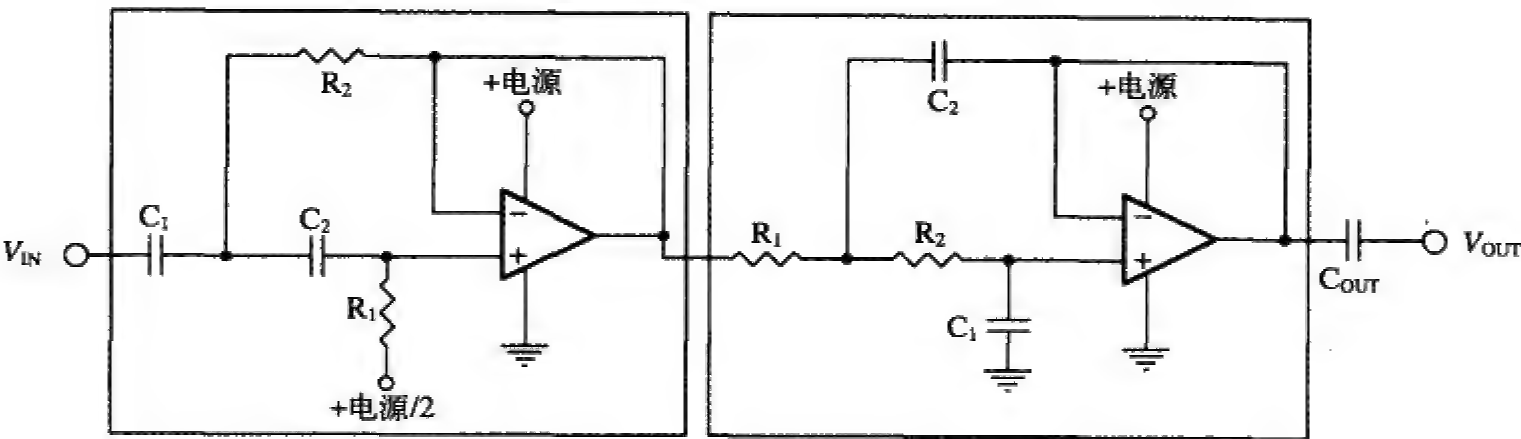


图 21-11 宽带通滤波器

设计步骤如下。

- 参阅 21.4 节，以通带的低端作为截止频率，设计一个高通滤波器。
- 参阅 21.3 节，以通带的高端作为截止频率，设计一个低通滤波器。
- 计算 C_{IN} = C_{OUT} = 100～1000 倍于低通滤波级中的 C_1（不是很严格的） = ________

设计完成！

深入一点讲，我们发现这个滤波器只不过是 Sallen-Key 高通滤波器和低通滤波器的串联。高通滤波器应该位于前端，所以，由它产生的噪声将被后面的低通所滤除。

447

21.7 点阻（单频抑制）滤波器

图 21-12 画出了一个点阻（单频抑制）滤波器。

设计步骤如下。

- 选择 C_1 = C_2 = ________
- 计算 $R_3 = R_4 = \dfrac{1}{2\times\pi\times C_1\times \text{频率}}$ = ________
- 计算 $R_1 = R_2 = 20 \times R_3$
- 计算 C_{IN} = C_{OUT} = 100～1000 倍于 C_1（不是很严格的） = ________

设计完成！

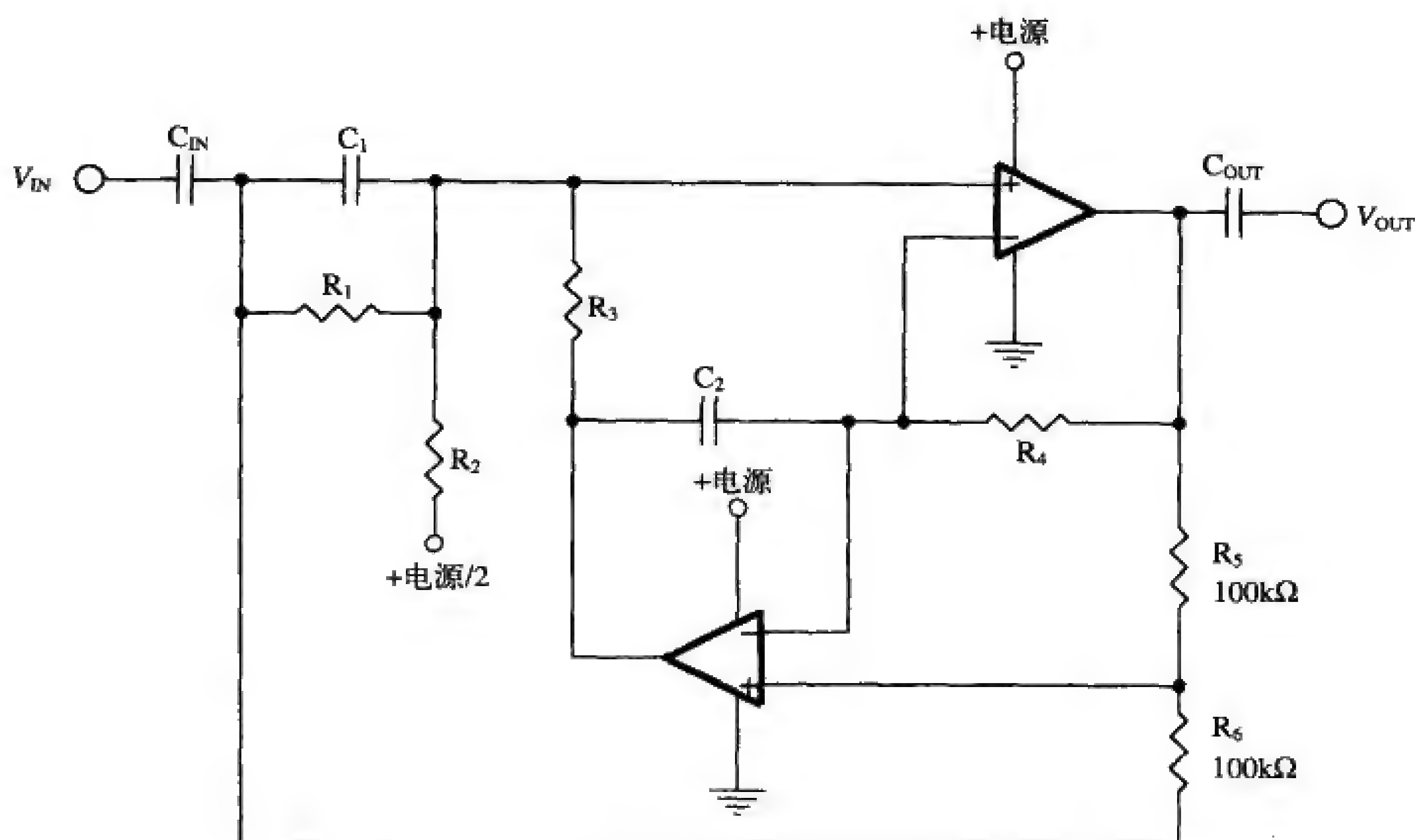


图 21-12 点阻滤波器

深入一点讲，我们发现这是一种 Fliege 滤波器结构，Q 值被设定为 10。这里的 Q 值可以通过改变 R_1 和 R_2 来独立调节，而不会影响中心频率。Q 与中心频率设置电阻之间有下面的关系式：

$$R_1 = R_2 = 2 \times Q \times R_3$$

Fliege 滤波器结构有固定等于 1 的增益。

许多设计者使用“双 T”点阻结构来设计点阻滤波器。虽然这是一个普遍采用的结构，但会有许多问题。其中最大的问题是它的不可制造性。以 1%元件容差进行的许多次的仿真已经指出，点阻中心频率和点阻深度会有极大的变化。它的唯一实际优点是可以用单个运放实现。利用双运放结构可以增加一些稳定性，但既然已经使用了两个运放，那为什么不改换一下结构呢，比如 Fliege 结构？此外，为了成功地使用双 T 结构，还必须使用六个精密元件。与此相比，Fliege 结构可以在某个频率上产生很深的零增益，而且只要调节其中的一个谐振电阻就可以很容易地完成调谐。与此同时，我们仍然可以在相当宽的范围内保持很深的零增益。R_5 和 R_6 是其中仅有的关键元件，两者不必选用 100kΩ 那样大的电阻，而且可以同时缩放，但两者应该有很好的匹配。

我们可以再讲得深入一些。正如在窄通带与宽通带两种滤波器之间做出选择那样，这里也必须做出一个选择，这就是，采用点阻滤波器比较好呢，还是采用带阻滤波器比较好。图 21-13 表示了在这两类滤波器之间转移的情况。

448

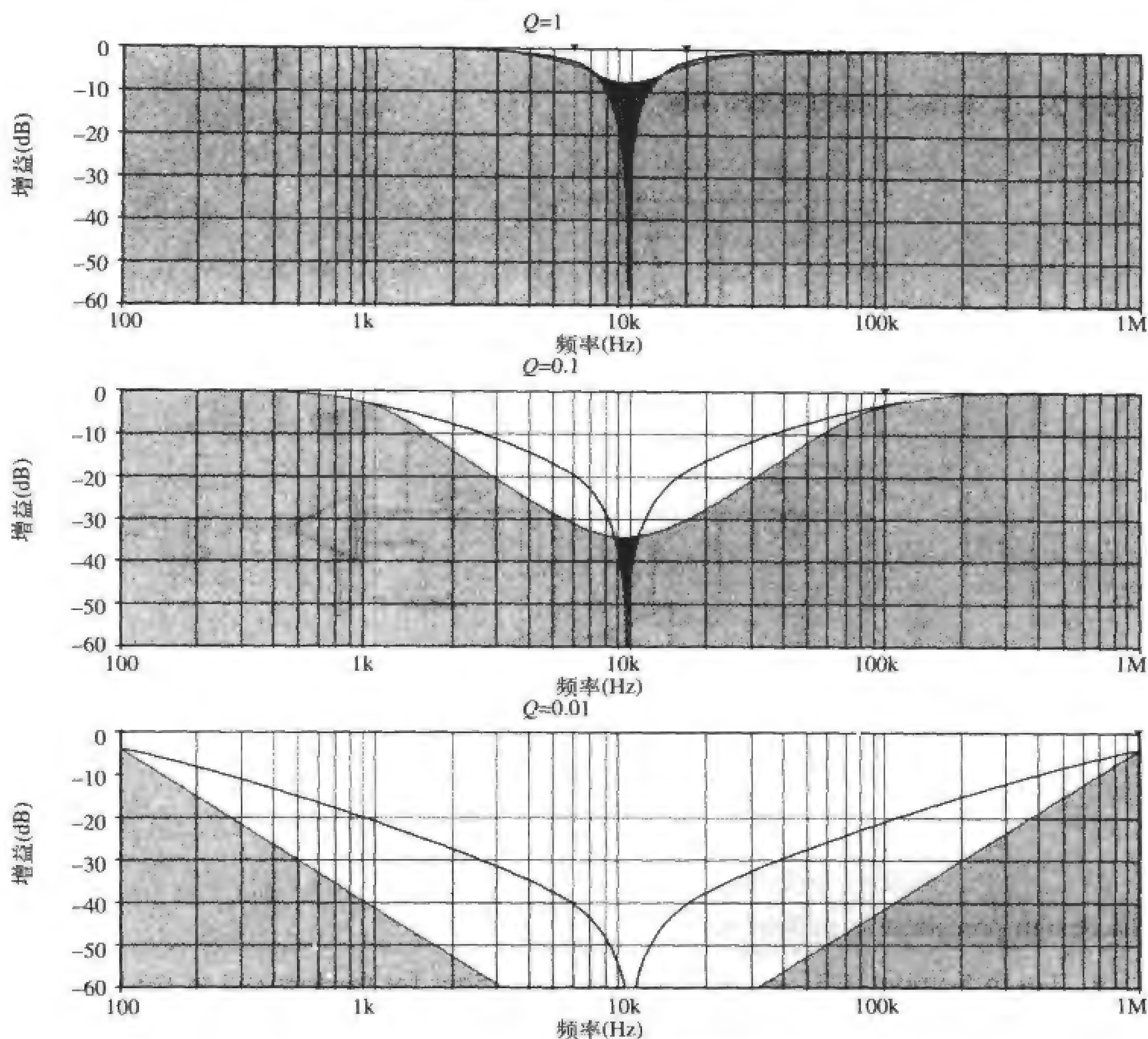


图 21-13 点阻滤波器与带阻滤波器的比较

对于单点频率而言，即使 Q 值低到等于 1，还是明显地使用点阻滤波器比较好。但对于更低的 Q 值，与带阻滤波器相比，点阻滤波器则使越来越多的不需要的能量通过滤波器。使用带阻滤波器的一个很好的经验公式是：阻带的起始频率和结束频率至少相差 50 倍。 449

21.8 带阻滤波器

图 21-14 画出了一个带阻滤波器。

设计步骤如下。

- 参阅 21.4 节，以带阻滤波器上半个频带的低端作为截止频率，设计一个高通滤波器。
- 参阅 21.3 节，以带阻滤波器下半个频带的高端作为截止频率，设计一个低通滤波器。
- 仅当单电源时，计算出 $C_{IN} = C_{OUT} = 100 \sim 1000$ 倍于低通滤波级中的 C_1（不是很严格的） = ________

设计完成！

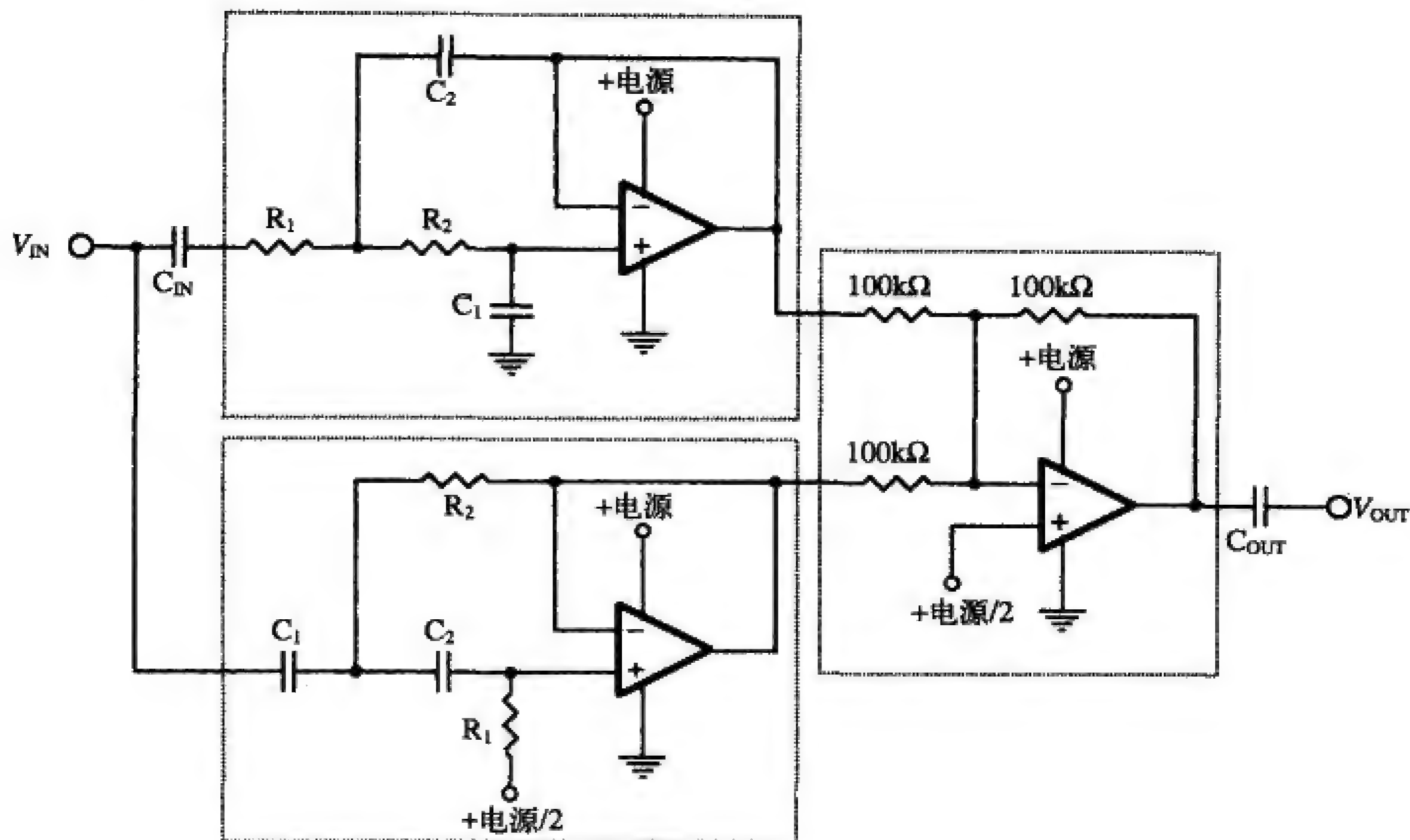


图 21-14　带阻滤波器

深入一点讲，我们发现这只不过是 Sallen-Key 高通和低通滤波器的并联相加。这两个滤波器是不能串联的，因为它们的响应互不重叠，这不同于宽带通滤波器的情况。 [450]

21.9　滤波器特性小结

表 21-1 总结了各种滤波器的类型及其实现成本。

表 21-1　滤波器特性

所需功能	结　构	运放	C	R	Q	限制条件
低通	Sallen-Key	1	2	2		单位增益
	MFB	1	2	3		
高通	Sallen-Key	1	2	2		单位增益
	MFB	1	3	2		
窄带通	Deliyannis	1	2	3～6	0.5～∞	增益与 Q 互相影响
宽带通	高通和低通 Sallen-Key 的串联	2	4	4	<0.5	单位增益
	高通和低通 MFB 的串联	2	5	5	<0.5	
点阻	Fliege	2	2	4	0.05～∞	单位增益
带阻	高通和低通 Sallen-Key 的并联	3	4	6	<0.5	单位增益
	高通和低通 MFB 的并联	3	5	8	<0.5	

[451]

第 22 章　高速滤波器设计

22.1　引言

高速滤波器设计，不是指滤波器的快速设计方法（如第 21 章那样），而是有源滤波器设计的最后一个前沿领域。随着滤波器的工作频率越来越向高频发展，滤波器的频率响应开始变得无法预测，这已经成为设计者的一个日趋困难的设计问题。其中的许多问题都与放大器的摆速限制有关，而且在单位增益带宽之前的几个十倍频时就开始显现。一个 1GHz 的放大器，当用于滤波器设计时，可以被限制在数十万赫兹的范围内。本章将讨论这些限制，同时给出几个实际的例子，以说明高速滤波器的设计可以达到何等成功的水平。

22.2　高速低通滤波器

信不信由你，实现高速的低通滤波器响应是非常容易的。设计者需要做的全部事情，就是找到一个具有正确单位增益带宽（或者在所需增益下的带宽）的运放。然后，设计者只需把环路闭合，让运放的内部补偿电路去完成其余的事情！事实上，当运放内部存在多个极点时，也许就不再需要多极点的低通滤波器了。一个单独的运放也许足以产生两个或更多极点的低通滤波器响应。

22.3　高速高通滤波器

在高速下，所有可用的高通滤波器结构最后都受到运放带宽的制约。因此，高通滤波器可能的真正最好的情况，也就是变为某种类型的高通后随一个低通的结构，或者说，是一个宽带通滤波器。这并不是说，高通滤波器的-3dB 截止频率未能对不需要的低频成分进行抑制而变得没有用处，而是说，设计者必须认识到，随着高通滤波器截止频率的提高，电路也在逐渐接近运放带宽的限制。因此，本章将不再深入讨论高速高通滤波器。

22.4　高速带通滤波器

在高速下，所有可用的高通滤波器的结构都将最终受到运放带宽的限制。显然，尽量减少运放的数目可以达到最高频率的带通响应，因为此时可以变为只有一个运放在限制着电路的带宽。我们有好几种单运放带通滤波器的结构，但是，在可制造性方面最好的是一种改进型的 MFB 结构，这也是 Deliyannis 结构的一种变形。当我们如图 22-1 所示那样把 Deliyannis 和 MFB 结构放在一起比对时，可以清楚地看出，两者之间的差异只是 R_3 这个电阻。在滤波器设计中经常会遇到这样的情况：增加了元件数也就增加了设计的灵活性。

对于 Deliyannis 带通滤波器，如果 $R_1 = R_2 = R_O$ 和 $C_1 = C_2 = C_O$，那么，中心频率就可确定为

$$f_O = \frac{1}{2\pi \times R_O \times C_O}$$

454 滤波器的增益为-6.02dB，而 Q 等于 0.5。

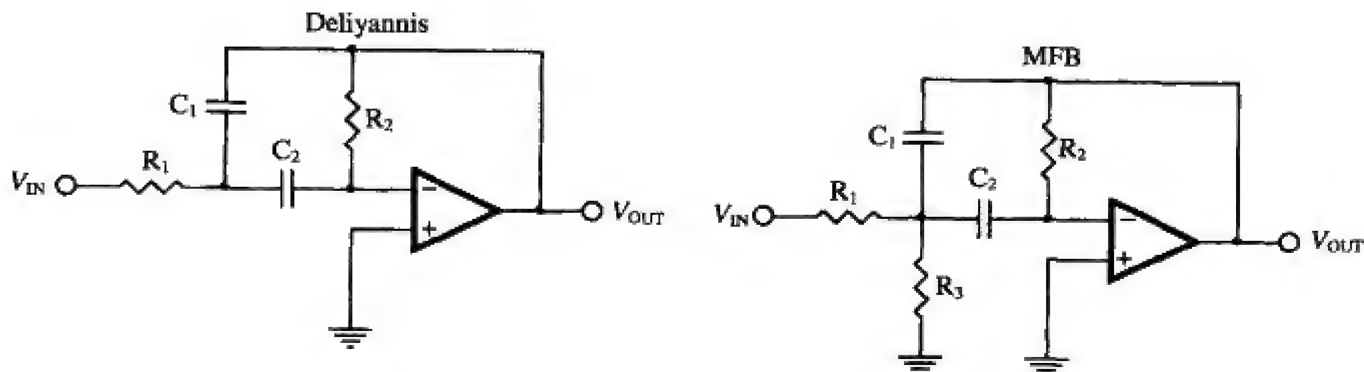


图 22-1 Deliyannis 与 MFB 的结构比较

但是，这只是其中的一种情况。随着 Deliyannis 滤波器 Q 值的增加，增益将以一种几乎无界的方式增长。因此，采用 Deliyannis 滤波器的设计者虽然得到了正确的 Q 值，但增益却过大，这也就限制了运放的可用带宽。对于相对比较低的 Q 值，Deliyannis 结构是可以使用的，但我们还可以做得更好一些。

22.4.1 Deliyannis 结构的改进

让我们再来考虑上面那个 Deliyannis 的特殊情况，即 $R_1 = R_2 = R_O$ 和 $C_1 = C_2 = C_O$。通过增加 R_3 来修改 Deliyannis 滤波器，会产生一个奇怪的效应[①]。习惯于分压器的设计者的目光被吸引到了由 R_1 和 R_3 组成的分压器上，而且觉得增益被降低了一半。奇怪的是，情况并非如此。如果 $R_1 = R_2 = R_3 = R_O$ 和 $C_1 = C_2 = C_O$，增益没有改变：仍然是-6.02dB。但中心频率已经变成了

$$f_O = \frac{1}{\sqrt{2}\pi \times R_O \times C_O}$$

滤波器的带宽也没有改变，但 f_O 的变化已经引起了 Q 的改变：

$$Q = \frac{1}{\sqrt{2}}$$

显然，匆忙做决定是不可取的。但是，在把电路中的 R_2 加倍之后，增益和 Q 都变成了等于 1，而中心频率又变成了

$$f_O = \frac{1}{2\pi \times R_O \times C_O}$$

在把图 22-1 中的 MFB 结构重新画成像一个改进了的 Deliyannis 滤波器之后，我们得到了

① 这就变成图 22-1 中右边的 MFB 结构。——译者注

图 22-2 中的电路。

455

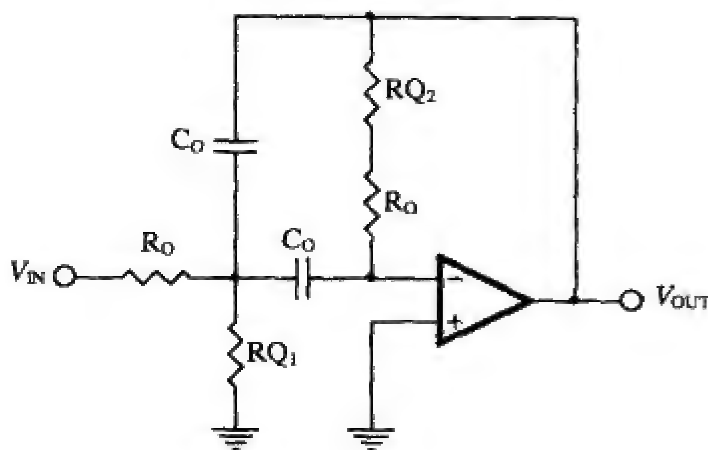


图 22-2 把 MFB 结构重新画成像改进了的 Deliyannis 滤波器的样子

如果使所有四个电阻都相等，那么中心频率、Q 和增益都将保持与前一个例子一样。这个特别的实现方法的优点是，对中心频率 f_O 的调节是通过控制 R_O 和 C_O 的值来实现的，而且不会影响增益和 Q。但增益和 Q 是通过下面的关系式相关的：

$$\frac{R_O + RQ_2}{2 \times R_O} = 增益 = Q$$

式中，

$$n \times RQ_1 = R_O = \frac{1}{n} \times RQ_2$$

如果 RQ_2 加倍，那么 RQ_1 必须减半，反之亦然。如果一个变成 3 倍，另一个就必须变成 1/3，依此类推。RQ_2 和 RQ_1 必须总是保持这个关系，否则，中心频率就会改变。此外，对这个电路的分析必须使用传统的 MFB 传递函数的方法。

456

对于窄带通滤波器来说，增益与 Q 之间的这种关联并不是一个大缺点，因为这种电路的目标通常是检测一个单音，因而增益通常是需要的，即使不是一个重要的设计指标。设计者只需注意的是，在输入信号达到最大期望值的时候，不要把运放的输出电压驱动到超过电源电压。如果被检测的单音有很大的幅度变化范围，因而需要很高灵敏度的时候，也可以使输出电压的幅度在单音信号源附近的频率区内超过运放的电源电压。这时，就应该使用像 OPA688 和 OPA689 这样有输出限制的运放。对这个电路的仿真得到了图 22-3 中的一组曲线，其中的增益和 Q 是逐渐增加的。图中有几件事情很明显。

- 正如在所有单级带通滤波器中那样，阻带内的最终滚降斜率是−20dB/十倍频。设计者对这一点的最正确的思考方法是，单级（两个极点）带通滤波器提供了一个单极点的低通滤波和一个单极点的高通滤波。而带通滤波器的响应究竟在何处才降低到这个−20dB 的斜率，则完全取决于 Q 值。
- 当 Q 在 1 与无穷大之间变动时，这个滤波器在 100kHz、1MHz、100MHz 和 1GHz 这几个频率处的响应都（几乎）没有改变。但是，滤波器在 10MHz 处的响应则变化到了使

电路达到它所需 Q 值的幅度上。

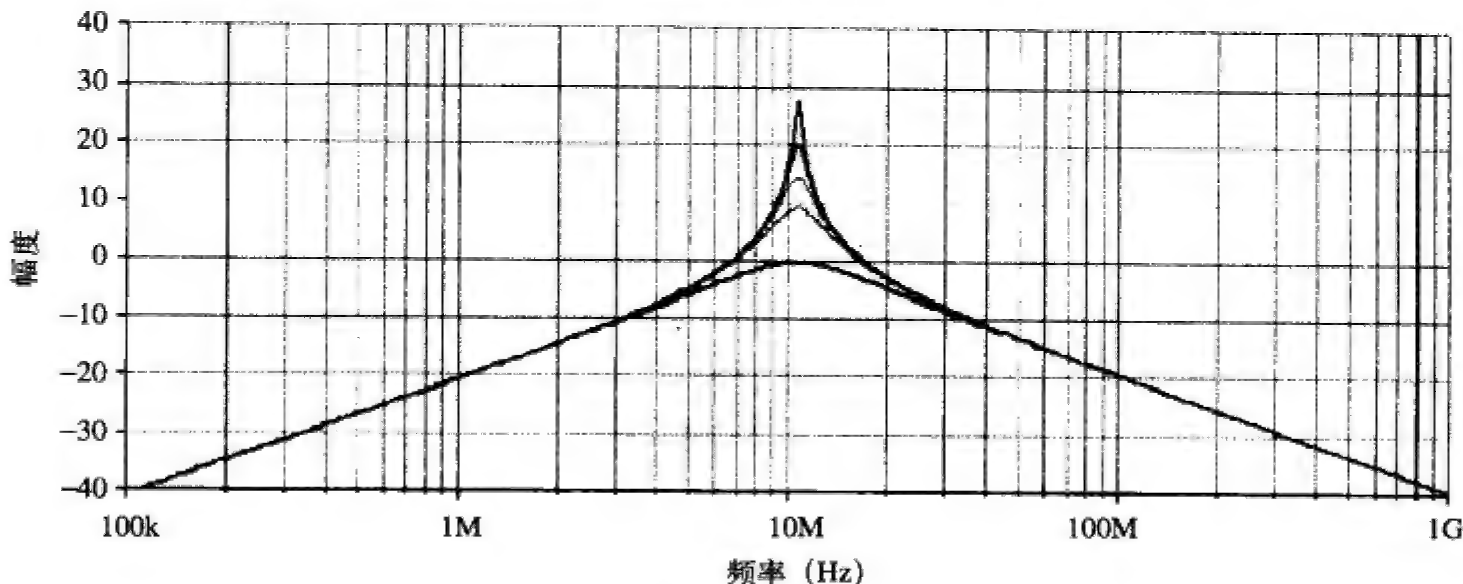


图 22-3　改变 RQ_1 和 RQ_2 的影响

这些都是图 22-2 中的电路所固有的响应特性。如果对增益需要更多的控制，就可以在输入端增加一个分压器把增益向下调节。显然，这样的一个分压器一定会对其中的一个 R_O 电阻进行修改，因而，使设计过程变得很麻烦。但这确实对带通电路的中心频率、Q 值和增益的独立调节提供了某种方法。

22.4.2　改进型 Deliyannis 与 MFB 的比较

到了这个时候，设计者也许会问："为什么不把 MFB 带通滤波器结构用做更一般性的解决方法！"这个问题提得很有道理，而且在这里也不是那么简单。对这个问题的回答仍然在于元件的灵敏度以及我们对 MFB 带通滤波器的已有经验。当把 MFB 滤波器用做一般性方法来设计带通滤波器的时候，由此得出的蒙特卡罗分析结果将再次表现出增益的极大变化，如图 22-4 所示。

457

这个滤波器有大约 17dB 的增益，然而，使用 1%的电阻和 2%的电容所进行的 50 次仿真运行的结果，显示出增益的变化超过了 30dB（从 12dB 到 42dB）。而且，有一种情况隐藏在了幅度响应的某个地方，这就是，在那种情况下的滤波器甚至没有带通特性。对于这一点，我们可以在相位图中找到证据。在相位图中可以看到，其中的有一次运行所得出的相位与其余的相位完全不同。

很明显，在大量生产时，MFB 的方法简直没有可制造性。即使采用了 2%的电容，图中的两条幅度曲线和一条相位曲线仍然显示出了不可接受的变化。这就是说，50 次运行中出现了 3 次，是 6%的出错率。

458

前面叙述的改进型 Deliyannis 方法给出了图 22-5 中的蒙特卡罗分析结果。

在对这两个分析进行比较时可以看出，改进型 Deliyannis 方法非常优越。就元件值对于滤波器特性的灵敏度而言，用 Deliyannis 方法生成的元件值不像用一般 MFB 方法得出的元件值那样灵敏。

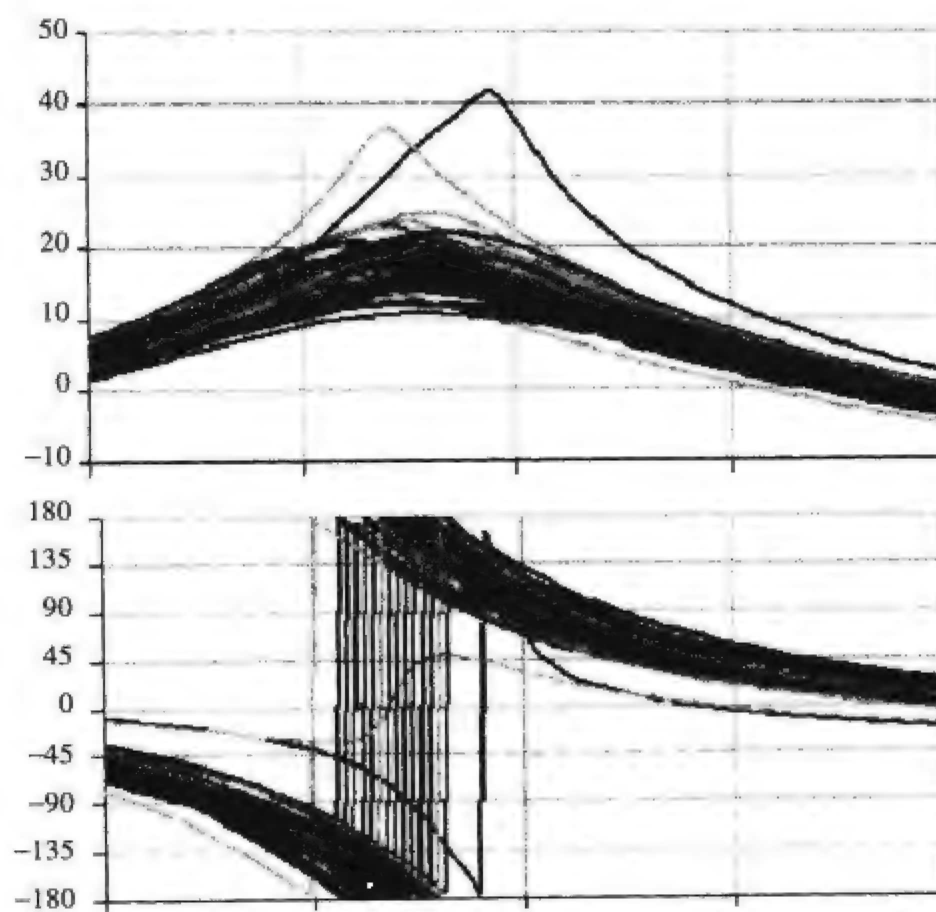


图 22-4 一个 MFB 滤波器的蒙特卡罗分析

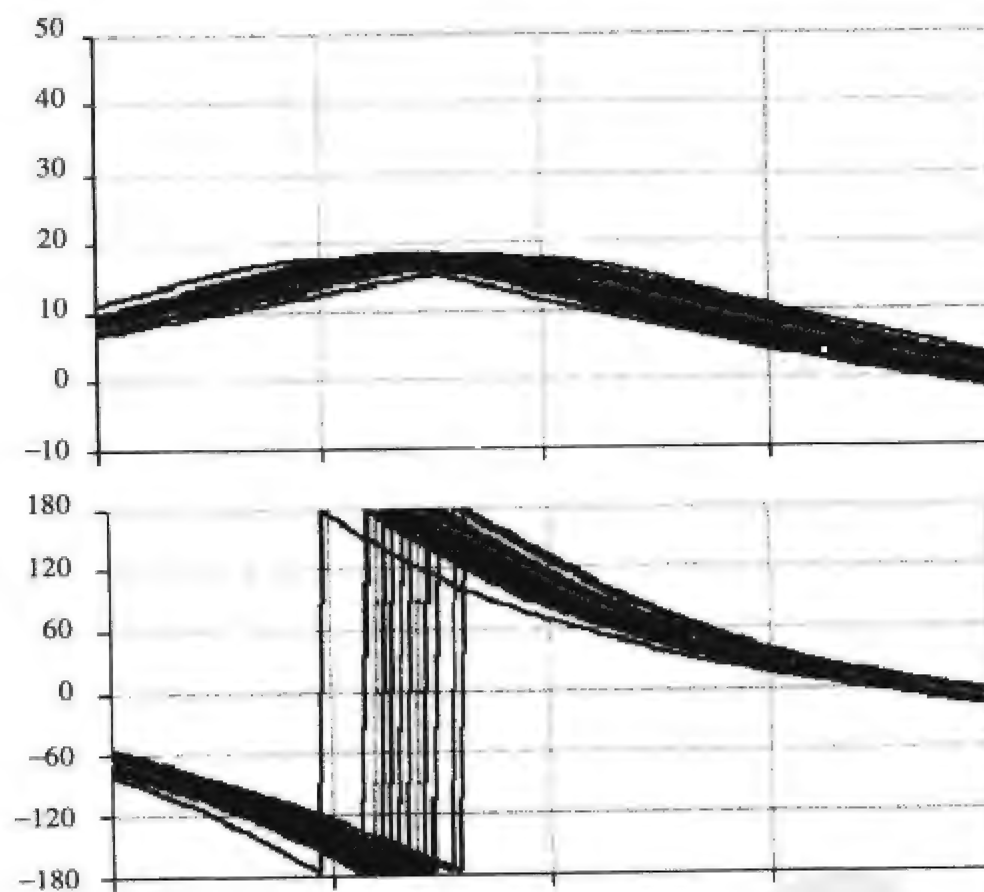


图 22-5 改进型 Deliyannis 滤波器的蒙特卡罗分析

22.4.3 实验室结果

我们对一块改进型的 THS4271 评估板（EVM）在 10.7MHz 的标准带通频率下进行了测试，用以观察多大的 Q 值是实际上可实现的，所用的电路图示于图 22-6。

459

在测试中，我们通过改变两个 RQ 阻值来改变 Q 值，但不影响中心频率。在改变阻值时，我们采用了一个 1%的电阻序列，因而可以非常容易地按 1–2–5 的顺序来改变阻值（而不是瞄准某个特定的 Q 值）。

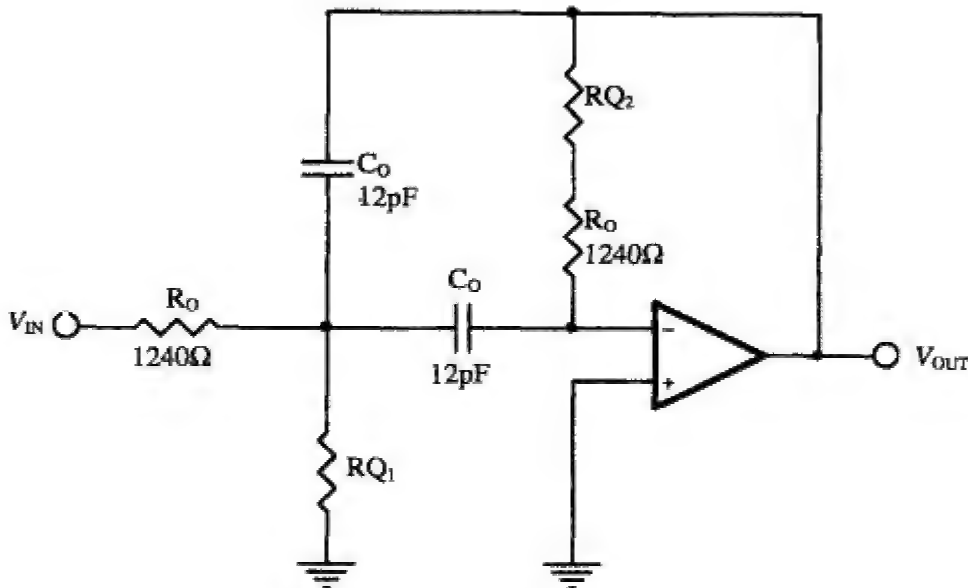


图 22-6 10.7MHz 的带通滤波器

我们把表 22-1 中 RQ_1 和 RQ_2 的阻值用于图 22-6 中的带通滤波器，然后把由此得到的响应画成图 22-7 中右手边的那组曲线。

表 22-1 RQ_1 和 RQ_2 的阻值

RQ_1	RQ_2	由此得到的 Q	由此得到的增益（dB）
1240Ω	1240Ω	1	0
619Ω	2490Ω	1.5	5.28
249Ω	6190Ω	3	9.54
124Ω	12.4kΩ	5.5	14.8
61.9Ω	24.9kΩ	10.5	20.4
24.9Ω	61.9kΩ	25.5	28.1
12.4Ω	124kΩ	50.5	34.1

显然，对于工作在 10.7MHz 下的较高 Q 值的带通滤波器，测试结果显示出了某种类型的问题。中心频率移向左边，而幅度也下降了。当时，我们甚至没有想到要做一条 Q 等于 50.5 的曲线，因为 Q 等于 25.5 时的曲线已经大大变坏，所以这种趋势已经很明显了。

460

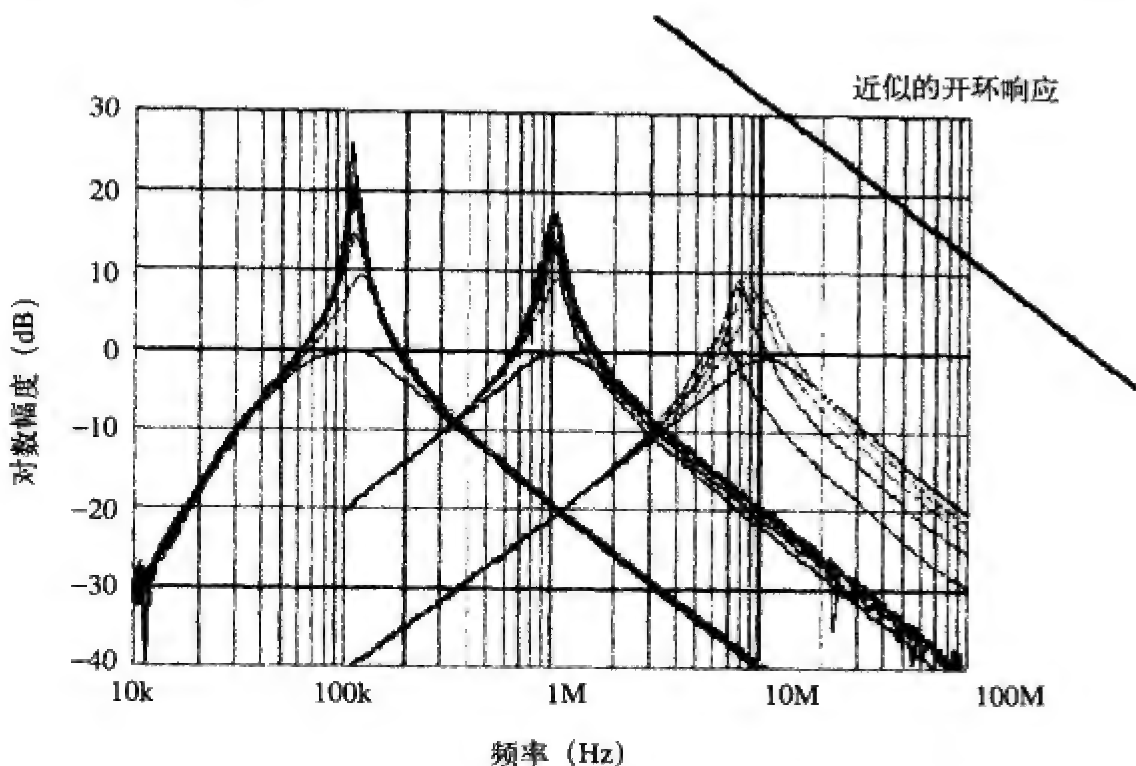


图 22-7 带通滤波器的实验室结果

当把运放的开环响应叠加到图 22-7 中的原有数据上时，显示出了 10.7MHz 的带通滤波器与开环曲线的间距在 30dB 以内。当用运放工作时，我们有一个“不言而喻的规则”，这就是，在中心频率的上方遇到开环特性之前，必须有至少 40dB 的余量。没有任何别的地方会像这里这样耐人寻味。在增益和 Q 等于 1 的条件下，处于 10.7MHZ 频率点的带通滤波器离开 THS4271 的开环特性大约为 33dB。而此时的带通滤波器工作得几乎正确，只是幅度略微低了一点，这可能更多地是由于实际中使用的电阻值的原因，而完全不是带宽限制的原因。但是，在更高的 Q 值和增益的条件下，幅度却从未上升到 10dB。事实上，随着滤波电路试图对开环响应的限制进行补偿的时候，滤波器的中心频率就开始移向较低的频率处[①]。

对滤波器中心频率按比例向低频区调节是非常容易的，只要把两个 C_0 电容改变为 120pF 和 1.2nF，就可以把中心频率分别降低 10 倍和 100 倍。由此产生的滤波器的中心频率则位于 1.07MHz 和 107kHz。我们把这两个中心频率的测试结果也画在了图 22-7 中。

- 很明显，中心位于 1.07MHz 的那个滤波器在较高 Q 值时所遭受的性能变坏要远小于中心位于 10.7MHz 的那个滤波器。我们看到了非常小的频偏。但幅度被限制到了刚好在 20dB 以下，这个峰值与开环曲线穿过 1MHz 处相距 30dB。
- 中心位于 107kHz 的那个滤波器产生了一组使我们想起图 22-3 的曲线。不过，在较高 Q 值的时候，幅度也有微小的变坏。最大峰值处的幅度被限制在大约 28dB，而此峰值要比开环响应在 100kHz 处的幅度低 42dB。

461

显然，所推荐的 40dB 规则是很明智的。当把带通滤波器运行于太靠近开环响应时，开始

① 因为这样之后，与开环响应的间距就可以变大。——译者注

会使增益和 Q 变坏，最后会影响到中心频率。

22.5 高速点阻滤波器

一般来说，使用尽可能少的运放也许是高速滤波器的最好做法，而这个做法会使设计者想到使用双 T 点阻滤波器。本章不准备讨论双 T 点阻滤波器的结构，因为在使用实际元件对这种结构的中心频率和 Q 值进行调控时，实在是太困难了。为此，我们将使用有更好可制造性的 Fliege 点阻结构，这就是图 22-8 中的电路。

462

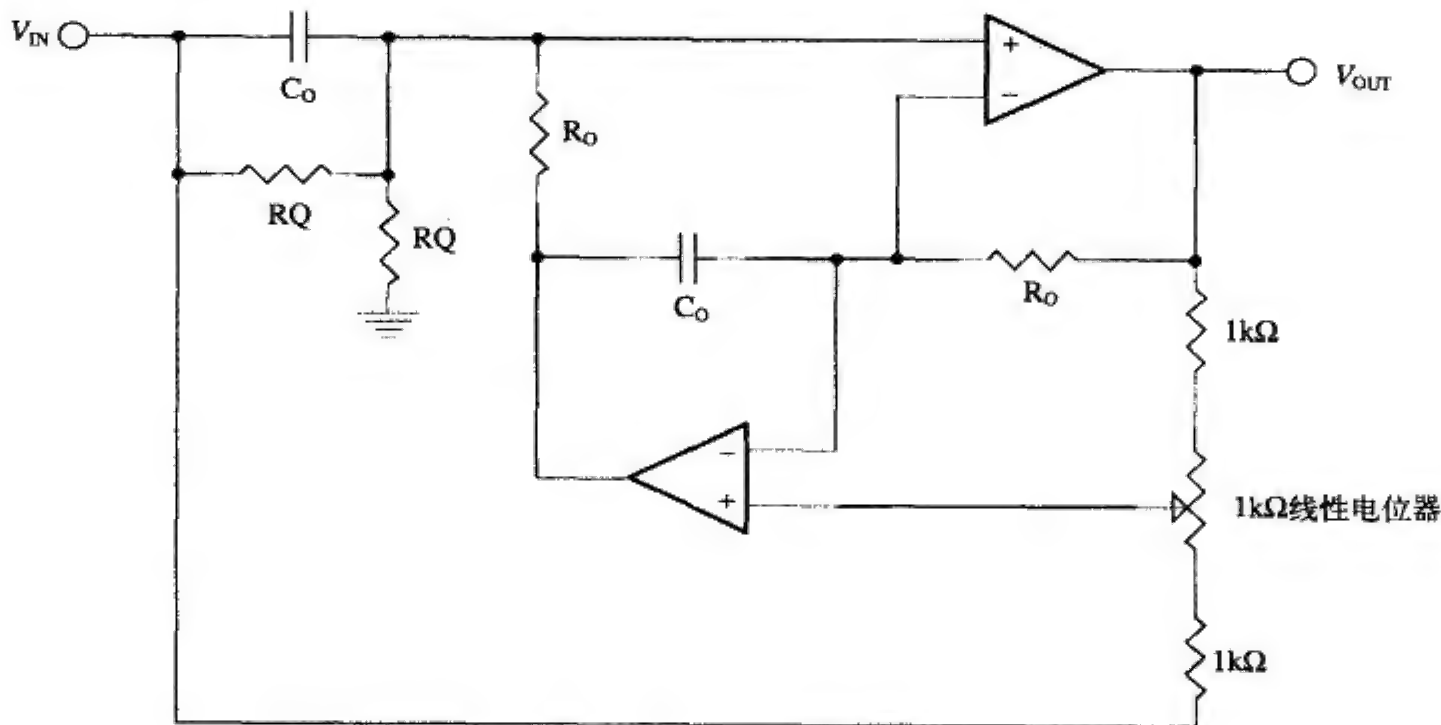


图 22-8 Fliege 点阻滤波器结构

与双 T 电路相比，这个电路有如下优点。

- 在对中心频率进行调谐时，只需四个精密元件（两个 R 和两个 C）。这个电路的一个优异特点是，元件之间稍微的不匹配是完全可以的，虽然中心频率会受到影响，但点阻滤波器的深度却不变。
- 滤波器的 Q 值可以使用两个非关键的等值电阻进行调节，而这样的调节不会影响中心频率。
- 滤波器的中心频率可以在一个很窄的范围内进行调节，且不会严重损害点阻滤波器的深度。

22.5.1 仿真

我们首先用理想的运放模型进行仿真。在此之后，我们使用了实际的运放模型，并得到了与实验室观察到的相似的结果。表 22-2 列出了图 22-8 电路图中使用的元件值。我们没有必要对 10MHz 或以上的频率进行仿真，因为在那之前，我们实际上已经做过了实验室测试，而且知道了 1MHz 是点阻滤波器可以工作的最高频率。

表 22-2 点阻滤波器的元件值

	1MHz			100kHz			10kHz		
Q	R_0	C_0	RQ	R_0	C_0	RQ	R_0	C_0	RQ
100	1.58kΩ	100pF	316kΩ	1.58kΩ	1nF	316kΩ	1.58kΩ	10nF	316kΩ
10			31.6kΩ			31.6kΩ	15.8kΩ	1nF	316kΩ
1			3.16kΩ			3.16kΩ			31.6kΩ

我们想再就电容说几句：虽然仿真中的电容只是一个数值，但实际的电容是由各种不同的介电材料构成的。对于 10kHz 的频率，电阻值的选择范围把电容约束到了 10nF 的数值。由于这个电容值在仿真中工作得很完美，因而使作者想到在实验中把 NPO 电介质改为 X7R 电介质，但结果是点阻滤波器完全失去了它的特性。我们对所使用的 10nF 电容进行了测量，发现在数值上很接近标称值，所以，丢失点阻响应的最大可能的原因是由于糟糕的电介质。我们不得不把电路元件恢复到 Q 等于 10 的状态，并且使用了一个 3MΩ 的 RQ。所以，对于实际世界中的电路，我们最好坚持使用 NPO 电容。 463

表中的这些元件值是我们在仿真和实验室测试中使用的。最初的仿真没有使用 1kΩ 电位器（那是用两个 1kΩ 固定电阻直接连在一起，再连到下面运放的同相输入端）。仿真结果示于图 22-9 中。

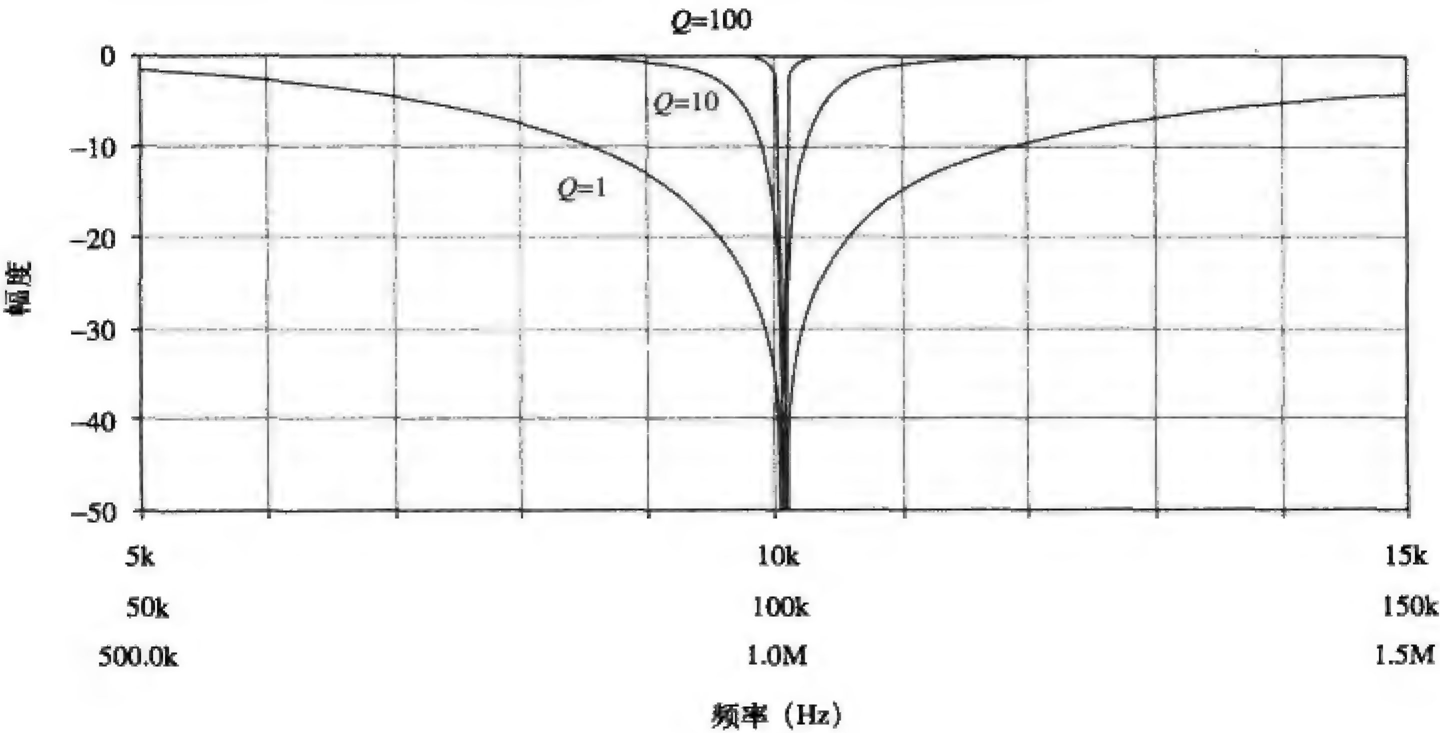


图 22-9 调谐前的仿真结果

图 22-9 中实际上有 9 组数据，但同一 Q 值下的几条曲线在除了中心频率以外的其他频率点上都是互相重叠的。每个 Q 值下的中心频率都略高于设计目标值，而设计目标值恰好等于 10kHz、100kHz 和 1MHz。这些仿真结果是设计者使用标准的 E96 电阻和 E12 电容所能得到的最接近的结果。我们来看 100kHz 的情况：

$$f_O = \frac{1}{2\pi R_O C_O} = \frac{1}{2\pi \times 1.58\text{k}\Omega \times 1\text{nF}} = 100\,731\text{Hz}$$

如果可以使用 E24 系列的电容，就可得到更接近的电阻电容组合：

$$f_O = \frac{1}{2\pi R_O C_O} = \frac{1}{2\pi \times 4.42\text{k}\Omega \times 360\text{pF}} = 100\,022\text{Hz}$$

在许多情况下，采用 E24 系列电容可以得到更精确的中心频率，但采购 E24 系列的电容在许多实验室中被认为是一笔昂贵（又无正当理由）的支出。此外，虽然在理论上指定使用 E24 电容是很容易的，但在实际上，E24 中的许多电容是很少被使用的，因而需要很长的提前采购时间。

464

除了选用 E24 电容值以外，我们还有一些比较容易的方法。通过对图 22-9 的仔细观察，可以看出，图中的点阻滤波器只差很小一点“未命中”中心频率。在 Q 值较低时，对所关注的频率仍然有非常大的抑制。如果这个抑制还不够大，那就需要对点阻滤波器进行调谐。

我们仍然来看 100kHz 的情况，图 22-10 中的频率响应是围绕 100kHz 展开的。我们加入了一个 1kΩ 的电位器，并以 1%的步长进行上下调节。

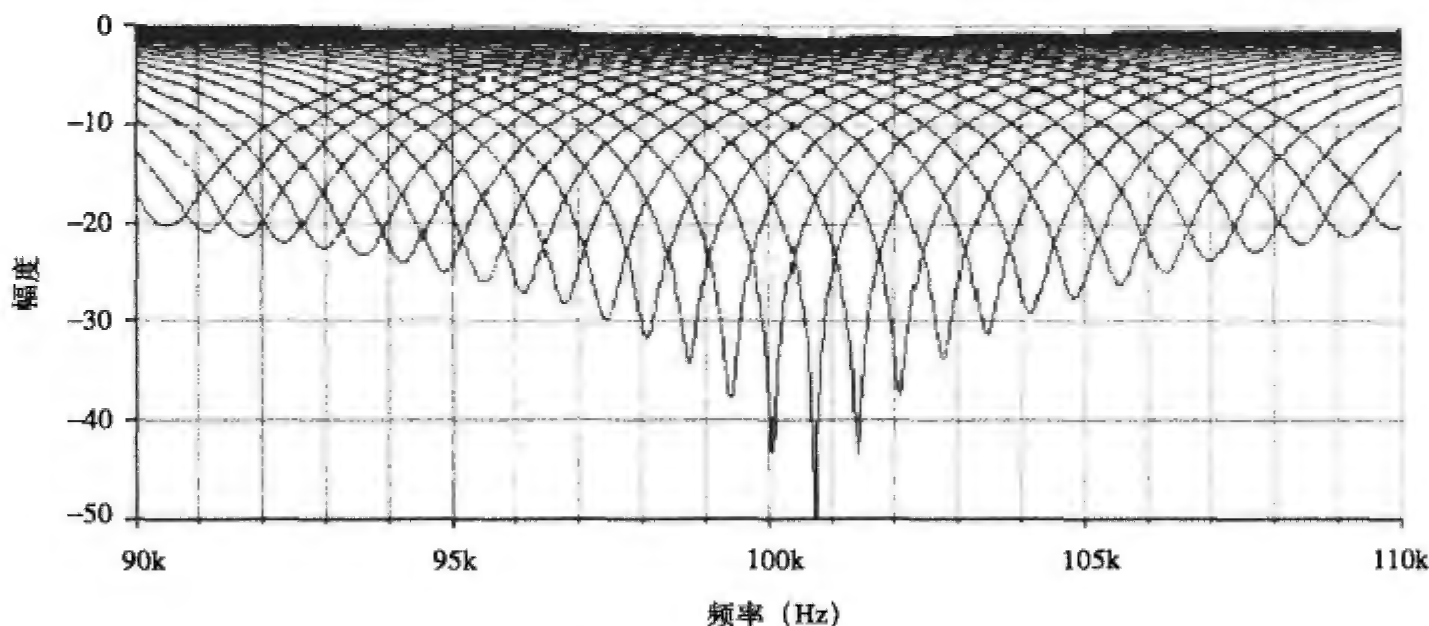


图 22-10 中心频率的调谐

中心频率（100 731Hz）左边和右边的这些曲线，表示了对电位器以 1%步长进行调节时所得到的滤波器响应。当电位器正好在中心位置时，点阻滤波器也正好抑制住了中心频率处的分量。仿真点阻滤波器的深度实际上在 95dB 上下，但这在实际世界中是不会发生的。在对电位器进行 1%步长调节时，我们正好把一个大于 40dB 的点阻特性放在了所需的频率上。我想再一次指出，这是使用理想元件时的最好情况。不过，低频（10kHz 和 100kHz）时的实验室结果会与理想值很接近。

从图 22-10 还可以看出，在一开始能够依靠 R_O 和 C_O 的数值而接近正确的频率值是很重要的。虽然电位器可以在很宽的范围内对频率进行纠正，但点阻滤波器的深度却因此而变坏。我

们可以在一个很小的范围（±1%）内对不需要的频率达到 100:1 的抑制率。但在较大的范围（±10%）内，就只能得到 10:1 的抑制率。 465

22.5.2 实验室结果

我们用 THS4032 评估板搭建了图 22-8 中的电路。由于评估板采用了通用型的布图方式，所以，只需增加三条跳线和刻断一条走线就把电路做好了。我们使用了表 22-2 中的元件值，并且从产生 1MHz 的元件开始。我们的意图是，先观察在 1MHz 下电路受到带宽和摆速限制的情况，然后根据需要再对较低或较高的频率点进行测试。

22.5.3 1MHz 的结果

从图 22-11 可以看出，在 1MHz 下确实存在一些非常肯定的带宽和摆速的影响。Q 等于 100 时的响应曲线清晰地显示出了在应该有点阻特性的频率上却只有一个波动。当 Q 等于 10 时，只有一个 10dB 的点阻特性；当 Q 为 1 时，有一个 30dB 的点阻特性。显然，点阻滤波器无法工作在所希望的高频上。不过，THS4032 只是一个 100MHz 的器件，我们可以合理地指望，使用更大单位增益带宽的器件可以获得更好的性能。此外，运放的单位增益稳定性是很重要的，因为 Fliege 结构的增益被固定为 1。

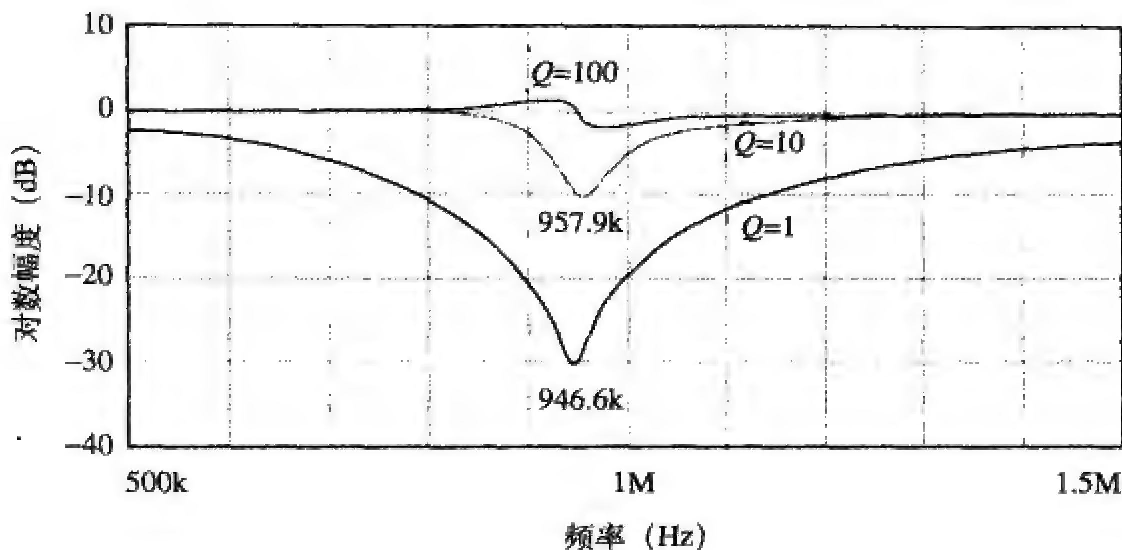


图 22-11 1MHz 的实验室结果

如果设计者希望估算出在一个给定频率点上的点阻滤波器需要多大的带宽，那么，较好的做法是从手册中公布的增益带宽积开始，这个乘积应该高出点阻滤波器中心频率 100 倍。如果提高 Q 值，就需要另加带宽。随着 Q 值的改变，点阻的中心频率会有少许偏移。这与带通滤波器中见到的频偏是相似的。当中心频率位于 100kHz（见图 22-12）和 10kHz（见图 22-14）时，点阻滤波器的频偏会比较小。 466

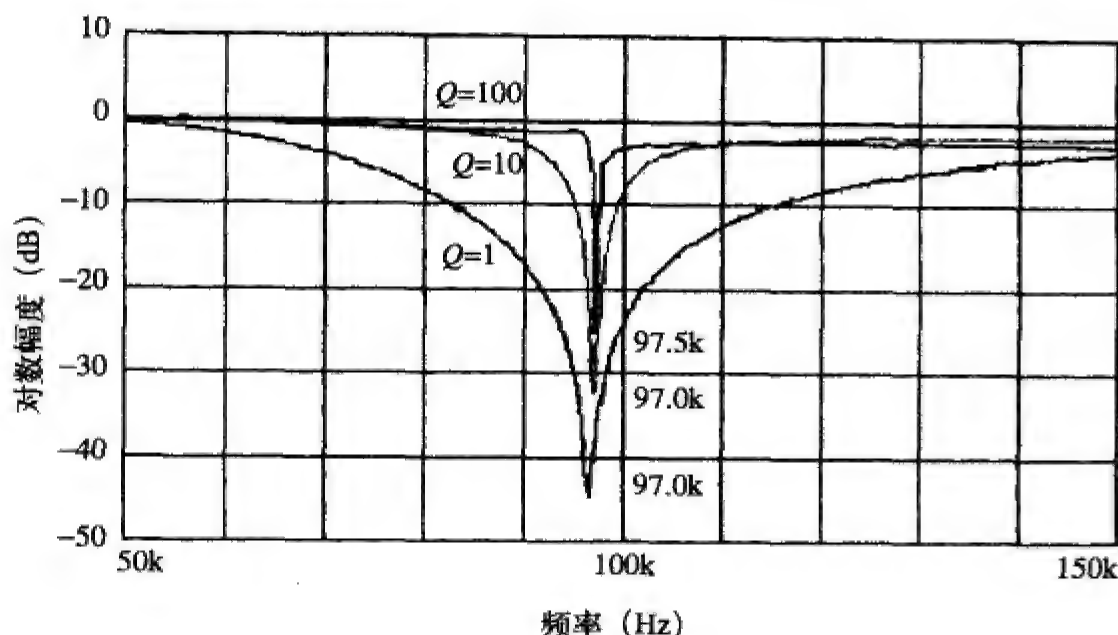


图 22-12　100kHz 的实验室结果

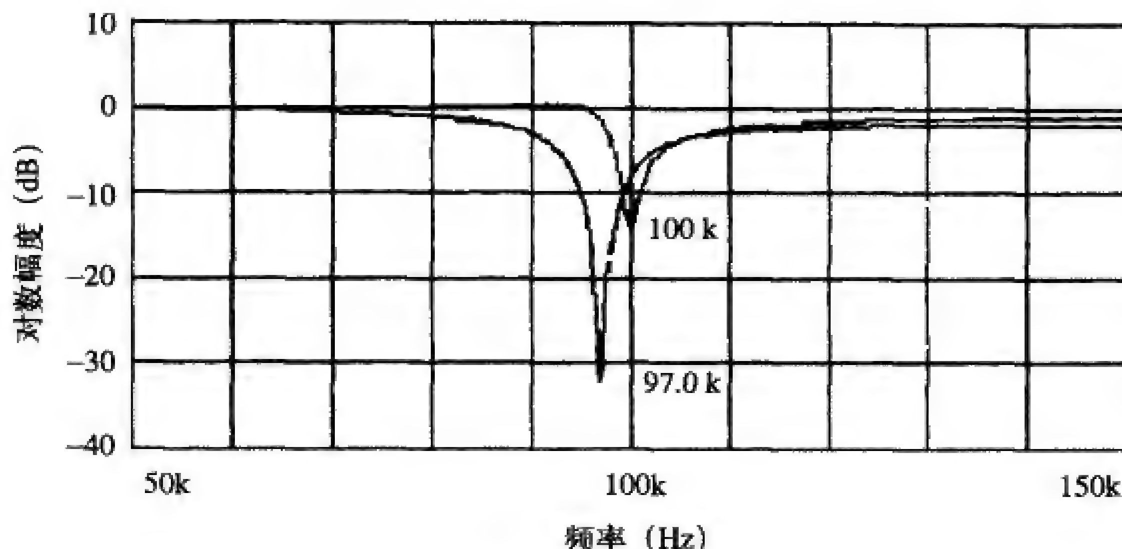


图 22-13　调谐到准确的中心频率上

22.5.4　100kHz 的结果

接下来，我们使用表 22-2 中的元件值搭建了几个不同 Q 值的 100kHz 点阻滤波器。测试取得的结果示于图 22-12 中。我们可以立即看出，以 100kHz 中心频率构成的点阻滤波器是可行的，虽然在较高 Q 值时，点阻特性的深度看来要小一些。

467

但是应该知道，这一节的设计目标是一个 100kHz 的点阻滤波器，而不是 97kHz 的点阻滤波器。所选的元件值与仿真时的一样，所以，点阻的中心频率理论上应该在 100 731Hz，这个差异可以用实验室中使用的元件来解释。当时库存中的 1000pF 电容的平均值是 1030pF，而库存中的 1.58kΩ 电阻的平均值是 1.583kΩ。当中心频率以这两个数值计算时，结果正好是 97.14kHz。不过，实际使用中的那几个元件是无法测量的（因为电路板太脆弱）。

只要电容之间相互匹配，就可以在标准 E96 电阻值中选用高几挡的电阻值，以得到接近

100kHz 的频率。当然，这也许不是一个适合量产的方法，因为在制造时，10%的电容可以来自不同的批次，还可以来自不同的厂商。中心频率的变化范围是由 R_O 和 C_O 的容差确定的，这对于需要构建高 Q 值的点阻滤波器不是一个好消息。但我们可以有三个方法来应对此事。

- 购买较高精度的电阻和电容。
- 降低 Q 值的要求，并设法承受对不需要频率的较弱的抑制能力。
- 对电路进行调谐（这将在下面探讨）。

现在，电路已经被修改成了 Q 等于 10，而且加上了一个 1kΩ 电位器，用以对中心频率进行调谐（如图 22-8 所示）。在实际的设计中，电位器的阻值应该选得略大一些，以便能覆盖由于最坏情况下的 R_O 和 C_O 的容差所可能引起的中心频率的偏移范围。这一点没有在这里做，因为在那之前我们已经做过了，那是一道用以确定调谐可能性的练习题，而 1kΩ 是当时实验室中可以找到的最小的电位器阻值。

在电路被调谐到 100kHz 中心频率之后，如图 22-13 所示，点阻的深度从 32dB 变坏到了 14dB。应该知道，这个点阻深度可以通过使初始 f_0 更接近理想值而得以大大改善。电位器的 1kΩ 阻值的意思是，我们只能在中心频率两侧很小的范围内进行调谐。但对于不需要的频率成分的 5:1 抑制率还是可以过得去的，而且对有些应用也许是足够的。对于更严格的应用，显然需要更高精度的元件。

下面的说法也许是正确的：运放带宽的限制使点阻深度不能尽可能地走低，这同样也使调谐的点阻滤波器的深度变坏。在知道了这一点之后，我们对电路进行了重新调谐，把中心频率调谐到了 10kHz 上。 468

22.5.5 10kHz 的结果

从图 22-14 可以看出，Q 等于 10 的点阻深度增加到了 32dB，这大约是在仿真（见图 22-9）时与中心频率有 4%偏离时可以期望的大概深度。所以，运放确实限制了 100kHz 中心频率处的点阻深度！现在的 32dB 等于 40:1 的抑制率，这是非常好的。

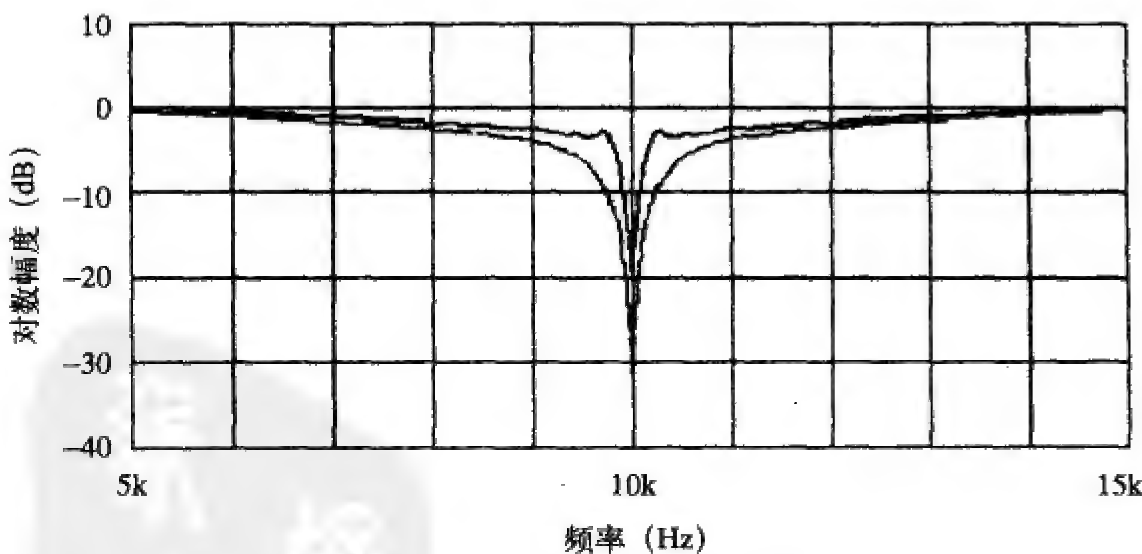


图 22-14 10kHz 的实验室结果

所以，即使元件产生了 4%的初始误差，我们仍然可以在所需的中心频率处得到 32dB 的点阻特性。与此同时，我们也有一个坏消息，那就是，为了远离运放的带宽限制，一个 100MHz 运放的可能最高的点阻频率应该位于 10kHz 与 100kHz 之间的某处。所以，在点阻滤波器的情况下，高速被定义为数十千赫或数百千赫的范围。

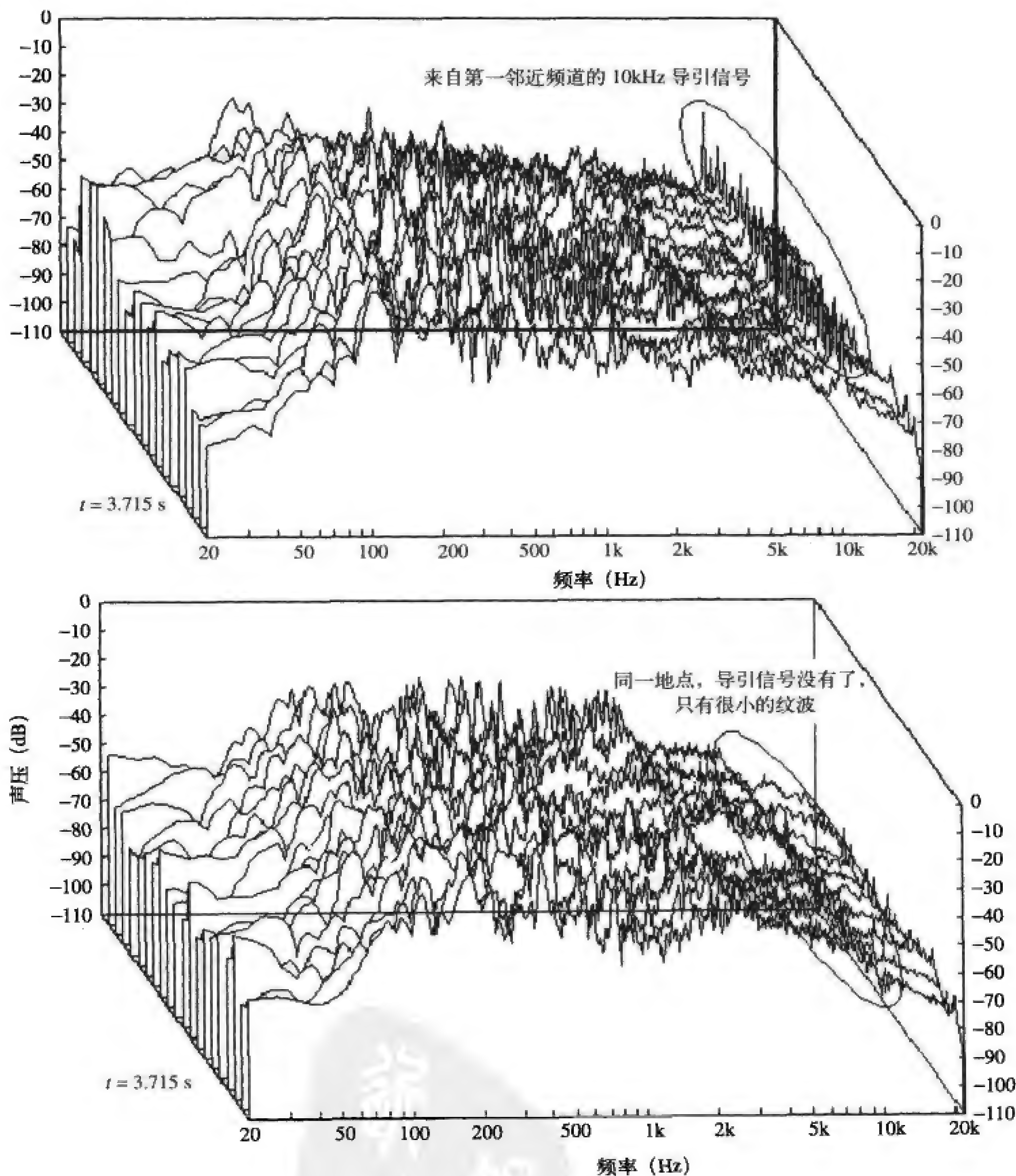


图 22-15 外差效应与点阻滤波器

这里想顺便提一下，上图中存在一些人为的改动。实验室仪器最低只能把曲线描到 10kHz，所以，曲线的左半部是用右半部通过镜像对折而成。此外，实验室仪器在 100kHz 以下的频率区有些滚降，这也被人为地从这张图中去除了。

10kHz 点阻滤波器的一个很好的应用是 AM（中波）接收机。在这些接收机中，来自邻近电台的载波会产生一个 10kHz 的悲鸣似的音频信号，尤其是在夜间。这实在是非常难听，而且当长时间收听这种声音时，真是让人恼火。图 22-15 示出了从一个电台接收到的声音在使用点阻滤波器前后的谱形。在这种情况下，10kHz 的载波干扰被表示为一连串上下波动的峰值。在使用点阻滤波器后，10kHz 的峰值被滤除了，因而在接收到的音频信号中，只剩下一些 10kHz 被滤除之后的甚小纹波。

469~470

对于那些希望获得更加悦耳的中波聆听感受的欧洲读者，这些元件值是：

$$C_O = 330\text{pF},\ R_O = 53.6\text{k}\Omega,\ RQ = 1\text{M}\Omega$$

短波的听众受益于两级点阻滤波器，其中的一级为前面叙述过的 10kHz，而另一级为 5kHz 的点阻滤波器，它的参数为

$$C_O = 270\text{pF},\ R_O = 118\text{k}\Omega,\ RQ = 2\text{M}\Omega$$

22.6 小结

高速运放已经被用来产生最高到数十兆赫的低通和高通滤波器，并取得了相当的成功。窄带通滤波器和点阻滤波器是一些很少被理解和非常严格的应用。虽然电容的容差会改变低通滤波器的截止频率或者引起通带内的纹波，但是，这同一个容差可以使带通和点阻滤波器的中心频率和 Q 值发生极大的改变。

471



第 23 章　电路板布图技术

Bruce Carter

23.1　一般考虑

前面的讨论集中在如何设计运放电路以及如何使用 IC 和相关的无源元件。为了使设计成功，我们还必须考虑另一个电路元件，这就是用来放置电路的 PCB（印制电路板）。

23.1.1　PCB 是运放设计中的一个元件

运放电路是模拟电路，与数字电路非常不同。我们必须使用特殊的布图技术，在电路板上划分出属于运放电路自己的区域。

印制板对高速模拟电路的影响非常明显，但本章所叙述的那些常见错误甚至可以影响到音频电路的性能。本章的目的是对设计者常见的一些错误进行讨论，并且说明这些错误是如何损坏电路性能的，然后给出解决这些问题的简便方法。

除了极个别情况外，我们总是要求模拟电路的性能免受 PCB 布图的影响。由 PCB 引起的任何影响都必须降到最小，只有这样，才能使制造出来的模拟电路具有与设计和初样相同的工作性能。

473

23.1.2　初样、初样、初样

正常的设计周期，尤其是大型数字电路板的设计周期，要求 PCB 布图越快越好。数字电路都是经过事先仿真的，但在大多数情况下，生产出来的 PCB 仍然只是一个初样。然而，就是这样的电路板，甚至可以卖给用户。数字设计者可以用刻线和飞线的方法或者对门阵列或闪存进行重新编程的方法来纠正小错误，然后就可以进入下一个项目了。对于模拟电路则并非如此。本章将讨论的一些常见的设计错误是不能用刻线和飞线的方法纠正的。这些错误会使整个 PCB 报废。那些习惯于刻线和飞线的数字电路设计者必须首先阅读和理解本章的内容，然后才可把电路板交给布图服务部门。

开始时只要注意一点点，就可以避免由于在很小的模拟电路部分中的一些愚蠢的错误而使价值数千元的电路板变成废品。

作者本人曾经遗憾地接到过由另一位工程师设计的一个很简单的模拟电路，这位工程师习惯于用刻线和飞线的方法来纠正错误，结果就弄出了一个满是错误的设计。他不仅把运放的同相输入端和反相输入端接反了，而且还必须用一个 RC 时间常数来阻止电路的竞争状态。由于这些错误以及相关的一些返工问题，实际上使安排得非常紧凑的生产计划损失了数百小时。而对这样一个电路先做一个初样，也许用不了一天的时间。所以，*凡是模拟电路都要做初样!*

23.1.3 噪声源

噪声是对模拟电路性能的主要限制。运放的内部噪声已经在第 12 章中做了叙述。但还有其他的噪声。

- 传导发射（conducted emission）噪声，这是模拟电路通过与其他电路的连线而产生的噪声。这个噪声在模拟电路中一般是可以忽略的，除非噪声有很大的功率，比如，从电源吸取大电流的音频放大器。
- 辐射发射（radiated emission）噪声，这是模拟电路通过空气而产生并发射的噪声。这个噪声在模拟电路中一般也是可以忽略的，除非噪声的频率很高，比如视频。
- 传导敏感（conducted susceptibility）噪声，这是由外部电路通过与其他电路的连线而传导进入模拟电路的噪声。模拟电路至少必须通过地线、电源线、输入和输出与"外部世界"相连。噪声可以通过所有这些通路或者任何其他通路而传导到模拟电路中来。 474
- 辐射敏感（radiated susceptibility）噪声，这是通过空气接收到（或发射到模拟电路）的外部噪声源的噪声。在许多情况下，模拟电路所在的 PCB 可以包含像 DSP 芯片那样的高速数字电路。这些电路的高速时钟和持续开关的数字信号会产生相当大的射频干扰（RFI）。辐射噪声还有其他无数的来源：数字系统中的开关电源、蜂窝电话、无线广播与电视信号、荧光照明、附近的 PC、雷雨中的闪电等。即使模拟电路主要是音频范围的时候，外界的 RFI 仍然可以在这些模拟电路的输出信号中产生很大的噪声。

23.2 PCB 的机械构造

我们必须为具体的应用选择具有正确机械特性的 PCB。

23.2.1 材料：为应用选择正确的材料

印制板的材料有各种等级，这是由国家电气制造商协会（NEMA）规定的。如果这个机构与电子工业界密切结合，对材料的电阻率和介电常数等参数进行监管的话，是可以使设计者感到非常方便的。遗憾的是，情况并非如此。NEMA 是一个电气安全组织，所以，PCB 的不同等级主要描述的是板材的易燃性、高温稳定性和吸湿性。因此，指定一种由 NEMA 规定的等级，并不能保证选用的材料具有合格的电参数。如果材料的选择对于具体应用至关重要，就必须向原始板材制造商咨询。

叠层材料是以 FR（阻燃的）和 G 两种等级来标识的。FR-1 是最不阻燃的，FR-5 是最阻燃的。而 G10 和 G11 则具有特别的性质。表 23-1 对此做了具体说明。

我们一定不要使用 FR-1。我们有许多电路板被局部烧焦的例子，这些烧焦的斑点是由于一些大功率元件对电路板上某个区域持续加热的结果。这一等级的 PCB 材料都以纸板为主要成分。 475

表 23-1 PCB 材料

等级名称	材料及说明
FR-1	纸与酚醛：可在室温下打孔，抗湿性差
FR-2	纸与酚醛：适用于单面 PCB 的消费类产品，抗湿性好
FR-3	纸与环氧树脂：兼有良好的机械特性和电学特性
FR-4	玻璃纤维与环氧树脂：极好的机械和电学性质
FR-5	玻璃纤维与环氧树脂：升温时有高强度，自灭火
G10	玻璃纤维与环氧树脂：很高的绝缘电阻，最高的玻璃叠层键合强度，高抗湿性
G11	玻璃纤维与环氧树脂：高温下能保持很高的弯曲强度，有极好的抗溶剂性能

FR-4 是工业级设备中最常用的，而 FR-2 则被用于量产的消费类产品。这两种板材看来已是工业标准。偏离这两个标准就会减少原始板材供应商和 PCB 制造商的数量。这些厂商之所以能够制造这些板材和电路板，是因为它们早就有了这些板材的加工设备。但有些应用可以要求选择其他类型的板材。对于非常高频的应用，也许需要考虑特氟隆甚至陶瓷材料。不过，有一点是肯定的：板材越古怪，价格就越昂贵。

我们在选择板材时要注意吸湿性。板材的几乎每一个特性都受到湿气的负面影响。这包括板材的表面电阻、介质漏电、高压击穿与电弧、机械稳定性等。此外，我们还要注意工作温度。高温可以出现在任何意想不到的地方，比如，在高速开关的大型数字 IC 的附近。我们还应该知道，热是往上走的，所以，如果有一个 500 引线的大型 IC 放置在敏感的模拟电路的正下方，那么 PCB 和电路的特性也许都会受此影响。

476

在选定板材之后，下一个需要决定的是铜箔层有多厚。对于大多数应用，1 盎司的铜是足够了。如果电路要消耗大量的功率，也许用 2 盎司更好。我们一定不要用 1/2 盎司的铜，因为那种铜箔容易在走线与焊盘之间产生断裂。

23.2.2 多少层最好

设计者必须根据被设计电路的复杂性来确定 PCB 的层数。

1. 单面板

非常简单的消费类电子产品有时是用单面 PCB 制造的，而且还会选用便宜的原始板材（FR-1 或 FR-2）和很薄的铜层。这些设计会经常使用许多跳线，用以对双面板上的电路走线进行仿真。这种方法只推荐用于低频电路。由于后面将要说到的原因，这种类型的设计极容易受到辐射噪声的影响。这类电路板是比较难设计的，因为许多东西都可以出错。然而，这一方法也已经被用来成功地实现了许多复杂的设计，但设计中需要思前想后。其中的一个例子是电视机，它把所有的模拟电路都放在了机箱下方的一块单面板上，然后把金属化的显像管用做这块电路板的屏蔽，使它免受另一块位于电视机顶部的数字调谐板的影响。如果你要设计的 PCB 是一种大批量、低成本的产品，就必须准备好发挥你的创造力。

如果确定要使用单面 PCB，就应该考虑连线的电阻！运放不是三端器件（指反相输入端、同相输入端和输出端），它是一个七端器件，如图 23-1 所示。

477

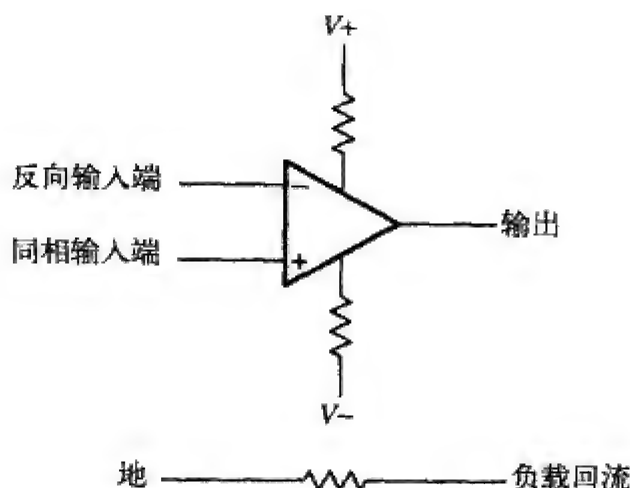


图 23-1 运放端点模型

器件电源引线的电阻是必须考虑的，此外，输入和负载的回流电阻也是必须考虑的。因为输入和负载都必须从某个地方回到地，如果这些地方由于走线电阻而有不同的电位，就可能出现问题。

2. 双面板

比单面板复杂一点的是双面印制板。虽然也有使用 FR-2 的，但双面板通常都用 FR-4 材料制造。FR-4 材料有更好的机械强度，可以更好地支持通孔（via）。双面板因为有两层铜箔而使布线比较容易，我们可以把两层上的信号线布成互相垂直。但是，对模拟电路则不推荐使用互相垂直的走线。在任何可能的地方，下层应该用做地线平面，而把所有其他的信号线布在上层内。使用地线平面可以有几个好处。

- 地线通常是电路中最常用的连接点。所以，把它置于下层的连续平面内，对于布线通常是最恰当的。
- 增加了板的机械强度。
- 降低了电路中所有接地点的阻抗，因而可以降低不需要的传导噪声。
- 可以给电路中的每一条网线附加一个分布电容，有利于对辐射噪声的抑制。
- 可以用做屏蔽层，以抑制来自印制板下方的辐射噪声。

3. 多层板

双面板虽然有不少优点，但还不是印制板中最好的结构，尤其是对于敏感的或高速的设计。最常用的板材厚度是 1.5mm。这个厚度对于完全实现上面给出的这些优点是太厚了。比如，由于这个厚度的原因，分布电容会很小。

关键性的设计提出了多层板的要求。下面这些理由是显而易见的。

- 使电源和地线有更好的布线方式。如果电源也在一个平面内，那么电路中的所有节点都可以简单地通过增加通孔而与电源相连。
- 其他各层可以用做信号走线，使布线更加容易。
- 在电源平面与地平面之间形成了分布电容，因而降低了高频噪声。

然而，使用多层板的其他一些理由也许不是那么明显和直观的。

478

- 依靠镜像平面效应可以获得更好的 EMI/RFI 抑制[①]，这个镜像平面效应早在马可尼时代就已经为人们所知。当把一条导线放置在一个平行的导电平面附近时，导线中的大部分高频电流会从导线的下方直接流回来，但电流的方向是相反的。这实际上就在平行平面内形成了这条导线的一个镜像，而导线与它的镜像便构成了一条传输线。由于传输线中的这两个电流大小相等、方向相反，因而对辐射噪声有相当的抑制能力。这种传输线结构还可以对信号实现有效的耦合。这个镜像平面效应对于地线平面和电源平面有着完全相同的效果，但这些平面必须是连续的。任何缝隙或不连续都会使这些有利的效应很快消失。关于这一点，我们将在下面有更多的讨论。
- 可以降低小批量生产项目的总成本。虽然多层板制造起来要贵一些，但由于 FCC 或其他机构对 EMI/RFI 的要求，使电路板的测试费用很高。任何一点差错都可以使 PCB 进行完全重新的设计，导致多次的反复测试。多层 PCB 的 EMI/RFI 性能可以比双面板最多优出 20dB。如果产量预计比较小，那么在开始时做一块比较好的 PCB 要比试图为了节省成本而承受一次次 25 000～50 000 美元的测试风险则更为合理。

23.2.3 印制板的层序：铜箔层的次序

过去，我们一直有许多关于 PCB 最佳层序的误解。就拿一块四层板作为例子，它由两个信号层、一个电源层和一个地线层组成。我们可以把信号线放在内层，因而可以对信号线提供屏蔽，但也可以把中间两层用做地线层和电源层，这两个方法究竟哪一个更好？

在考虑这个问题的时候，我们必须知道，无论选择哪一种方法，信号线总要暴露在顶层和底层。运放封装的引脚以及与附近无源元件和过孔（feed through）相连的走线都将暴露在外层。因此，所有的屏蔽效应都不是完美的。如果把电源层和地线层置于印制板的内层，因而可以利用这两层之间分布电容的优点，则是非常优越的办法。

479

把电源层和地线层放在内层的另一个优点是，使信号线位于顶层和底层，因而方便了测试和修改。当必须对埋在内层上的走线进行修改的时候，就一定会赞赏这个优点。

对于四层以上的印制板，一般的规则是，把较高速的信号置于地与电源层之间进行屏蔽，而把较慢速的信号放在外层。

23.3 接地

良好的接地是一种系统级的设计考虑，我们应该在第一次设计概念评审时就把这一考虑纳入产品设计之中。

23.3.1 最重要的规则：地线分离

对电路中的模拟部分和数字部分使用分开的接地，是抑制噪声的最简单和最有效的方法之一。在多层板中，通常会把其中的一层或几层专门用做地线。如果设计者不小心，就会把模拟

① EMI 为电磁干扰，RFI 为射频干扰。——译者注

电路直接连到这些地线层上。在网表中，模拟电路的回流线与数字电路的回流线毕竟属于同一条网线。因此，自动布线程序就会做出相应的响应，把所有的地都连在一起，灾难由此产生。

按照上面的说法（after the fact），我们几乎无法使数模混合电路板上的数字地和模拟地实现分开接地。我们只能把模拟电路中的每一条接地线从电路板上抽出来，然后再连在一起。对于表面贴装的印制板，这将引出一大堆“丛林”似的无源元件和浮空的 IC 引脚。

23.3.2 其他接地规则

- 由于去耦电容和分布电容的原因，地线层和电源层实际上处于同一 AC 电位上。因此，对电源层的隔离也是很重要的。
- 不要把数字层内的电路与模拟层内的电路上下重叠起来（见图 23-2）。应该把模拟电源放置成与模拟地相互重合，把数字电源放置成与数字地相互重合。如果模拟层与数字层在某些部分相互重叠，那么，重叠区域的分布电容将把高速数字噪声耦合到模拟电路。这将破坏电路板中隔离层的作用。 480

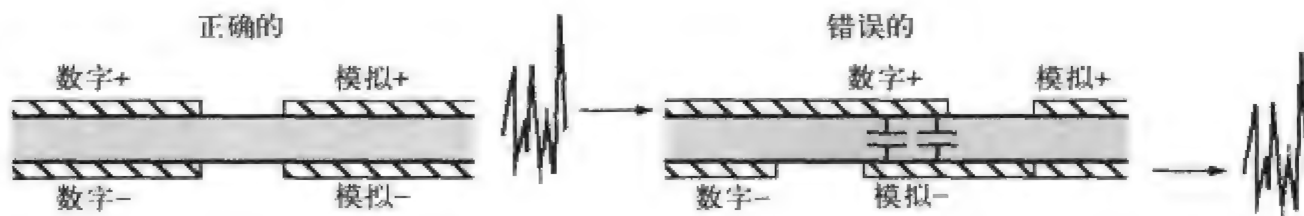


图 23-2 数字层电源与模拟层电源的放置方法

- *分离的地线*（见图 23-3）不是说系统中的各个地在电学上是分离的。系统中的这些地线必须在某一点连在一起，这个接地点最好选择为一个单一的低阻抗连接点。从系统上讲，地线只有一个：在 AC 供电的系统中是电气的安全接地点，在 DC 供电的系统中是电池的地。其他的一切信号都要“流回”到这个地。我们应该养成这样的习惯：把所有需要接地的连线都看成是*回流线*。所有的回流线都应该在某一点连接起来，这个连接点叫系统地。有时候，这个系统地是设备的金属底板。我们必须避免因多次与底板连接而引起地线环流。保证底板上只有一个连接点，是系统设计中最困难的地方。 481
- 如果确实有可能，应该对每一条回流线提供一个独立的插头引线，然后把这些回流线连接到系统地。长期的使用和反复的插拔会引起插头引线接触电阻的增加，所以，有时需要把几条插头引线合并起来作为一条使用。通常的数字电路板有许多走线层和数百甚至数千条网线。一般来说，增加一条网线不太会引起问题，但如果要增加几个插头引线则几乎永远是个问题。如果确实不能增加插头引线，就必须在 PCB 上把两条回流线合并为一条网线，这时的布线需要非常小心。

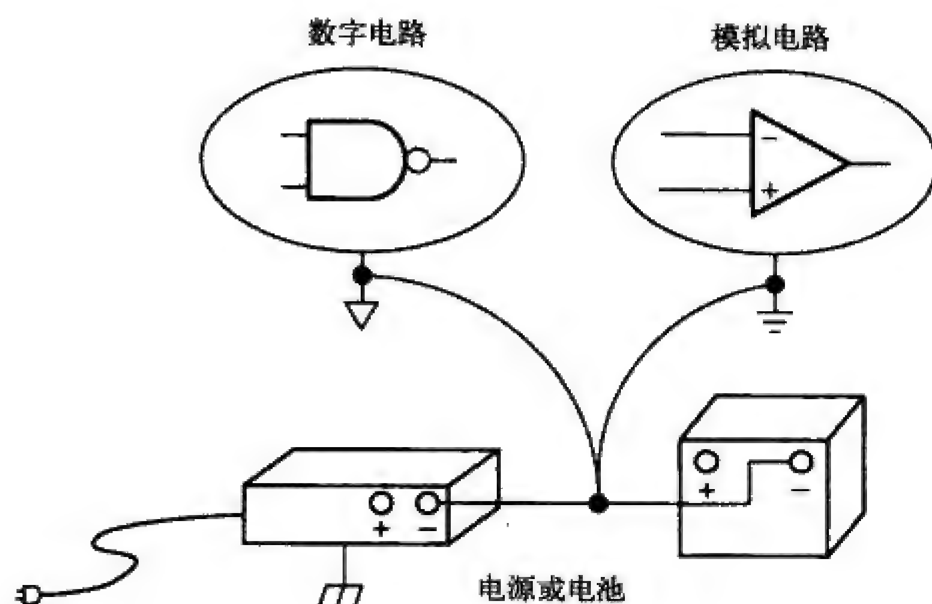


图 23-3 分离的地

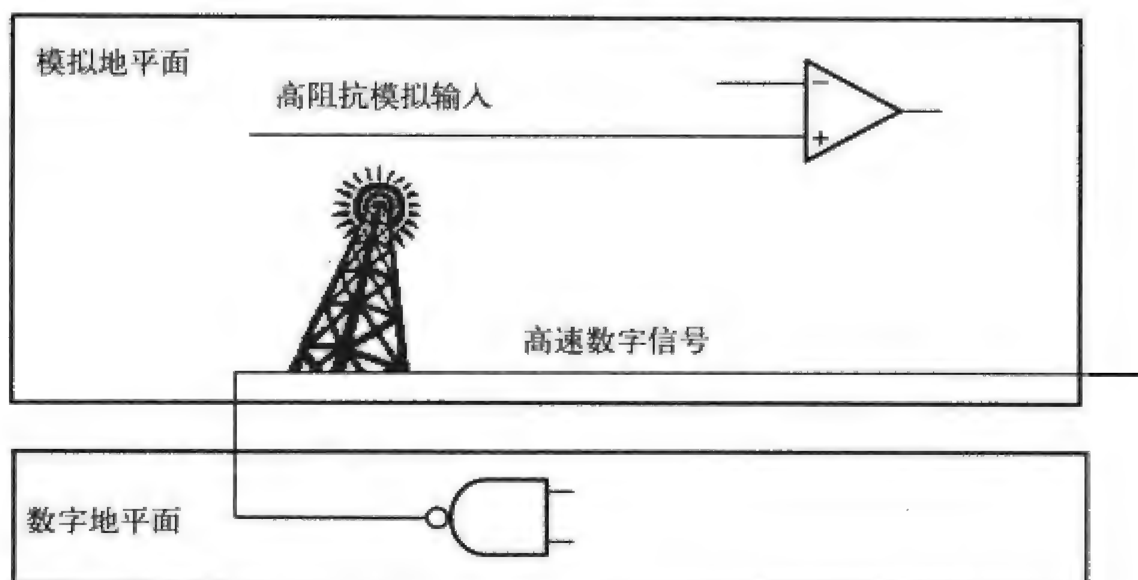


图 23-4 从 PCB 连线发出的广播

- 必须使电路中的数字信号远离模拟部分。如果高速的数字连线紧贴着敏感的模拟部分，那么像层间隔离、使模拟连线短一些或者小心放置无源元件等这些布图规则就都显得没有太大作用。所以，数字信号必须绕开模拟电路而布线，也不可贴近模拟地线层和电源层。如果做不到这一点，设计中就将包含一个如图 23-4 所示那样的新的电路符号：广播天线！大多数数字时钟的频率非常高，以致于信号线与其他平面之间很小一点电容都可以耦合非常大的噪声。我们应该知道，不仅时钟的基频可以引起问题，时钟的高频谐波同样可以引起问题。
- 应该尽量把模拟电路紧贴在印制板的输入输出接插件附近。习惯于大电流 IC 的数字设计者会试图做一条 50 密耳宽[①]、数英寸长的导线连接到模拟电路，他们觉得降低了连线电

① 约合 1.27 毫米。——译者注

阻将有助于摆脱噪声的困扰。但他们实际上所做的，是形成了一个又长又薄的电容，把数字地线层和电源层上的噪声耦合到了运放，使问题变得更糟。

23.3.3 一个良好的布图举例

图 23-5 示出了一种可能的印制板布图。在这个系统中，包括电源在内的所有电路都放在了同一块 PCB 上。图中使用了三对互相隔离的地线层与电源层：一对用于电源电路，一对用于数字电路，一对用于模拟电路。电路板上的数字部分与模拟部分的电源和地的连线仅在电源电路部分合并在一起，而且，这个连接点还紧贴着数字部分和模拟部分。电源线上的高频传导噪声被电感所阻断（用扼流圈）。在这个布图中，设计者甚至把低频模拟电路放在了靠近低速数字电路的一边，从而使高速的数字电路和高速的模拟电路在电路板上被分隔在两个远离的地方。这是一个很好的、很仔细的设计，因此，极有可能成功，只要在后面的设计中使用良好的布图和去耦规则即可。 482~483

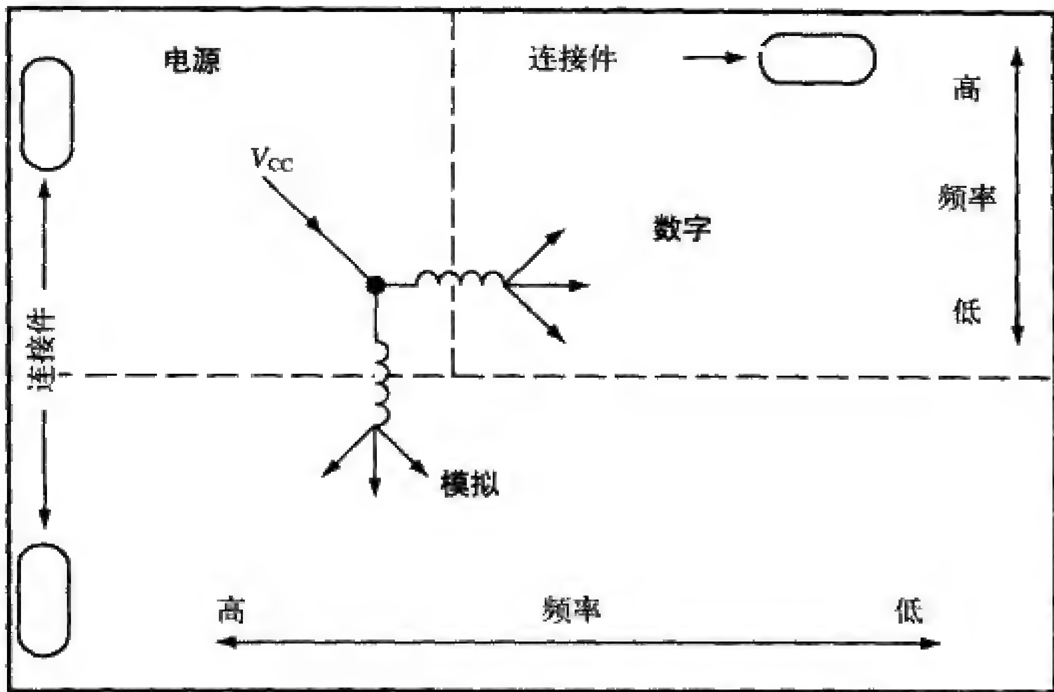


图 23-5 一个仔细的电路板布图

23.3.4 一个明显的例外

有一种情况，我们必须把模拟地和数字地在模拟地平面内合起来，这就是数据转换器。模数和数模转换器（ADC 和 DAC）在被封装成 IC 时，它们的模拟地和数字地是用分开的引脚从封装中引出的。基于前面的讨论，有人也许觉得，应该把其中的数字地引脚连接到数字地，而把模拟地引脚连接到模拟地，但这是不正确的。

模拟地和数字地这两个引脚名字是指 IC 内部的连接，而不是指它们应该连接到哪个地平面。两者都应该连接到模拟地平面。这个连接本来是可以在 IC 内部完成的，但在一般的 IC 内部，由于空间太小而无法获得足够低的阻抗。所以，IC 设计者实际上是希望 IC 的最终使用者

在 IC 的外部提供一个低阻抗的连接。如果不这样做，转换器的性能将会比规定的差。

但有人会怀疑，这样连接之后，转换器的数字部分会把数字开关噪声耦合到模拟的地和电源平面内，因而使电路性能变坏。其实，转换器的设计者已经考虑到了这一点，他们把数字部分设计成没有太大的输出功率，因而降低了开关的瞬态过程。如果转换器不需要驱动很大的扇出，就不会有什么问题。此外，我们务必保证在转换器的数字电源与模拟地之间有恰当的去耦（见 23.4 节）。

23.4 无源元件的频率特性

对模拟设计选择正确的无源元件是非常重要的。在大多数情况下，正确的无源元件与错误的无源元件都同样适合印制板上的焊盘尺寸，但有时不是这样。在设计刚刚开始时，我们就应该仔细考虑无源元件的高频特性，而且从一开始就把正确元件的外形尺寸印制在电路板上。

大多数设计者完全忽略了他们在模拟电路中使用的无源元件的频率限制。无源元件是有一定频率范围的，当无源元件工作在超出这个范围时，可以引起意想不到的问题。也许有人会觉得，这样的说法只适用于高速模拟电路。但应该知道，高频噪声可以通过辐射和传导而进入低速电路，因而也会影响到那里的无源元件。例如，一个简单的运放低通滤波器，完全可以在 RF 频率下变成一个高通滤波器。

484

23.4.1 电阻

电阻的高频特性可以近似地表示为图 23-6 中的电路。

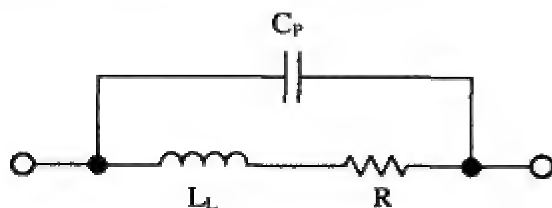


图 23-6 电阻的高频性能

电阻一般有三种类型：线绕、碳质和金属膜。我们不需要太多的想象就能理解线绕电阻为什么可以变成感性的，因为它们是一些用电阻丝绕成的线圈。大多数设计者不知道金属膜电阻的内部构造，它们其实也是一些用金属薄膜绕制的线圈。所以，金属膜电阻在高频下也是感性的。但金属膜电阻的电感比较低，而且 2kΩ 以下的金属膜电阻通常是适合于高频应用的。

电阻两侧的端帽是互相平行的，因而存在相应的电容。通常，电阻的阻值使分布电容有很大的“泄漏”，因而使这个分布电容变得无关紧要。当阻值非常大时，这个电容表现为与电阻的并联，因而降低了电阻在高频下的阻抗。

23.4.2 电容

电容的高频特性被近似地表示为图 23-7 中的电路。在模拟电路中，电容被用做电源去耦和滤波元件。理想电容的电抗可以用下式表示：

$$X_C = \frac{1}{(2\pi fC)} \quad (23\text{-}1)$$

485

式中，X_C为容性电抗，以欧姆（Ω）为单位；f为频率，以赫兹（Hz）为单位；C为电容量，以微法（μF）为单位。

因此，一个 10μF 的电解电容在 10kH 下有 1.6Ω 的电抗，在 100MHz 下有 160μΩ 的电抗，是吗？

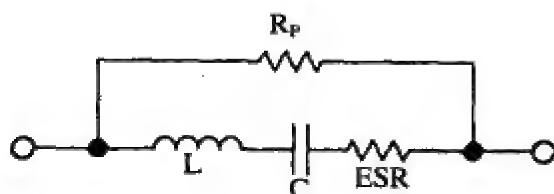


图 23-7　电容的高频特性

在实际使用中，我们从未见过一个 160μΩ 的电解电容。薄膜电容和电解电容都包含一层层互相重叠绕制的材料，这就产生了一个分布电感，但陶瓷电容的自感效应小得多，因而有很高的工作频率。此外，在电容的两个平板之间总有一些漏电流，这表现为一个与电容并联的电阻。在平板内部也存在一定的电阻，这对电感增加了一个串联的分布电阻。电解电容器中的电解质本身不是完全导电的（以便降低漏电流）。这些电阻合在一起便形成了一个等效的串联电阻(ESR)。用做去耦的电容应该是低 ESR 的那种类型，因为任何串联电阻都会降低电容对纹波和噪声的抑制作用。温度的升高会大大增加 ESR，甚至可以永久性地损坏电容。因此，如果把一个铝电解电容放入高温中工作，就不要用低温等级（85°C）的，而应该使用高温等级（105°C）的。

当元件有外引线时，引线本身也增加了分布电感。对于小容量的电容，必须尽可能地缩短引线的长度。分布电感与电容自身的组合可以形成一个谐振电路！假设引线的自感是 8nH/cm（可参阅下面几节），那么，一个带有两条 1cm 引线的 0.01μF 电容将会谐振在 12.5MHz。工程师们在数十年前就知道这个效应了，那时候，他们使用带有外引线的元件设计出了基于真空管的产品。当今天有一位不知晓这一效应的发烧友去修复那些古董似的收音机的时候，那就惨了！

如果把电解电容用于设计，就必须正确辨认电容的极性。电容的正极必须连接到两个 DC 电位中较高的那个电位上。如果对电路中两个电位的正负极性的正确性存在疑虑的话，就应该继续往下做设计计算，直到分辨出两个电位的高低为止，或者搭建一个样机电路。电解电容器极性的不正确可以引起 DC 电流流过电容，在大多数情况下会损坏这个电容，而且也很有可能损坏其余的电路。如果遇到两种极性同时存在的罕见情况，就应该使用一种无极性的电解电容（这种电容是用两个有极性的电解电容串联而成的）。我们总可以在 PCB 上把两个电容串联起来，但要记住，两个容量相同的电容串联后的有效电容减为一半。

486

23.4.3　电感

电感的高频特性被近似地表示在图 23-8 的电路中。电感的感抗用下式来描述：

$$X_L = 2\pi f L \tag{23-2}$$

式中，X_L 为感性电抗，以欧姆（Ω）为单位；f 为频率，以赫兹（Hz）为单位；L 为电感量，以亨利（H）为单位。

因此，一个 10mH 的电感在 10kHz 下有 628Ω 的电抗，在 100MHz 下则升高到 6.28MΩ。是吗？

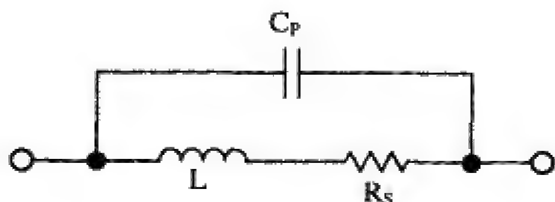


图 23-8　电感的高频性能

但在实际使用中，我们从未见过这样一个有 6.28MΩ 的电感。电感中的分布电阻是容易理解的：电感是用导线绕制的，而导线是有电阻的。不过，分布电容就比较难以想象，但只要把电感中的每一圈导线都看成是与另一圈相互紧挨着的，这就构成了一个电容。这个分布电容把电感的上限频率限制在 1MHz 以下。即使很小的线绕电感也在 10～100MHz 的范围内开始变得效率低下。

487

23.4.4　未曾想到的 PCB 无源元件

除了上面讨论过的那些显而易见的无源元件外，PCB 本身的特性也形成了与前面讨论过的那些元件完全一模一样的元件，只是不那么明显而已。

1. PCB 走线的特性

PCB 布图中的有些图案可以使电路板很容易受到辐射噪声的影响，而好的布图可以降低模拟电路对尽可能多的辐射噪声源的易感性。虽然一定能量等级的 RF 总可以扰乱电路的正常工作，但只要遵循良好的布图技术，正常工作中的电路将永远不会遭遇到这种能量等级的噪声的干扰。

导线天线　印制板的易感性是因为走线的形状或者元件的引线可以形成一个天线。天线理论是一门复杂的学科，远远超出了本书的范围。不过，我们仍然想给出一些基本的要点。

鞭状天线，或称直导体，是一种基本的天线类型。这种天线之所以能工作，是因为一个直导体有分布电感，因而可以将外部信号源的磁通聚集起来。任何一个直导体的阻抗包含了一个电阻性的成分和一个电感性的成分：

$$Z = R + j\omega L \tag{23-3}$$

在 DC 和低频情况下，电阻是主要因素。但随着频率的增加，电感就变得越来越重要。在 1～10kHz 范围内的某处，感性电抗超过了电阻，因而这个导体不再是一个小电阻的连线，而是一个电感。

PCB 上一条连线的电感的计算公式是

$$L(\mu\text{H}) = 0.0002X \times \left[\ln\left(\frac{2X}{W+H}\right) + 0.2235\left(\frac{W+H}{X}\right) + 0.5\right] \tag{23-4}$$

488

式中，X 为导线的长度；W 为导线的宽度，H 为导线的厚度。

这种电感相对来说不受直径的影响，因为电感是随周长的对数而变化的。普通导线和 PCB 连线的电感在每厘米 6～12nH 之间变动。

例如，一条 10cm 的 PCB 连线，每厘米有 57mΩ 的电阻和 8nH 的电感。在 100kHz 下，电感的电抗达到 50mΩ。在频率超过 100kHz 之后，这条连线不再是一个电阻，而已经变成了电感。

鞭状天线有这样一个经验公式：它们的长度大约为接收到信号的 1/20 波长时，就开始耦合相当大的能量，并在 1/4 波长时达到峰值。因此，上面讲到的那条 10cm 导线在频率超过 150MHz 之后就开始变成一条相当好的天线。我们应该知道，虽然数字 PCB 上的时钟发生器也许没有工作在高到 150MHz 的频率下，但时钟信号一般接近方波。而这样的一个方波在 PCB 走线变为有效天线的所有频率范围内都有谐波分量。如果插孔元件被安装成有很长的引线，这些元件的引线就全都变成了天线，尤其是在引线被弯曲之后。

天线的另一个主要类型是环状天线。当把一条直导线弯曲成部分或完整圆环的时候，它的电感量就得以极大增加。电感的增加便降低了导线把辐射信号耦合到电路的频率。

在对此不知情的情况下，大多数数字电路设计者都非常精通于环状天线的理论。他们知道不可以在关键的信号通路上做成环路的样子。可是，有些设计者从未想到过要把高速时钟或复位信号的连线做成环路的样子，却会利用他们的模拟电路布图技术，弄巧成拙地做出了一些环路。用圆环状的导线构成环状天线是很容易看出的，然而还有一种天线则没有这样明显，这就是隙缝天线，它同样是一种非常有效的天线。我们来考察图 23-9 中的三种情况。

489

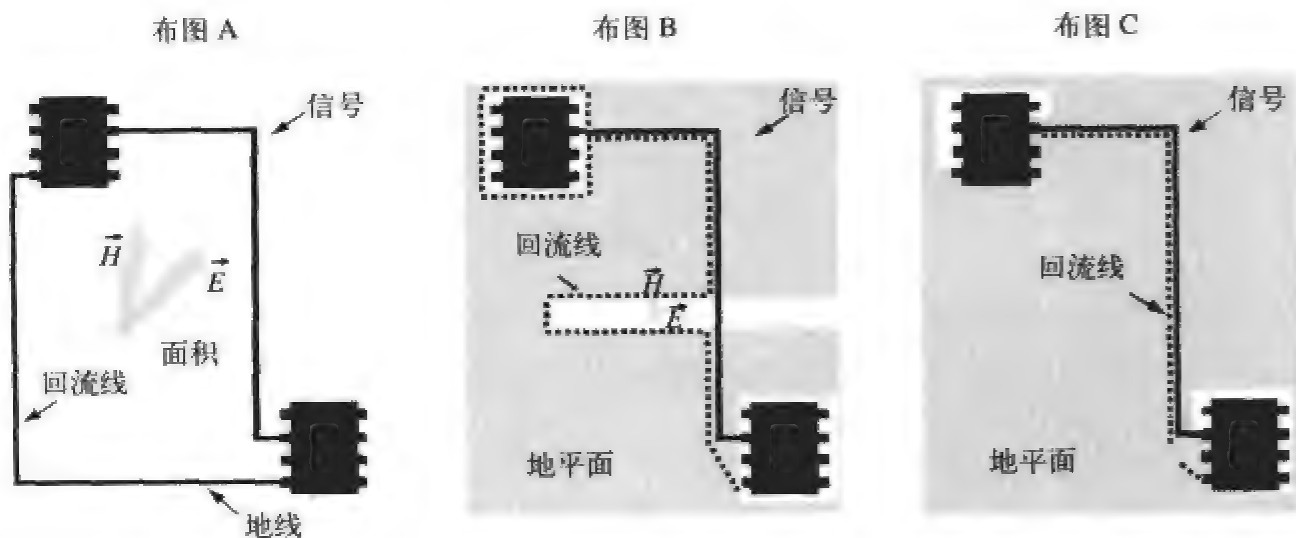


图 23-9 构成环状天线和隙缝天线的电路板布图

布图 A 是一种不好的设计。它完全不用模拟地线平面，因而在地线和信号线之间形成了一个环路。这个环路产生了相互垂直的电场 E 和磁场 H，因而构成了一个基本的环状天线。环状

天线的一个经验公式是，每条支路的长度等于最有效接收波长的一半。但我们还应该记住，即使这个长度等于波长的1/20时，这个环形导线就已经是一个相当有效的环状天线了。

布图B是比较好的设计，但在地线平面中刻去一个带状区域，我们暂时认为这是用做放置信号线的地方。由于信号通路与回流通路之间的差异而形成了一个非常小的隙缝天线。图中为了容纳IC而刻去的那部分则形成了另一个环状天线。

布图C是最好的设计。信号和回流是互相重合的，因而完全消除了环状天线的效应。但仍然可以看到有一个为了容纳IC而刻去的部分，不过，这一部分已经被放置在了离开信号回流通路的地方。

导线的反射　反射与匹配是与环状天线理论密切相关的，但两者也是非常不同的，因而有必要单独讨论。

当PCB的走线以90°拐弯时，就产生反射。这主要是由于导线宽度的改变。在拐弯处的顶点，导线的宽度增加到了原来的1.414倍。这就扰乱了传输线的特性，特别是扰乱了导线的分布电容和自感，并由此产生反射。我们知道，不是所有的PCB连线都可以走成直线的，所以一定会有拐弯的连线。大多数的CAD系统会对走线给予一些圆滑的效果。走线中的直挺挺的90°拐角是从那个用胶带进行PCB布图的年代遗留下来的痕迹。但是，CAD程序的圆滑效应未必一定能使拐直角的走线保持恒定的宽度。图23-10中示出了逐步改进的拐角圆滑技术。只有最后那个样子才保持了恒定的走线宽度，因而使反射最小。现在的大多数CAD程序都支持这些方法，但需要用一点点时间来掌握。

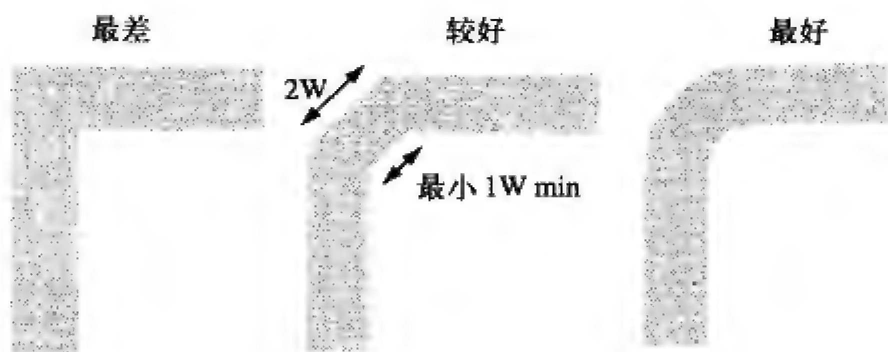


图 23-10　PCB走线的拐角

我们对高级PCB布图工程师有一点建议，那就是，把拐角的圆滑工序留到最后一步，免得眼泪汪汪、怨声不绝。如果不是这样，那么，当我们在布线过程中把连线移来移去的时候，CAD程序会因数值计算而降低运行速度。

2. 走线与平面之间的电容

由铜箔组成的PCB走线在从其他层的导线上方穿过时便形成了电容。当位于两个相邻平面内的两条导线相互交叉时，一般不会产生问题。而两条重合的导线（在不同平面内占用同一布线通道的导线）即形成了一个长而薄的电容。这种电容的计算公式可以用图23-11来表示。

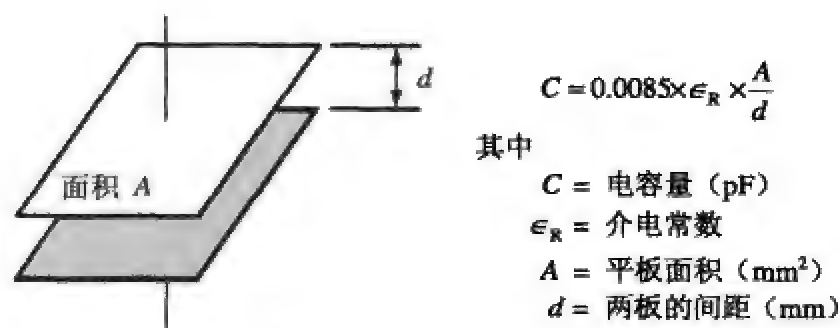


图 23-11 PCB 走线与另一个平面之间的电容计算公式

作为一个举例，我们把这个电容器公式用于下面的走线。

- 四层印制板，信号线布在地线平面的邻近层上。
- 印制板层间厚度是 0.188mm。
- 走线的宽度是 0.75mm。
- 走线的长度是 7.5mm。

FR-4 PCB 材料的ϵ_R典型值为 4.5。由于制造过程中使用的板材的变化，FR-4 印制板的这个数据是不保证的，但应该在 4～5 的范围内。

由公式可以计算出这条走线与地线平面之间的电容大约是 1.1pF。显然，7.5mm 导线的天线效应有极大的破坏性，所以这个例子有点极端。我们现在暂时忽略天线效应。在某些情况下，即使非常小的分布电容，比如 1pF，也是不可接受的。图 23-12 中画出了在运放反相端上的一个 1pF 电容所引起的极大效应。它使频率接近运放带宽极限值时的输出幅度翻了一番。这可以诱使振荡的产生，特别是因为在超过 180MHz 之后，这条导线变成了一个很有效的天线。 492

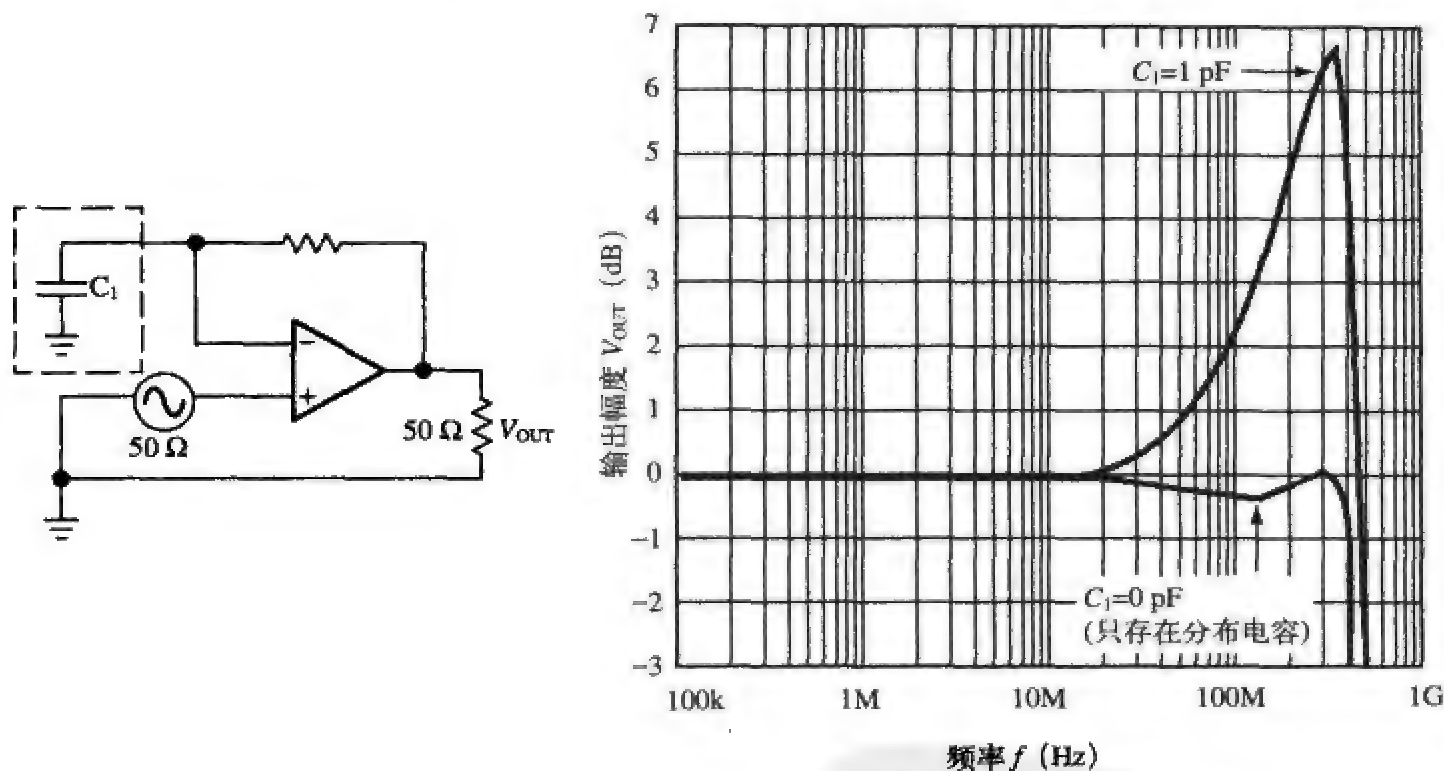


图 23-12 1pF 电容对运放反相输入端的影响

对这个问题有许多种解决办法。最显而易见的方法也许是把这条走线的长度弄短。另一个不是这么明显的方法是改变导线的宽度。我们没有理由说，运放反相端的导线必须用 0.75mm 的宽度，因为这条导线上几乎没有电流流过。如果导线的长度缩短到 2.5mm（缩短到 1/3），而导线的宽度改变为 0.188mm（缩减到 1/4），那么，这个电容就变为 0.1pF，这样一个电容对前面的例子就不那么要紧了。再一个办法是，刻去反相输入端下方的地线平面以及与该地线平面相连的走线。

高增益电路中的运放反相输入端是特别容易振荡的，尤其是在高速运放的情况下。其原因就是输入端上那些不需要的电容。所以，我们必须把输入端上的这个电容降到最小，这就要减小导线的宽度，同时把元件放置得尽量靠近这个输入端。如果这个输入端依然振荡，那也许就要把输入电阻和反馈电阻按比例缩小 1～2 个数量级，以此改变电路的谐振状态。把这些电阻按比例增加，一般不会见效，因为问题还是在电路的阻抗上。如果涉及滤波器元件，那么这些元件也必须按比例修改，以避免影响到电路的滤波特性。如果降低电阻，电路的功耗会增加。

3. 走线之间的电容和电感

PCB 走线不是无限薄的。它们有一定的厚度，这个厚度是用铜箔的盎司数规定的。盎司数越大，铜箔就越厚。如果两条导线并排着走，两者之间就存在容性和感性的耦合（见图 23-13）。关于这些分布元件的计算公式，因为太复杂而没有写在这里，但可以在有关传输线或微带技术的参考文献中找到。

493

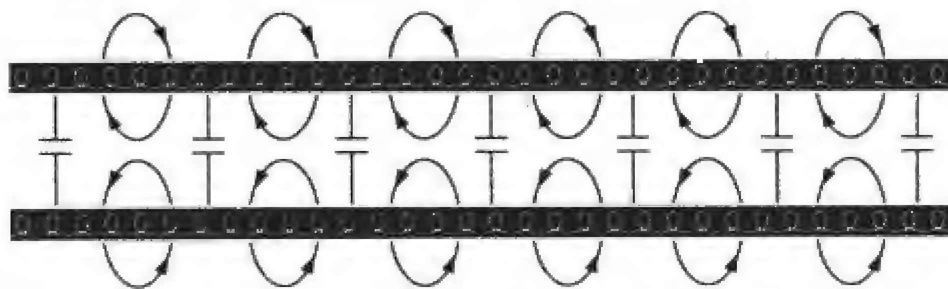


图 23-13 平行信号线之间的耦合

信号线不应该布为相互平行的，除非需要传输线或微带效应的时候。如果必须平行布线，就应该留有至少 3 倍于信号线宽度的间隔。

在模拟设计中，如果固定电阻很大（数兆欧），那么走线之间的电容可以成为问题。运放反相输入端与同相输入端之间的电容可以容易地引起振荡。

4. 通孔的电感

无论什么时候，如果由于布线的制约而必须使用*通孔*（PCB 层间的连接，见图 23-14），那么这样的通孔也就形成了一个分布电感。当直径 d 给定时，一个高度等于 h 的通孔的近似电感量 L 可以用下式计算：

$$L \approx \frac{h}{5} \times \left[1 + \ln\left(\frac{4h}{d}\right)\right] \text{nH} \tag{23-5}$$

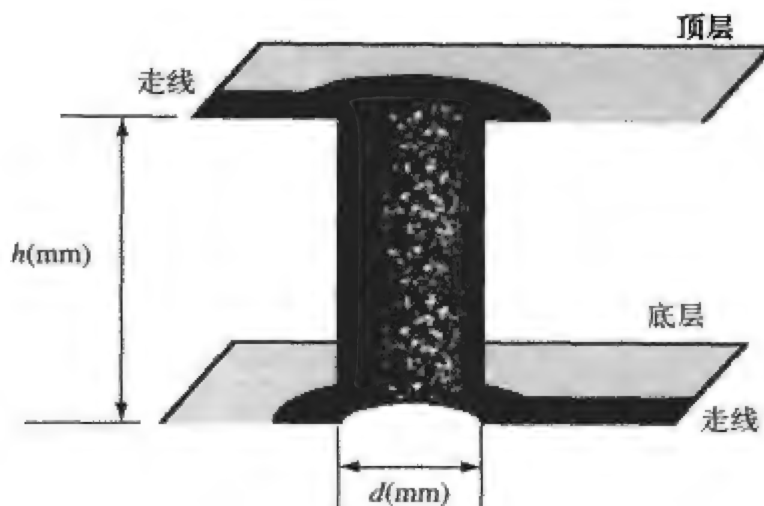


图 23-14 通孔电感的尺寸

例如，当一个 0.4mm 直径的通孔穿过 1.5mm 厚度的 PCB 时，就有 1.1nH 的电感量。

应该知道，通孔的电感与分布电容结合起来可以构成一个谐振电路。通孔的自感小得足以使这种谐振进入千兆赫的范围，但几个电感在串联时是相加的，因而会降低谐振频率。在高速模拟电路中，切勿将多个通孔同时置于一条关键的连线上！另一个需要注意的是，通孔会在地线平面内产生小孔，这有可能引起地线环流。这样的通孔是应该避免的。最好的模拟电路布图方法是把所有的信号线都布在 PCB 的顶层内。 494

5. 残余焊剂的电阻

是的，即使是一块不清洁的电路板也会影响模拟电路的性能。

我们应该知道，如果电路有非常大的电阻（只要数兆欧即可），就需要特别注意电路板的清洗。一块完工的电路板可以受到焊剂或清洗剂残留物的影响。在过去几年中，电子工业界已经与世界上的其他行业联合起来，共同承担起环保的责任。危险的化学品正在从生产线上撤离，这包括那些必须用有机溶剂进行清洗的焊剂。水溶性的焊剂用得越来越普遍，但水本身可以容易地被杂质所污染。这些杂质进而又降低了 PCB 基板的绝缘性能。每当对高阻抗电路板清洗时，至关重要的是务必使用清新的蒸馏水。但有些应用也许要求使用较老式的有机焊剂和溶剂，比如，非常低功率的电池供电设备，其中使用的电阻在数十兆的范围。在确保电路板清洁度方面，没有什么设备可以比得上蒸汽去焊剂机。

23.5 去耦

噪声当然可以通过整个电路板的电源引线和运放的电源引脚而传播到模拟电路的内部。但旁路电容可以为模拟电路提供一种局部的低阻抗电源，用以减少这种噪声耦合。

23.5.1 数字电路：模拟电路的一大问题

为了弄懂模拟电路与数字电路同处一块电路板时所遇到的问题，我们有必要对数字门电路的特性做一说明。

典型的数字电路输出级是由串联在电源与地之间的两个晶体管组成（见图 23-15）。使其中

的一个管子接通并使另一个管子断开，就可以产生逻辑高电平和低电平。因为在这两个状态下总有一个晶体管是断开的，所以，这两个逻辑状态下的功耗都很低，而门电路则静态地处于其中的一个电平上。

495

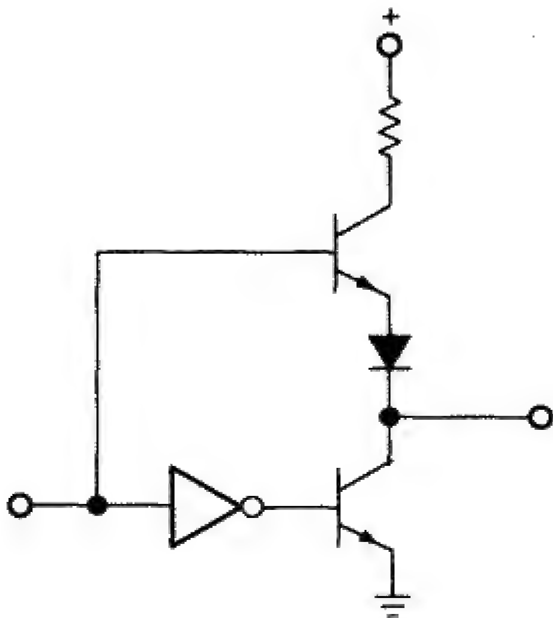


图 23-15　逻辑门的输出结构

每当输出从一个逻辑状态翻转到另一个状态时，电路状态就发生极大的变化。在一段很短的时间内，两个晶体管会同时通导。这个时候，从电源端吸取的电流急剧增加，因为从电源经过两个管子到地是一条低阻抗通路。在功耗急剧上升之后，又快速回落了下来，由此产生了电源电压的一个下跌和相应的一个电流尖峰。这个电流尖峰会辐射射频（RF）能量。在一个数字IC内，可以有数十甚至数百个这样的输出级，所以，由此形成的集结效应可以非常大。

我们无法对这些尖峰的频率进行预测，因为这些频率受到门电路中晶体管传播延迟的影响。而传播延迟又受到制造过程中随机因素的影响。数字开关噪声是宽带噪声，它的谐波分量遍及整个频谱。因此，我们需要一种通用的抑制技术，而不是那种只抑制某个特定频率的技术。

23.5.2　选择正确的电容

496

表 23-2 粗略地给出了几种常用电容类型的最高可用频率。

表 23-2　电容器的推荐最高频率

类　型	最高频率
铝电解	100kHz
钽电解	1MHz
云母	500MHz
陶瓷	1GHz

从表中可以明显看出，钽电解电容对于超过 1MHz 的频率就没有用处了。为了在更高频率下实现有效去耦，就需要使用陶瓷电容。但我们还必须知道和设法避免电容的自谐振，否则，

电容非但没有好处，反而会使问题变得更糟。图 23-16 画出了通常用做旁路的两种电容的典型自谐振特性。这两种电容是 10μF 的钽电解电容和 0.01μF 的陶瓷电容。

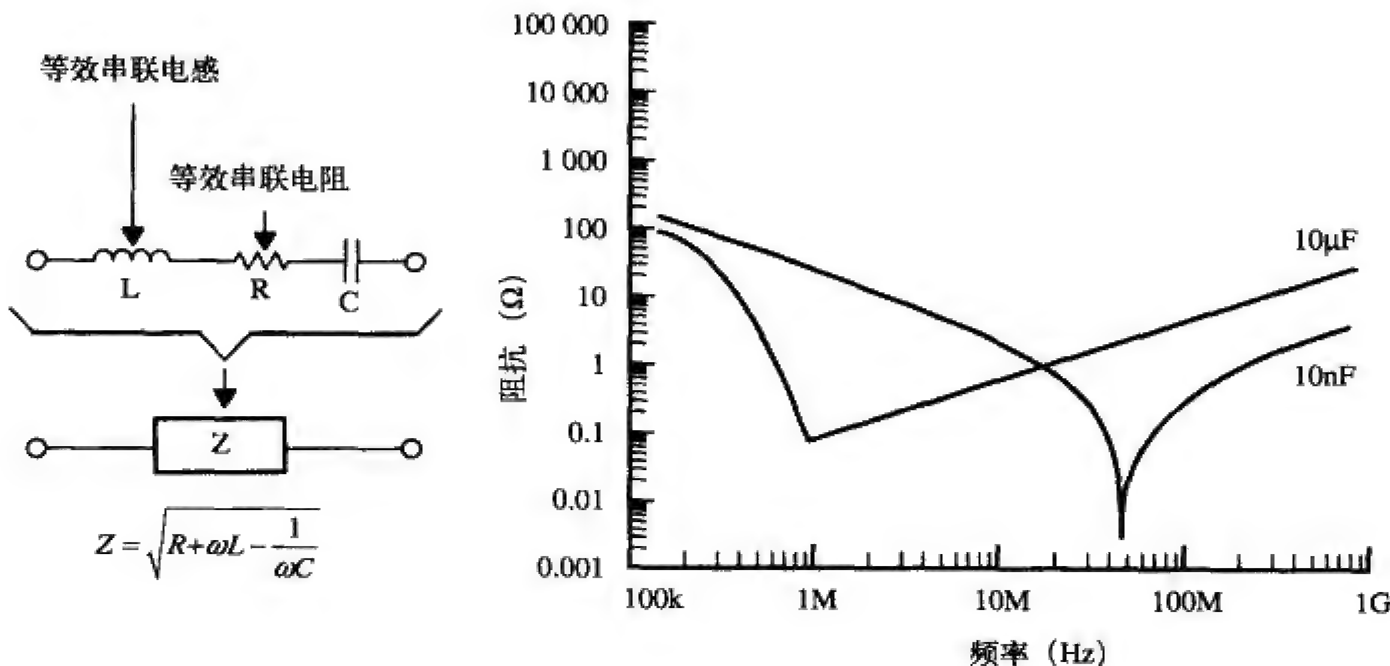


图 23-16 电容的自谐振

这些谐振数据应该被看做是典型值，实际电容器的特性可以因制造商的不同和元件等级的不同而不同。这里重要的是，必须保证电容的自谐振频率高于必须被抑制的噪声的范围。否则，电容将进入感性频率区。

497

不要以为用一个 0.1μF 电容就可以对所有频率实现去耦。在较高的频率下，较小的电容要比较大的电容工作得更有效。当怀疑在较高频率下去耦不好时，可以使用较小的电容，而不是使用较大的电容。

23.5.3 IC 的去耦

对高频噪声去耦的最常用的方法是，用一个或几个电容连接在运放的电源引脚和地引脚之间，但必须尽量缩短这些去耦电容在印制板上的走线长度。如果不是这样，PCB 上的走线就会有很大的自感而抵消了电容的作用。

每个运放封装都必须有自己的去耦电容，无论这个封装里有一个、两个还是四个运放。电容的数值必须认真选择，以抑制电路中实际存在的噪声类型。

对于特别难弄的情况，也许有必要在运放的电源连线中串联一个电感。这个电感是对去耦电容的补充，而去耦电容则是战斗中的第一道防线。这个电感应该加在电容之前，而不是电容之后。

另一个比较便宜的技术是用一个 10～100Ω 范围内的小电阻来代替这个串联电感。这时，这个小电阻就与去耦电容一起组成一个低通滤波器。使用这一技术是有代价的：这个技术将不同程度地降低轨到轨的电压范围，具体的降压幅度则取决于运放功耗的大小。实际上，该电阻与运放一起形成了一个分压器，而此时的运放可以看做一个电阻性的有源元件，并用做分压器

的下面那条支路。这个方法是否可以采用，要看具体的应用。

23.5.4 电路板的去耦

通常，在电路板入口处的电源上有相当大的低频纹波，因而在电源入口处必须使用很大的去耦电容。这个电容主要用来抑制低频纹波，所以，一般使用铝电容或钽电容。在电源输入处增加一个陶瓷电容，可以去除所有可能从其他电路板耦合过来的杂散的高频开关噪声。

498

23.6 输入端和输出端的隔离

许多噪声问题都是由于外部噪声通过传导从输入和输出引脚进入电路所引起的。无源元件在高频下性能的下降，可以使电路对高频噪声的响应变得非常不可预测。

在有些情况下，传导噪声的频率与电路正常的工作频率范围极其不同，当 RF 噪声通过传导进入音频运放电路内部时，就是这样的一个情况。解决这一噪声的方法非常简单，只要使用一个无源的 RC 低通滤波器就足以抑制 RF 噪声，而对音频的影响又可忽略不计。但这里还必须小心。一个低通滤波器在 100～1000 倍于 f_{3dB} 时即失去了它的低通特性。为此，我们也许要用多级串联的方法，以覆盖各个频率范围。如果正是这样，那就应该把最高频率的滤波器放在离噪声源最近的地方。此外，我们还可以用电感或铁氧体磁环来构建噪声抑制滤波网络，用以抑制传导噪声。铁氧体磁环在某个特定的频率之前一直呈现感性，超过这个频率之后即变为电阻性。

通过辐射耦合到模拟电路内部的噪声能量可以是非常有害的，而对此问题的唯一解决方法也许是使电路对辐射能量进行全面的屏蔽。这种屏蔽方法叫做*法拉第笼*（Faraday Cage）。法拉第笼必须精心设计，才可阻止引起问题的噪声频率进入电路。这就意味着，屏蔽罩上的空洞或隙缝一定不能大于欲侵入噪声的波长的 1/20。这可以是一个非常严格的要求。一个比较好的做法是，从开始设计时就从电路板中留出足够的空间，以便在必要时可以增加这样的金属屏蔽罩。如果使用了屏蔽罩，问题一般都非常严重，因而还需要在电路的每一个进出点上增加一个铁氧体磁环。

23.7 封装

运放通常以每封装一个、两个或四个来供货（见图 23-17）。单运放的封装经常包含一些用做其他功能的输入端，比如失调电压的调零。以每封装两个或四个供货的运放只给出反相输入端、同相输入端和输出端。如果需要包含其他的特性，就只能采用单运放封装。我们应该知道，单运放封装上的失调调零引脚还可以用做第二组输入，不过，使用时必须小心。关于此类器件的具体说明，可以参阅相关的数据手册。

499

单运放封装的输出端一般位于输入端的另一侧。这在高频时可以是一个缺点，因为这样会使 PCB 上的走线变长。我们可以使用表面贴装器件来解决这一问题，然后把反馈元件装在电路板的背面。对于双面板，这至少要增加两个通孔，并且要在地线平面内打一个孔。使用双运放封装会更恰当一些，即使第二个运放不用（应该记住对第二个运放要正确端接，具体方法可参

阅 23.7.3 节)。图 23-18 中表示了用做反相运放级时一条导线的不同长度。

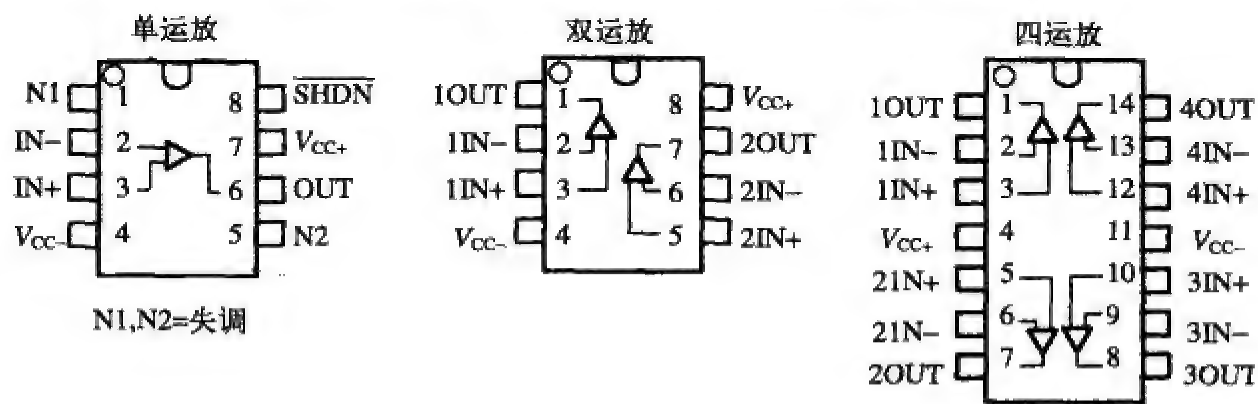


图 23-17 常用运放的引脚图

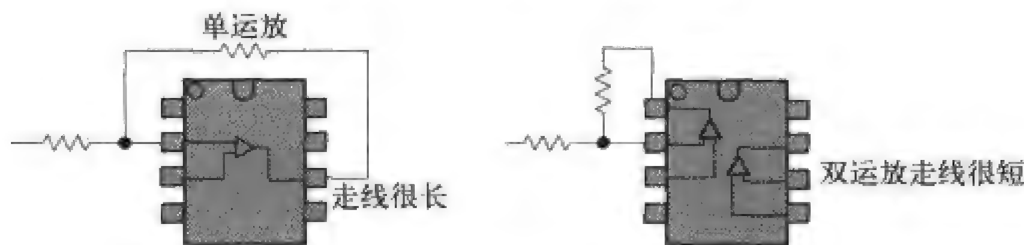


图 23-18 反相运放级中一条导线的长度

对于立体声电路，大家都会使用双运放，而四运放则用于包含许多滤波级的滤波器。但这样做有一个缺点。虽然现代的加工技术可以对同一芯片上的放大器之间提供高度的隔离，但还是存在某些串扰。如果放大器之间的隔离很重要，就应该考虑使用单运放封装。串扰的问题并不限于 IC 内，双运放和四运放封装可以把许多无源元件密集地放在运放的周围。而元件的这种密集放置同样会引起串扰。 500

双运放和四运放封装除了得到元件的高密度之外，还可以提供另外一些优点。放大级一般趋于互为镜像。如果要把若干个相似的放大级布图于 PCB 上，就只需做一次布图，接下来可以用镜像复制的方法完成其他放大级的布图。图 23-19 表示了用这种方法以四运放封装实现四个反相运放级布图的情况。

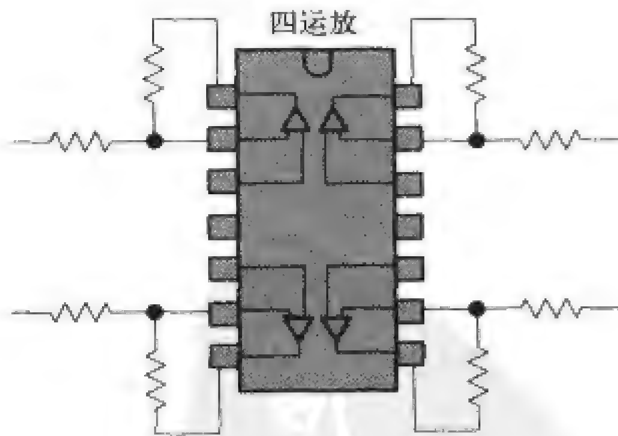


图 23-19 四运放封装的镜像布图

不过，这些图中并没有画出工作时所需的全部连线，尤其是在单电源工作时所必需的半电压发生器。我们可以对图 23-19 中的电路进行修改，把其中的第四个运放用做半电压发生器，这就是图 23-20 中的样子。

501

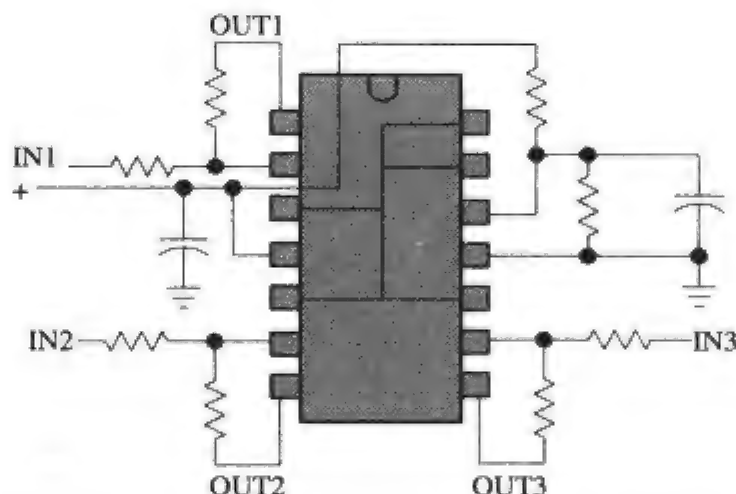


图 23-20 带有半电压发生器的四运放封装的布图

这个例子给出了构成三个独立反相级时实际需要的所有连线。从图中可以看出，半电源的连线可以全部放在 IC 的下面，从而缩短了走线长度。我们并没有把这个布图用做 PCB 推荐布图的意思，而只是表示可以如何来布图。例如，那个用做半电源的运放可以使用四个运放中的任意一个。无源元件可以选择为与封装的引脚间距一样大小。比如，表面贴装的 0402 封装的跨度就等于或小于标准的小外形封装。这就可以为高频应用极大地缩短走线长度。

运放的封装式样有双列直插和小外形两种。运放的引脚间距一直在缩小，正如所有常用的 IC 也一直在缩小那样。引脚间距的缩小是与无源元件尺寸的缩小相辅相成的。电路总体尺寸的缩小减小了分布电感，因而可以进一步提高电路的工作频率。但是，把导线密集地放在一起又增加了容性耦合效应，因而增加了潜在的串扰问题。

23.7.1 插孔的考虑

早先用于运放和其他元件的组装技术是插孔（through hole）。在使用插孔元件时，先将元件的引线弯曲，然后插入并穿过电路板上的小孔，这些小孔也因此被叫做“插孔”。

由于尺寸的原因，插孔元件比较适合那些空间足够大的应用。元件本身往往是比较便宜的，但 PCB 很贵，因为 PCB 制造商必须为元件引线打孔。PCB 主要是机械加工，打孔的数量和使用不同钻头的数量对价格都有很大的影响。

插孔运放的引脚是以 0.1 英寸的网格定位的。许多做 PCB 布图的人喜欢对所有其他的元件都一概使用这个 0.1 英寸的网格。电阻和其他无源元件甚至可以购买到预先弯制成插入 0.1 英寸的网格。有些电解电容的引线甚至使用了 0.025 英寸的网格。

这样的元件尺寸可以引起 PCB 上大量面积的浪费。那些应该理想地紧挨着运放摆放的元件，由于元件之间的互相推挤，也许不得不放在十分之几英寸以外的地方。因此，我们不推荐把插孔电路用于高速模拟电路，也不推荐在靠近高速数字电路的模拟电路中使用插孔的组装方法。

502

有些设计者采用在板上垂直放置电阻的方法，试图以此来克服因电阻而引起的长导线问题。这时，电阻的一条引线被弯成紧贴元件的样子。这在老式的消费类电子产品中是常见的，因为这种方法可以实现较密集的元件摆放，也许还能缩短走线的长度，但这又使每个电阻有了一根几乎 1cm 长、能够辐射信号的引线，而且还有引线自感。

PCB 布图采用插孔方法也有一个优点，那就是插孔本身可以用做贯通线，因而减少了电路中的通孔数量。

23.7.2 表面贴装

在表面贴装电路中，元件的引线不需要插孔。但在自动测试时，也许对每个测试点都要有一个通孔。在使用插孔的电路中，增加几个穿过 PCB 的通孔将永远不会引起什么问题，因为元件的每条引线都要在板上打一个孔。那些习惯于电路板设计时尽量少用通孔的 PCB 布图工程师，现在必须在电路的每个测试点放置一个通孔。这就好像在平整连续的地线平面内做出了一排纽扣状的图案（Swiss cheese），使地线平面失去了许多原本的优点。

幸好，对于“每个测试点一个通孔”的要求，我们有一个近似的变通方法。这就是用每个测试点增加一个测试圆盘的方法来代替通孔。这样，自动测试台就可以从电路板的上方来接触模拟电路。不过，这样测试时还需要一种*蚌壳式测试*（clamshell test）夹具，而它的成本则要大大超出电路板单面测试时的夹具成本。如果有证据说，带有通孔的电路性能将不能被接受的时候，这种蚌壳式测试所高出的费用也就是正当合理了。

在自动测试时，信号与地和电源的连接也许必须通过一个很小的固定电阻来实现。因为只有这样，自动测试台才可测到 IC 上的电源和地线引脚，从而测试其功能。

23.7.3 未用部分的连接

在许多运放设计中，会有一个或几个运放没有用到。如果真是这样，那么未用的运放必须被正确端接。不正确的端接可以引起较大的功耗、较大的热量，并引起同一封装中其他运放的较大噪声。如果运放的未用部分连接成像图 23-21 中*更好的*一边所示的那样，就可以比较容易地在以后的设计修改中得以使用。 503



图 23-21 未用运放的正确端接

23.8 小结

在设计模拟电路 PCB 时，我们应该记住下面这些要点。

23.8.1 一般的要点

- 把 PCB 看做一个设计元件。
- 知道并理解电路将会遇到的噪声类型。
- 做出电路初样。

23.8.2 电路板结构

- 使用高品质的板材，例如 FR-4。
- 多层板要比双面板优出 20dB。
- 对模拟与数字部分使用分离的、互不重叠的地线平面和电源平面。
- 把电源和地线平面放在板的内层，不要放在外层。

23.8.3 元件

- 了解导线和其他无源元件的频率范围。
- 在高速电路中，切勿将插孔无源元件垂直安装。
- 高速模拟电路要用表面贴装。
- 走线应尽量短。
- 如果是长导线，应该用窄的。
- 对未使用的运放，采用正确的端接方法。

504

23.8.4 布线

- 把模拟电路放置在靠近电路板电源插头的地方。
- 切勿将数字走线穿过板上的模拟部分，或者反过来，也不要将模拟走线穿过板上的数字部分。
- 连接到运放反相输入端的走线必须尽量短。
- 切勿使连接到运放反相和同相输入端的两条走线有比较长的平行部分。
- 尽量避免使用通孔，但由于通孔的自感很小，所以少量的通孔不会产生什么问题。
- 不要把线走成直角，只要有可能，就应该使用圆弧形走线。

23.8.5 旁路

- 使用正确的电容种类，以抑制传导频率范围内的噪声。
- 在电源输入插头处使用钽电容，以滤除电源纹波。
- 在电源输入插头处使用陶瓷电容，以滤除高频传导噪声。
- 在每个运放 IC 封装的电源连接处使用陶瓷电容。也许要使用多个电容，以覆盖各个不同的频率范围。
- 如果出现振荡，换用较小的电容，而不是较大的电容。

- 在难对付的情况下，在电源线中使用串联电感或电阻。
- 只在模拟电源与模拟回流线之间进行旁路，绝对不要把旁路电容与数字回流线相连。 505

参考文献

1. Bryant, James. (2002). "Ask the Applications Engineer –10."*Analog Devices*, Analog Dialog 30th Anniversary Issue.

2. Hahn, Andy. (2000). *High-Speed Operatonal Amplifieer Layout Made Easy*, SLOA046.Dallas: Texas Instruments. 506



第 24 章　低压运放电路的设计

Ron Mancini

24.1　引言

从某个方面看，电压就像水：只有到了供应不足的时候，才体会到它的价值。低电压系统（在这里被定义为低于 5V 的单电源）将引导我们如何来看待电压。我们不是第一批理解到电压是如此宝贵的电子工程师，调音台的设计工程师们早在 20 年以前就发现了电压与动态范围之间的关系。他们需要更大的动态范围以满足客户的要求，他们不是把运放用在推荐的工作电压下，而是用到了完全极限的电压状态。因为只有这样，他们才能从运放再挤出数分贝的动态范围。这些工程师们情愿承担相当大的风险，把运放运行到满极限的电压，是因为他们的客户要求更大的动态范围。这个故事的意思是说，动态范围是一个重要参数，而电源电压是与动态范围直接相关的。

知道如何来获得和使用最大的动态范围和输入输出电压范围，是获得低电压设计成功的关键所在。我们将在下面仔细研究这几个方面的问题，而现在来对运放的历史做一回顾，也许是很有用的。知道运放是如何演化到今天的奇迹是非常有意思的，而且也可以使设计者对实际低电压设计中遇到的系统级问题有更深入的了解。

当电源曾经是±15V 的时候，运放的输出电压摆幅看来并不重要。对于这样的 30V 电源电压，一般的电路设计者可以允许在输出电压摆幅的两侧各牺牲 3V 电压（这是由于晶体管的饱和与截止）。运放中的晶体管需要足够的电压才能维持正确的工作。因此，从 30V 中损失大约 6V 的电压，有什么可担心的呢？此外，输入晶体管还需要基极偏压，所以，30V 的运放经常只能提供 24V 或以下的共模输入电压范围。这些数据都取自 μA741 的数据手册，μA741（大约在 1969 年前后面世）是第一个有内部补偿的运放，因而被大家所普遍采用。

507

接下来的一代运放 LM324 比 μA741 有更好的动态范围性能。当以 30V 电源工作时，LM324 的输出电压摆幅是 26V，而共模输入电压范围是 28.5V。LM324 曾经是一大新闻，因为它被指定为可以用 5V 电源工作。当 V_{CC} = 5V 时，LM324 的输出电压摆幅为 3.48V，但这给早期的低电压电路设计者提出了一个难题，因为这个输出电压摆幅仍然小于当时的大多数模数转换器（ADC）的输入电压范围。因为只有当输入电压充满了 ADC 输入电压范围的时候，才能得到 ADC 的满幅动态范围。LM324 的输入电压共模范围是从 0 ～V_{CC} − 1.5V，所以，这个运放至少可以与连接到电源低端电压上的传感器一起使用，如果传感器的输出电压中没有 AC 成分的话。

运放接下来的改进产品是 LM10，因为它可以用 1.1V 电源工作。这个运放的出现几乎是茶余饭后的事，因为当时尚没有这样的迫切要求。它的出色的设计者 Robert J. Widlar 曾经写道：

“IC 运放已经达到了某种成熟的程度，因而看来不再有改善性能的迫切需求了。”是的，在 1978 年的时候，对低电压运放确实没有任何迫切的要求，因为便携式产品（便携式是指电池供电的应用，因而几乎全是单电源的）只是到了 20 世纪 80 年代末和 90 年代初才开始变得时尚起来。

蜂窝电话、计算器和便携式仪器开辟了低电压运放的市场（这里不是指新的电池技术）。当便携式概念变得流行之后，对低电压运放的需求随之增加。然而，不断增长的需求并没有培育起致力于低电压 IC 设计的新公司。与之相反，当时已有的 IC 制造商只是在它们的产品目录中公布了几个单电源运放产品。这些运放，比如 LM324，可以用低电压工作，但它们的输入共模电压范围和输出电压摆幅则严重不足。电路设计者只能勉强地使用这一代运放，并企盼更好产品的到来。嗨，现在有了更好的东西啦！

接下来的新一代低电压运放具有好得多的性能。TLV278X 以 1.8～3.6V 范围内的电源工作，而且有 1.63V 的输出电压摆幅(当电源电压为 1.8V 时)，它的输入共模电压范围可以从−0.2～2V。另一个 TLV240X 运放系列以 2.5～3.6V 的电源电压范围工作，在 2.7V 的电源电压下有 2.35V 的输出电压摆幅。此外，当工作在 2.7V 电源电压时，它的输入共模电压范围可以从−0.1～7.7V[①]。如果以它们的长处来评估的话，这些新一代运放确实大大超过了以前的运放（这些长处是指新运放的扩展了的输出电压摆幅和输入共模电压范围）。

508

最新的运放可以用来设计更精确和更成本有效的电子产品，但有一个问题它们还没有解决。低电压应用在这里被定义为单电源应用，而在单电源设计中，运放的输入电压和输出电压都是以电源电压的一半（$V_{CC}/2$）为参照的。遗憾的是，大多数传感器并不是连接到电源电压中点上的，因为在绝大多数情况下，这种做法还需要除了 V_{CC} 和地之外的第三条连线。而如果改为在传感器一边产生 $V_{CC}/2$ 电压的话，也无助于问题的解决（可以省一条线），因为我们无法保证传感器一边的那个中间电压完全等于运放电源的一半（其结果是，由于参照电位的不同而产生了不确定的误差）。因此，当单电源设计中的传感器的参照电压不等于电源中点电位时，参照电压即与传感器的电压一同被放大。

设计单电源运放电路的一个技巧是，使用外部偏压来剥离这个参照电位或将它调零。在对带有偏压的运放电路进行设计时，一般需要使用一种交互式的试探法，这就是，设计者先假设使用某种电路结构，再求解电路方程，然后改变电路结构。设计者必须重复这一过程，才能找出答案。我们在后面将给出一种一次解决问题的技术。

24.2 动态范围

对运放定义 DR（动态范围）是极其困难的，所以我们先从 DAC 开始。DAC 的 DR 被定义为 DAC 可以产生的最大输出电压与最小输出电压（最低位，即 1 个 LSB）之比。动态范围一般以分贝（dB）为单位，并用式（24-1）表示：

① 这里的 7.7V 有点偏高，会影响输入级工作。 ——译者注

509

$$\text{DR} = 20\lg\left(\frac{V_{\text{OUT(MAX)}}}{V_{\text{OUT(MIN)}}}\right) \tag{24-1}$$

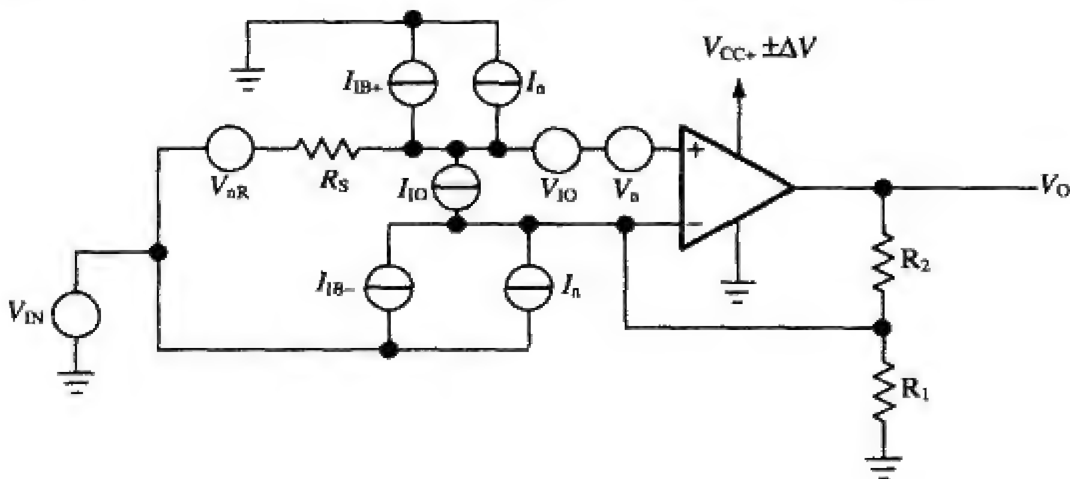
我们可以对运放使用同样的 DR 定义，其中的最大输出电压摆幅等于 V_{OUTMAX}。这个输出电压摆幅被定义为运放可以达到的最大输出电压 V_{OH} 减去运放可以达到的最小输出电压 V_{OL}。V_{OH} 和 V_{OL} 可以容易地从运放的数据手册中找到。通常，V_{OH} 和 V_{OL} 分别是确保的最大和最小参数。这样就可得到式（24-2）：

$$V_{\text{OUT(MAX)}} = V_{\text{OH(MIN)}} - V_{\text{OL(MAX)}} \tag{24-2}$$

式（24-2）可以用来说明电源电压对 DR 的限制。$V_{\text{OH(MIN)}}$是正电源电压减去上面那个输出晶体管的压降，因此，$V_{\text{OH(MIN)}}$与正电源电压成正比。对于任何一个运放，输出电压的摆幅总是与电源电压成正比，因此，运放的 DR 也是与电源电压成正比。

初一想，有人可能以为，运放可以给出的最小输出电压是零，因此，基于这一假设的自然而然的结论是，DR 等于无穷大。不过，这是永远达不到的，因为运放和外部电路的不完美性一定会使运放的最小输出电压大于零。$V_{\text{OUT(MIN)}}$实际上是由一连串的误差项确定的。这些误差项包括运放的内部噪声 V_n 和 I_n、外部电阻的噪声 V_{nR}、电源抑制比 k_{SVR}、电压失调 V_{IO}、电流失调 I_{IO}、共模抑制比 CMRR 和闭环增益 G。这些误差项中的每一项都被折合到运放的输入端上，

510 所以，这些误差项必须乘以闭环增益之后，才能折合到输出端上（见图 24-1）。



24-1 运放的误差来源

式（24-3）考虑到了所有这些误差来源。在这个等式中，误差来源被乘以运放的闭环增益，因而被折合到了运放的输出端上：

$$V_{\text{OUT(MIN)}} = G_{\text{CL}}\left(V_{\text{IO}} + I_{\text{IO}}R_S + \alpha V_{\text{IO}} + \frac{V_{\text{IN}} + I_{\text{IB}}R_P}{\text{CMRR}} + \frac{\Delta V}{k_{\text{SVR}}} + V_n + I_n R_{\text{EQ}} + I_{nR}R\right) \tag{24-3}$$

因此，式（24-4）给出了运放能够达到的最大 DR：

$$\text{DR}=20\lg\left(\frac{V_{\text{OH(MIN)}} - V_{\text{OL(MAX)}}}{V_{\text{OUT(MIN)}}}\right) = 20\lg\frac{V_{\text{OUT(MAX)}}}{V_{\text{OUT(MIN)}}} \tag{24-4}$$

这些误差项之和降低了 DR 的值。于是，我们可以正确地得出结论说，电源电压和运放的选择（运放的选择确定了误差的大小）这两者确定了运放的 DR。式（24-3）中的前两项是 DC 误差项，因此，这两项可以用几种方法来调零（这里暂不讨论调零的方法）。输入失调电流和输入偏流这两个误差项，对于以前的 IC 是两个主要因素，但今天的工艺技术已经使它们变得无关紧要了（见表 24-1）。

表 24-1 运放误差项的比较

参数	LM324	TLV278X	TLV240X	单位
V_{IO}	9	1.5	4.5	mV
αV_{IO}	无此规范	8	3	μV
I_{IB}	500 000	100	350	pA
I_{IO}	50 000	100	300	pA
CMRR	50	50	65	dB
k_{SVR}	65	70	100	dB
V_n	无此规范	18（1kHz）	500（100Hz）	nV/(Hz)$^{1/2}$
I_n	无此规范	0.9（1kHz）	8（100Hz）	fA/(Hz)$^{1/2}$

表 24-1 中的数据表明，较老式的低电压运放的 DR 达不到由新工艺制造的运放的 DR。 511

24.3 信噪比

噪声设定了系统能够处理的信息或信号的最低限度。放大器、接收机或其他器件的辨别信号的能力被噪声所减弱。混入输入信号中的噪声、放大器产生的噪声、电阻噪声和电源噪声最终确定了可以被恢复和测量的信号的大小。

噪声是在一段时间内随机变化的，所以我们无法用信号或噪声的瞬时值来正确地描述这种随机变化的性质。为此，我们使用很长一段时间内的平均值（均方根值，即 rms）来描述这类信号和噪声。信噪比 SNR 在最初确立时，是为了对包含噪声的信号的品质进行度量。当时的这个 SNR 是指功率之比，而且是定义在电路的输出端上。我们今天所感兴趣的 SNR 是电压的比率，这是因为阻抗是恒定的。同时，我们把 SNR 定义在了运放的输入端上。这个意思是说，所有的噪声电压，包括电阻的噪声电压，必须折合成运放输入端上的 rms 电压。这个 SNR 由式（24-5）给出：

$$SNR = 20\lg\left(\frac{V_{SIGNAL}}{V_{NOISE}}\right) \tag{24-5}$$

信号是由传感器产生的。传感器是一个能够感出被测变量的变化并把这个变化转变为电压变化的器件。但传感器同时也把周围实际环境中的另外一些变化转换成了与信号混在一起的噪声电压。由传感器周围实际环境所产生的噪声，除非它的性质被完全了解，是几乎无法与传感器信号分离的。此外，当把传感器与电子电路相连时，连接用的电缆会拾取噪声。有些传感器，比如热电偶，也可以从接插件的触点上拾取噪声。所以，当信号进入电路的时候，从来也没有

干净过。在前一节中，我们已经把运放自己产生的噪声确定为 V_n、I_nR_{EQ}、$I_{nR}R$ 和 $\Delta V/k_{SVR}$，这些噪声也是要加到信号上的。

传感器的输出电压摆幅一般非常小，只能被转换器转换成最低的几位，因此就要求噪声电压比 LSB 小很多。我们来考虑一个具有 10mV 摆幅的温度传感器。如果把这个传感器的输出电压摆幅看成等于 ADC 的满度输入电压 FSV，那么 ADC 的 LSB 就会变得非常小。式 (24-6) 表示了一个 12 位 (N) ADC 的这样一个 LSB：

512

$$\text{LSB} = \frac{\text{FSV}}{2^N} = \frac{10\text{ mV}}{2^{12}} = \frac{10\text{ mV}}{4096} = 2.44\ \mu\text{V} \tag{24-6}$$

所以，用于这一应用的运放必须是一个噪声非常低的运放，因为一个具有 $20\text{nV/(Hz)}^{1/2}$ 等效输入噪声电压和 4MHz 带宽的运放就将贡献 40μV 的噪声。这样大的一个噪声贡献告诉我们，为什么在某些电子系统的输入级中需要大量的滤波和“最佳”的最窄带宽。如果还存在电源噪声，那么电源噪声中的一部分还可以通过运放到达它的输入端。电源噪声应该除以电源抑制比，这可以写为式 (24-7)，其中的 k_{SVR} 为 60dB，但电源噪声中总是有一些残余成分可以到达运放输入端。

$$V_{PS(INPUT)} = \frac{V_{PS}}{k_{SVR}} = \frac{10\text{ mV}}{1\,000} = 10\ \mu\text{V} \tag{24-7}$$

24.4 输入共模范围

许多年以前，运放的输入共模电压范围 V_{ICR} 未能把电源电压包含在内。那时，最好的 V_{ICR} 是 $V_{CC} + |V_{EE}| - 6\text{V}$，当输入电压趋近 V_{ICR} 时便出现失真。如果输入电压超过电源电压，输出级也许会反相（有时会锁定在反相状态而使电路失控），或者 IC 会自毁。那时的绝大多数传感器是连接到地 (0V) 的，因为接地很容易，而且分裂电源运放的输入也是以地为参照的。在传感器接地的分裂电源应用中，锁定或自毁的现象是不太会发生的。

在特殊情况下，传感器会连接到电源（一般是连接到 V_{CC}，那是为了感测电源电流）或其他电压上。在这些特殊情况下，我们需要在分裂电源电路中另加一个偏置电路，以使输入电压的摆幅保持在 V_{ICR} 以内。利用偏置电路并结合使用外部元件，可以去除因传感器与电源电压相连而产生的影响。

513

许多低压运放的输入信号来自与电源电压相连的传感器，如图 24-2 所示[①]。

当 $V_1 = 0$ 以及 V_2 为传感器输入时，这个运放必须能处理低到 0V 的输入电压。而且，传感器电压可以是 AC 的，所以，传感器的电压会围绕地电位上下摆动，或者说，传感器的电压可以降到电源的低端电压以下。这个情况就要求运放的 V_{ICR} 能够超出电源电压的范围。所以，如果要对连接到电源电压上的传感器进行处理，低压运放就必须具有轨到轨输入 (RRI) 电压范围的能力。

① 这个电源电压是指地电位。——译者注

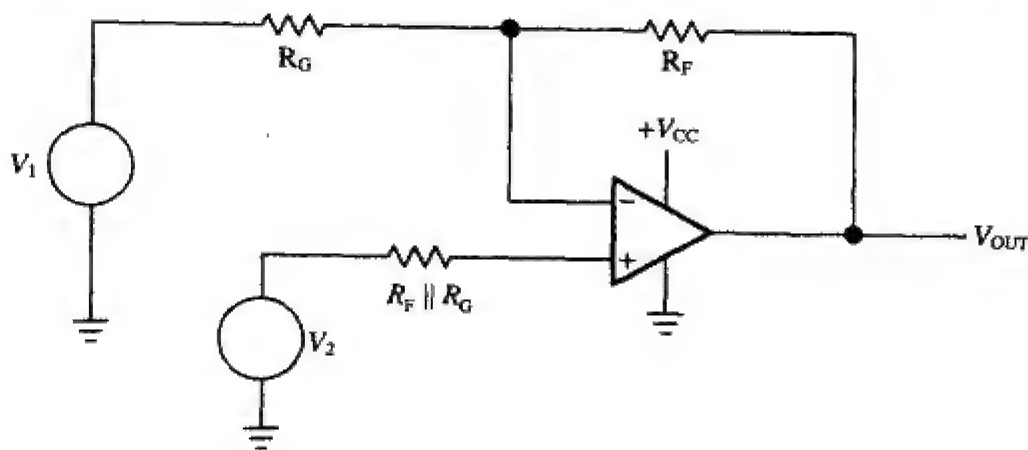


图 24-2 同相运放

当输入电压连接到地而且输入电压的摆幅非常小的时候，像 LM324 这样的标准运放就足够了。从图 24-3 可以看出，两个 pnp 输入晶体管是用一个射极电流源偏置的。如果把正输入端接地[①]，那么仍有偏流在流动，晶体管也仍然处于有源区。如果两个输入晶体管是经过了仔细挑选而可以在很小的集基结反向偏置下工作，那么，输入电压可以变到略微低于地电位（TLV278X 是-200mV）而运放仍然能正确工作[②]。不过，这个电路是以单向工作的，因为当输入电压接近正电源电压的时候，射极电流源和输入管都将被切断。这种类型的电路不能提供轨到轨的操作，但确实可以提供轨到（V_{CC} − 1.5V）的操作。

514

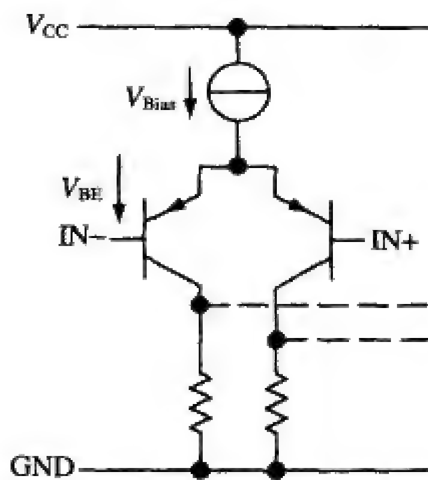


图 24-3 一个非 RRI 运放的输入电路

用 npn 作为输入级的运放有相似的工作方式，不过是围绕正电源电压工作的。它可以对接近 V_{CC} 的输入电压进行放大，也许还可以略微高于 V_{CC}，但在接近地电位 1.5V 的范围内则不能工作。解决这一问题的方法是使用两个并行的输入电路，如图 24-4 所示。

① 此时的负输入端也应处于地电位。——译者注

② 此时的集基结不是反偏，而是正偏，但由于是略微正偏，V_{CE} 仍然小于零，所以输入管仍能工作，此时的工作点已经离开恒流区而进入了所谓的“三极管”区。——译者注

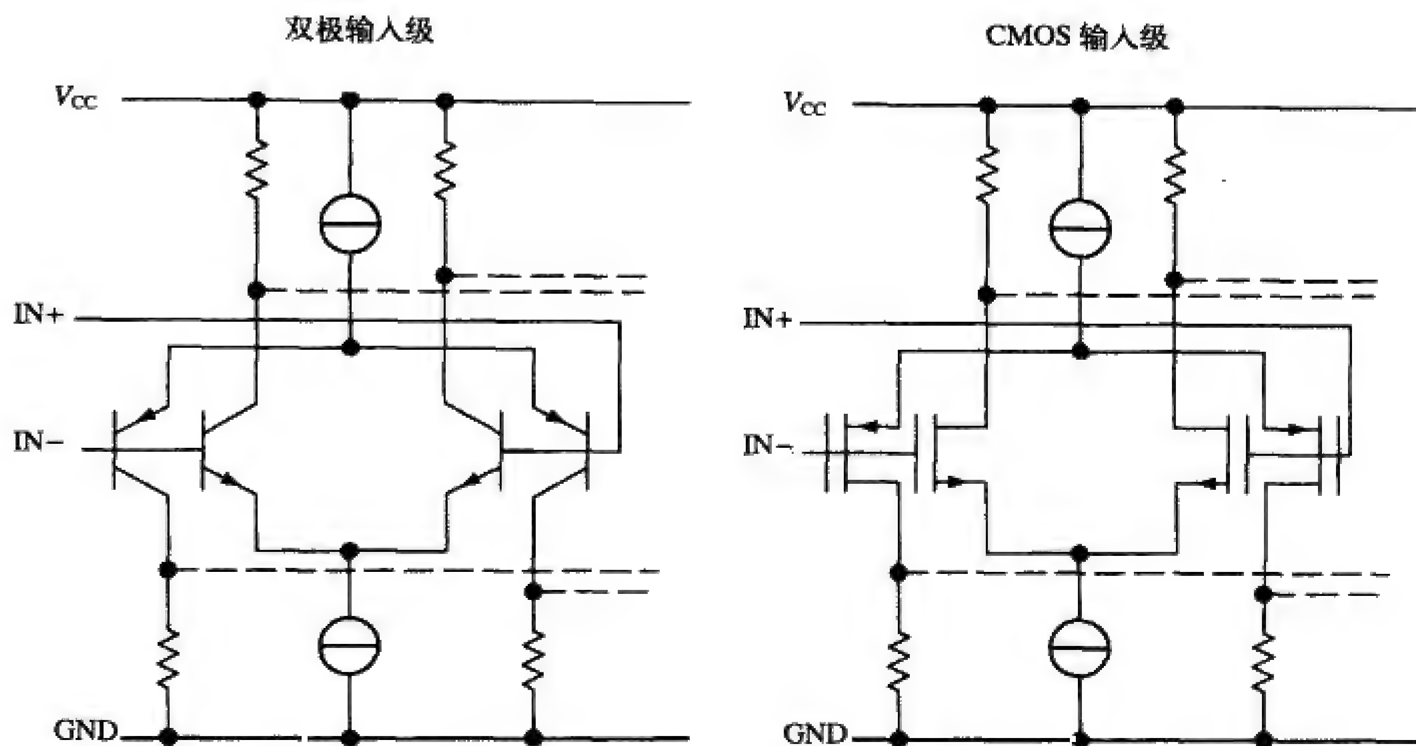


图 24-4 一个 RRI 运放的输入电路

RRI 运放通常有并行的输入级。在 RRI 运放的输入级中同时使用了 pnp 和 npn 的差分放大器，因此，RRI 运放可以工作在电源电压范围以上和以下。如图 24-4 所示，并行的输入级可以用双极或 CMOS 工艺制造。

515

这种输入级有三个工作区域。当输入电压从大约-0.2V 变到 1V 时，pnp 差分放大器处于工作状态，而 npn 差分放大器是截止的。当输入电压范围从大约 1V 变到（V_{CC} − 1V）时，npn 和 pnp 这两个差分放大器同时工作。当输入电压范围从大约（V_{CC} − 1V）变到（V_{CC} + 0.2V）时，npn 差分放大器处于工作状态，而 pnp 差分放大器处于截止状态。包含了互补的差分输入放大级之后，可以使 V_{ICR} 超过电源电压的限制，但付出的代价是输入偏流、输入失调电压和失真都会增大。图 24-5 和图 24-6 画出了输入偏流和输入失调电压与输入共模电压之间的关系曲线。

当两个晶体管同时流过电流时，输入偏流趋于相互抵消，所以在 1～4V 的输入电压范围内，偏流极小，即使运放是用双极晶体管制造时也如此。在这个范围以上，pnp 差分放大器被截止，显示出了 npn 管的全部偏流要求。在这个范围以下，出现了同样的情况，但这时的 npn 差分放大级进入截止区。从图中可以看出，pnp 的偏流要比 npn 的偏流大很多。这是我们所预料的，因为 npn 晶体管比 pnp 晶体管有较好的增益特性[①]。从图中还可以看出，npn 和 pnp 晶体管的基射极电压匹配得非常好，因为在共模输入电压的两侧区域内的输入失调电压几乎相同。

516

① 基极偏流等于集电极电流除以 β。——译者注

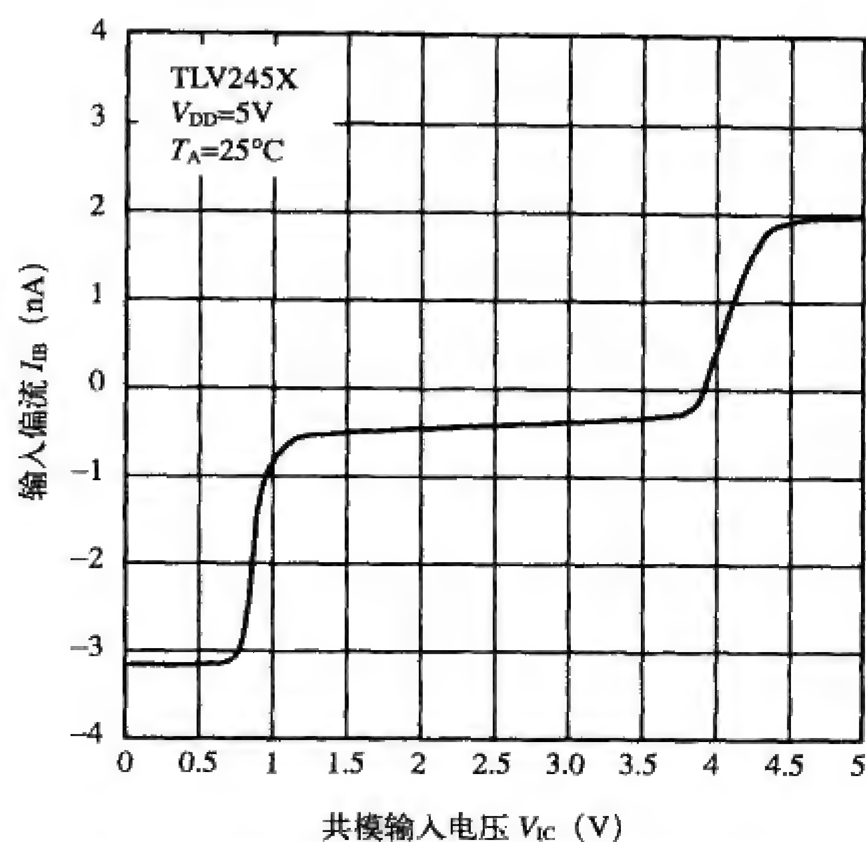


图 24-5 输入偏流随输入共模电压的变化曲线

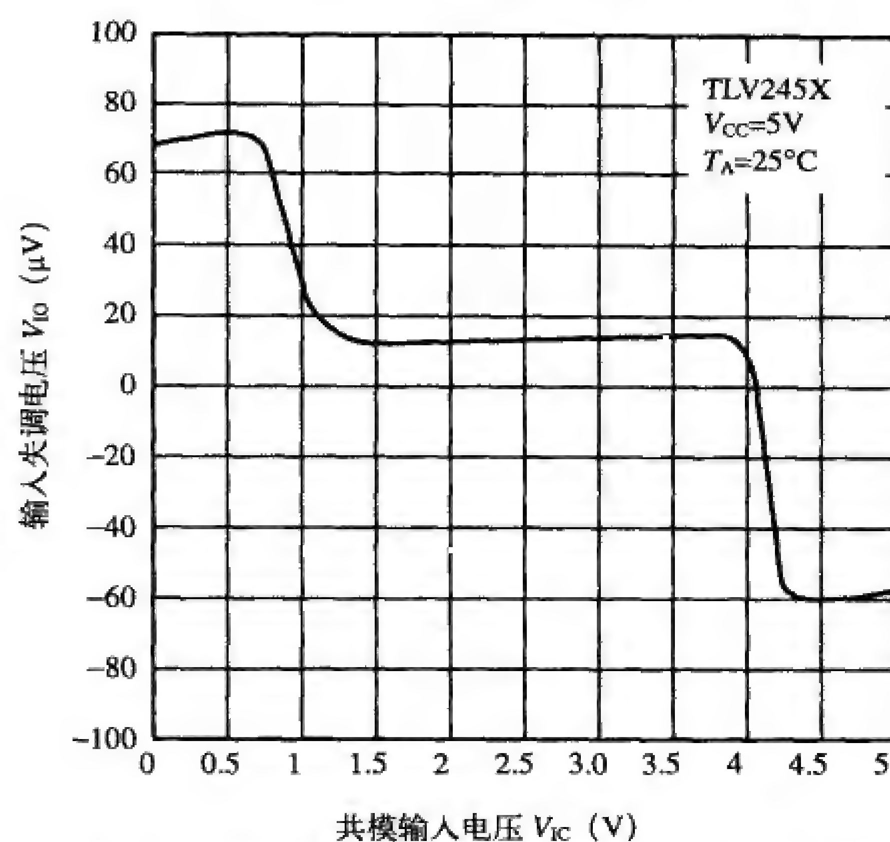


图 24-6 输入失调电压随输入共模电压的变化曲线

当偏流和失调电压随输入信号幅度的变化而变化的时候，就会引起信号的误差和失真[①]。在把一个阻值等于 R_F 与 R_G 并联阻值的电阻插入到运放的正输入引脚之后，可以减小输入偏流的

① 如果晶体管的特性随输入信号的幅度而变，这就是非线性。——译者注

影响。这时，插入电阻 R_P 的压降等于 R_F 与 R_G 并联电阻的压降，因此，偏流就被转换成一个共模电压。这个共模电压一般在微伏的范围，因为 I_{IB} 在十分之几纳安的范围，而 R_P 为几十千欧。由于 CMRR 大约在 60dB，所以，输入偏流的影响被降低到纳伏的范围，这与失调电压相比就不重要了。输入失调电流要乘以 R_P，并表现为一个输入误差。如果具体的设计不能容忍这些误差，那么理智的选择是换用 CMOS 运放，因为 CMOS 运放的输入电流只有皮安的范围。

517

当我们使用互补差分放大器以获得 DR 的时候，另一种误差便悄然进入系统，这个误差是由 pnp 和 npn 晶体管之间增益的差异引起的。

运放总会由于不同工作象限内的不同增益而受到一定程度的失真影响。正向象限位于 $V_{CC}/2$ 以上，此时 npn 晶体管在工作；负向象限位于 $V_{CC}/2$ 以下，此时 pnp 晶体管在工作[①]。通常，这种影响是非常小的，因为只有输出级的增益才随象限而变，但在互补输入级的情况下，输入级和输出级的增益都随象限而变。不过，这些误差通常都很小，而且，为了获得 RRI 特性也使这些误差变得可以接受了。

24.5　输出电压摆幅

我们需要轨到轨输出（RRO）的电压摆幅至少有两个理由。首先，如果运放是 RRO 的，那么 DR 就可以达到可能的最大值。其次，只要阻抗相互兼容，RRO 运放就可以直接驱动任何一个连接到同一电源的转换器。图 24-7 表示了一个 RRO 运放输出级的电路图（TLC227X 的输出级）。

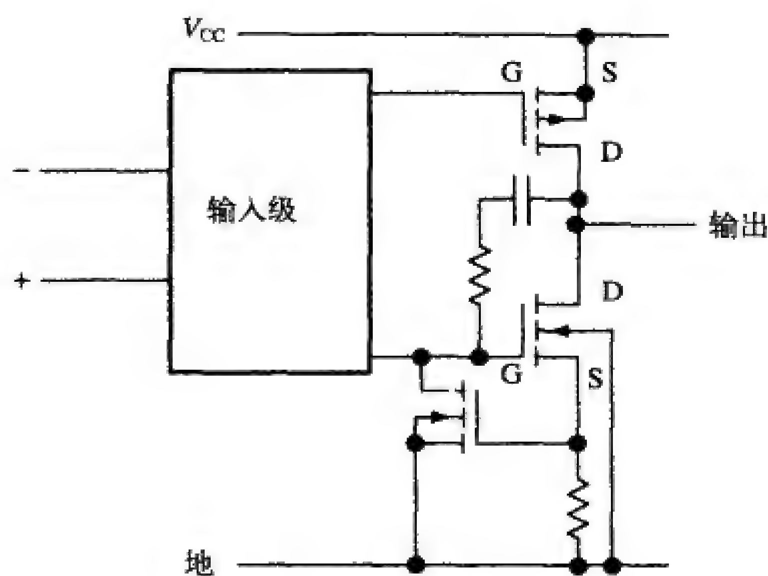


图 24-7　RRO 输出级

518

RRO 特性是利用运放输出级的特殊构造得到的。这种输出级使用了一种包含上下两个输出晶体管的图腾柱结构，其中的两个输出晶体管是一对互补型的管子，而且都是以共源方式工作的“自锁”（self-locking）型晶体管。我们来考虑其中的 p 沟道输出管：只要这个管子存在源漏

① 这里的 $V_{CC}/2$ 对应于双电源时的地电位，工作象限的叫法由此而来。——译者注

电阻，它就与负载电阻构成一个分压器。当负载电阻非常大或者输出电流非常小的时候，输出晶体管上的压降就可以忽略。当较大的输出电流流过输出晶体管时，就会在源漏电阻上产生一个较大的压降 V_{DS}，因而输出电压的摆幅就减小。也就是说，电源电压要减去这个电压降，使输出电压下降到小于 RRO。

所以，当 RRO 运放驱动重负载时，就不能保持它的 RRO 能力，这是由于输出晶体管上电压降的原因。当对运放的输出电压摆幅进行测量时，负载电阻或输出电流就是一个测试条件。因此，负载电阻或输出电流的大小，是对运放在流出或吸入一定输出电流条件下仍能保持 RRO 能力的一个度量。当选择 RRO 运放时，设计者必须考虑到所需的负载电阻或输出电流，因为这些条件会影响输出电压的摆幅。

当运放被做成同时具有 RRI 和 RRO 能力的时候，这个运放就叫做轨到轨输入输出运放。这个很长的名字可以简称为 RRIO 运放。

24.6 断电和低电流吸取

低电压设计往往伴随有电源低电流吸取的要求。把电源电流的吸取量保持得很低，可以缩小电池的体积和延长电池的放电时间，因而可以尽量拖后充电时间。有许多方法可以用来降低电流的吸取，包括使用大阻值的电阻、小偏流的稳压器和基准源、低速逻辑、使逻辑翻转次数保持最少、低压电源、选用吸取小电流的运放和切断未用的电容。

大阻值电阻上流过的电流要比小阻值电阻小，这个特性可以有效地使用于比率电路中。但使用大阻值也有一些缺点，当电阻值选择在 2～10MΩ 范围时，与较低的阻值相比，电阻的温度漂移、震动和随时间的漂移都将快速增加，这还与具体的电阻类型有关。运放的输入电阻 R_G 将与输入节点到地之间的杂散电容一起工作，构成环路增益中的一个极点。随着阻值的增加，这个极点会向低频区移动，使电路产生过冲、振铃或者不稳定。而反馈电阻 R_F 将与 R_F 上的杂散电容一起工作，两者构成一个低通滤波器。有时候，我们需要这样一个滤波器，但这种滤波器经常会使信号产生失真。

519

小偏流的稳压器和基准源其实就是一些标准的 IC，不过是指定为比较低的工作电流。这些器件在小偏流下一般没有像大偏流下那样的小容差。这些器件往往也比较贵，但现在已经有了重新设计的小偏流稳压器和基准源。我们应该注意的是，在电路中使用时的基准源或稳压器的偏流必须与该器件在数据手册上指定的数据相同，因为基准源的误差曲线有时是非线性的。此外，我们还应该研究基准源的噪声电压，以保证小偏流操作并没有把器件推移到器件工作曲线中的一个噪声较大的区域内。

饱和逻辑是小电流吸取应用中的一个方法，因为不饱和逻辑总是处于有源区，因而吸取比较大的电流。我们总应该选择那种可以完成任务的最慢的逻辑门。但如果要求饱和逻辑达到一定的速度，就必须要有足够的电流以驱动低阻抗负载，这就意味着电源需要提供大电流，而且这样的逻辑电路也将产生较大的噪声。另一方面，高速逻辑中包含有低阻抗的图腾柱输出级，每当输出翻转时，图腾柱的两个管子会同时通导，引起电源的一个电流峰值。这就需要用很大

的去耦电容以把电流峰值局限于当地的逻辑电路内，以此阻止噪声的传播。CMOS 逻辑电路吸取的静态电流是最小的，如果再使逻辑电路的翻转次数降到最小，那么电路的静态电流就可保持得更小。另一种降低逻辑电路翻转次数的方法是使用异步逻辑。

在选择运放时，我们应该想到电流的吸取。下面三种轨到轨运放有非常不同的电流吸取，因为这三种运放是针对不同用途设计的。TLV240X 被设计用于微功率电路，它的电流吸取是 1.29μA。TLV411X 被设计成具有很大的输出驱动能力，它的电流吸取是 800μA。而 TLV278X 被设计成用于高速电路，它的电流吸取是 820μA。这三种运放都是低电压运放，但各有各的用途。

最好的节电方法是在不用时把运放关掉。大多数设计成低电压应用的运放都有关断引脚。一个这样的典型运放在工作时吸取 820μA 的电流，在关断时吸取 1.7μA 的电流。与关断操作相关的问题是，唤醒运放要多少时间以及知道何时须唤醒运放。典型的低压运放在唤醒接通时需要不到 1μs，而系统设计者一般还须指定一个最终唤醒运放时所依靠的变量。

520

24.7 单电源电路设计

运放是一个线性器件，因而它遵循一条直线的方程。一个直线方程有四种形式，如式 (24-8) 所示：

$$Y = \pm mx \pm b \tag{24-8}$$

这四种形式可以用四种单电源电路来实现。在设计者从式（24-8）中找到了能生成所需传递函数的方程形式之后，再想找出相应的电路便是一件容易的事。一旦电路和传递函数都确定之后，设计任务就简化为对传递函数与电路方程中的系数进行比较，进而计算出电阻值。解决这一问题的关键，是从式（24-8）找出一种能够生成所需传递函数的方程形式。而这是通过对联立方程组求解完成的，因为联立方程组确定了一条直线方程。我们将通过几个例子来说明如何利用联立方程组找出所需运放的传递函数的形式，这就是下面两节中要说的。

24.8 传感器与 ADC 之间的模拟接口

这个例子是把一个传感器连接到一个 ADC。传感器的指标是 $V_{MIN} = 0.2V$、$V_{MAX} = 0.5V$ 和 $R_{OUT} = 600\Omega$。ADC 的指标是 $V_{IN(LOW)} = 1.5V$、$V_{IN(HIGH)} = 4.5V$ 和 $R_{IN} = 20k\Omega$。由系统指标规定使用 5V 电源和 5%容差的电阻。由于传感器将与放大器的输入电路相连（见图 24-8），所以，把传感器的输出电压摆幅改名为 V_{IN}；由于 ADC 将与放大器的输出端相连，所以，把 ADC 的输入电压范围改名为 V_{OUT}。这样，我们就建立起下面的两组数据：当 $V_{IN1} = 0.2V$ 时 $V_{OUT1} = 1.5V$ 以及当 $V_{IN2} = 0.5V$ 时 $V_{OUT2} = 4.5V$。我们把这两组数据代入方程 $Y = mX + b$，其中的 m 叫做斜率，b 叫做 Y 轴的截距，或简称截距。现在不用担心 m 和 b 的正负号，因为这将由计算来确定。当利用联立方程组解出 m 和 b 之后，再把 m 和 b 的值代入式（24-8），就可确定出所需的传递函数。现在先用上面的两组数据得出下面的联立方程组：

521

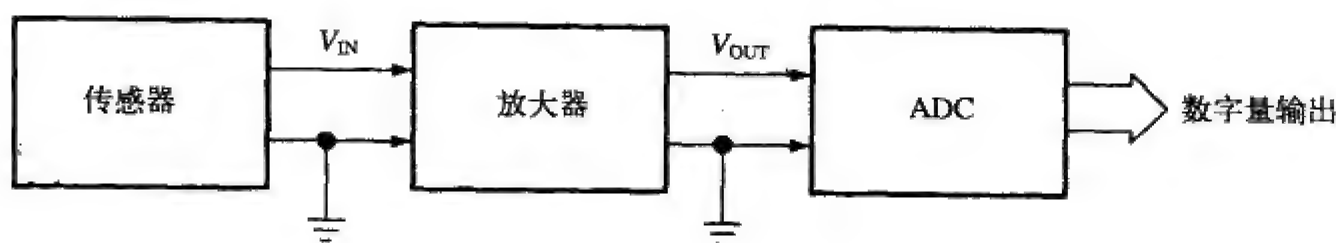


图 24-8 数据采集系统

$$1.5 = 0.2m + b \tag{24-9}$$

$$4.5 = 0.5m + b \tag{24-10}$$

从这两个等式，可以找出 $b = -0.5$ 和 $m = 1.0$。把斜率 m 和截距 b 的数值代入式（24-8）之后，可以得到式（24-11）：

$$Y = 10X - 0.5 \tag{24-11}$$

把式（24-11）中的数学术语替换成电子学术语之后，就变成式（24-12），这就是放大器所需的传递函数。下一步是选择运放，这不是件难事，因为有许多备选运放都可以胜任这个指标不严的工作，这里不再赘述选择的过程。我们假设选取的运放工作于 5V 电源电压下，可以驱动 ADC 的 20kΩ 的输入阻抗而不产生分压作用，而且运放的输入阻抗非常高，因而对传感器也不构成负载。

$$V_{OUT} = 10\,V_{IN} - 0.5 \tag{24-12}$$

522

图 24-9 中画出了可以产生所需传递函数的电路。

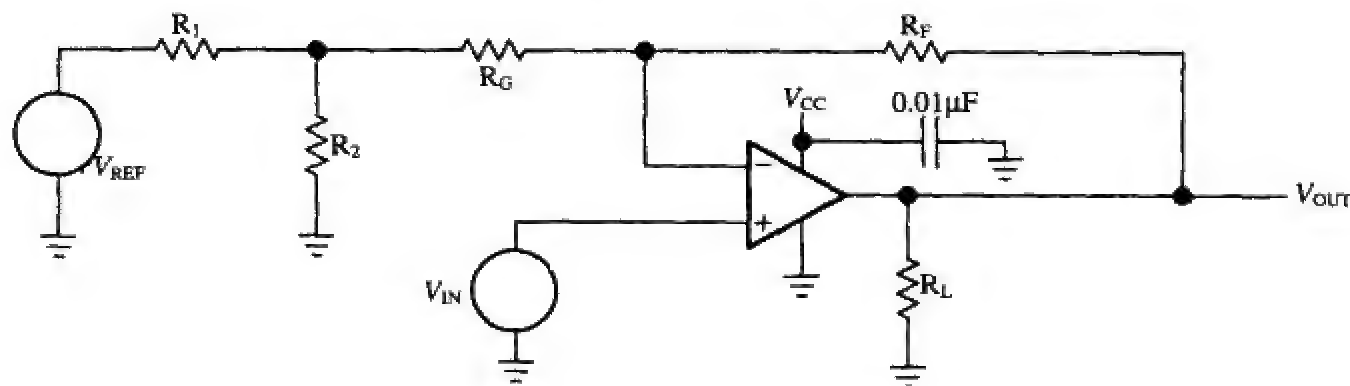


图 24-9 传感器与 ADC 之间的接口电路图

该电路的方程可以利用叠加原理写出：

$$V_{OUT} = V_{IN}\left(\frac{R_F + R_G + R_1 \| R_2}{R_G + R_1 \| R_2}\right) - V_{REF}\left(\frac{R_2}{R_1 + R_2}\right)\left(\frac{R_F}{R_G + R_1 \| R_2}\right) \tag{24-13}$$

比较式（24-12）与式（24-13）中的各项，可以得出 m 和 b 与各电阻之间的关系式：

$$m = \left(\frac{R_F + R_G + R_1 \| R_2}{R_G + R_1 \| R_2}\right) \tag{24-14}$$

$$|b| = V_{REF}\left(\frac{R_2}{R_1+R_2}\right)\left(\frac{R_F}{R_G+R_1 \parallel R_2}\right) \tag{24-15}$$

在假设 $R_1 \| R_2 << R_G$ 之后，上式的计算就可简化为：

$$m = 10 = \frac{R_F+R_G}{R_G} \tag{24-16}$$

$$R_F = 9R_G \tag{24-17}$$

我们取 $R_G = 20\text{k}\Omega$，因而 $R_F = 180\text{k}\Omega$，然后取 $V_{REF} = V_{CC}$：

$$|b| = V_{CC}\left(\frac{R_F}{R_G}\right)\left(\frac{R_2}{R_1+R_2}\right) \tag{24-18}$$

$$R_1 = \frac{1-0.01111}{0.01111}R_2 = 89R_2 \tag{24-19}$$

选择 $R_2 = 0.82\text{k}\Omega$，因而 $R_1 = 72.98\text{k}\Omega$。由于 72.98kΩ 不是标准的 5%电阻值，所以把 R_1 选择为 75kΩ。R_1 的计算值与选取值之间的差值引起了系数 b 的大约 3%的误差。这个误差在传递函数中出现为截距误差，非斜率误差。R_1 和 R_2 的并联电阻大约为 0.82kΩ，要比 R_G 的 20kΩ 小得多，因此，前面关于 $R_1 \| R_2 << R_G$ 的假设是合理的。我们也可以把 R_2 选择得更小一些，但较小的阻值在标准的 5%电阻值中选择时，会产生较大的 R_1 误差。最后的电路示于图 24-10。

523

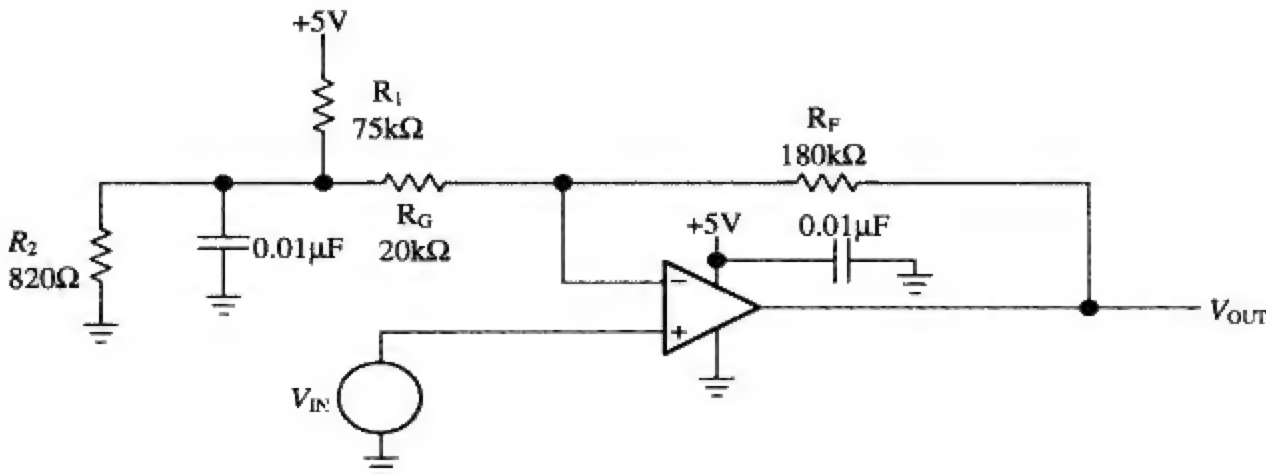


图 24-10 最后的传感器与 ADC 之间的接口电路

24.9 DAC 与执行器之间的模拟接口

我们也可以用放大器把 DAC 与执行器连接起来（见图 24-11）。

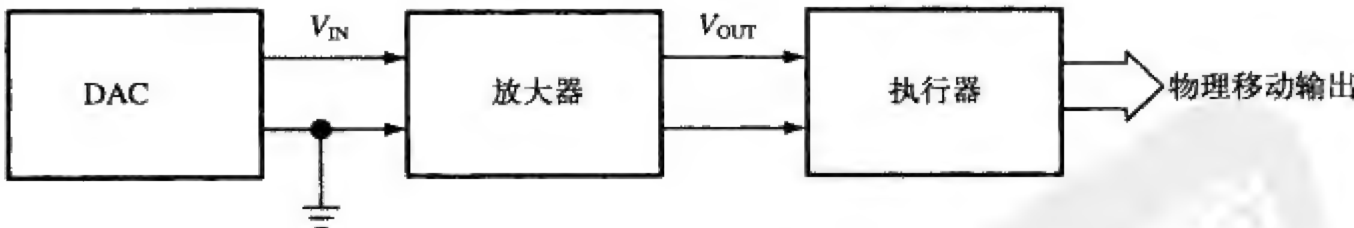


图 24-11 数字控制系统

这个接口不同于ADC接口，因为DAC的输出信号一般是电流而不是电压。这使我们想到把DAC的输出送入一个电流电压变换器，这是我们对分裂电源一直使用的方法[①]。但这个方法不总是可行的，因为DAC的输出电流可以从地线流入或流出，也可以从电源端流入或流出。如果是从正电源流出的电流被导入一个标准的电流电压变换电路，就会把运放驱动到输出负电压，因而需要用一个负电阻来做此事。对于从正电源端流出电流的情况，我们可以有另一个解法，这就是用一个电阻接到DAC的输出端，并依靠这个电阻把电流转换成电压，然后对这个端接电阻上的电压进行电平移动和放大。图24-12中画出了完成这一工作的电路。 524

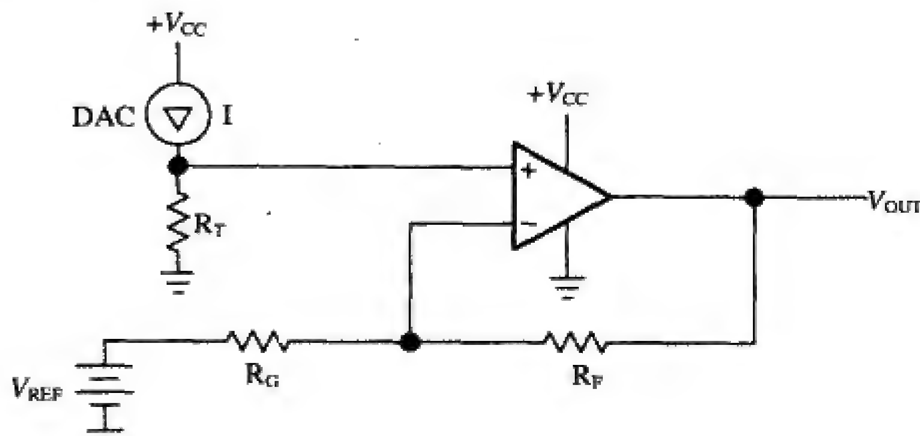


图24-12 DAC电流源与执行器之间的接口电路

在4.33V的输出顺性电压下，DAC的输出电流从 $I_{OUT(ZERO)}$ = 1mA摆动到 $I_{OUT(ONE)}$ = 2mA。与此同时，执行器需要一个从 V_{IN1} = 1V 到 V_{IN2} = 4V 的输入电压摆幅来驱动，执行器的输入电阻是100kΩ。系统指标中包括5V电源和5%的电阻。由于DAC是连接到放大器输入端上的(见图24-11)，所以，把DAC的输出电流摆幅改名为 I_{IN}；由于执行器是连接到放大器输出端上的，所以，把执行器的输入电压范围改名为 V_{OUT}。这样，我们可以确定出两组数据：当 I_{IN1} = 1mA时 V_{OUT1} = 1V以及当 I_{IN2} = 2mA时 V_{OUT2} = 4V。我们把这两组数据代入式（24-20）。先不用担心 m 和 b 的正负号，因为下面的数学运算将确定出它们的符号。在把数据代入式（24-10）之后，即得到下面的联立方程组：

$$V_{OUT} = mI_{IN} + b \tag{24-20}$$

$$1 = m + b \tag{24-21}$$

$$4 = 2m + b \tag{24-22}$$

从这两个方程，可以得到 b = −2 和 m = 3。在把斜率和截距的数值代入式（24-20）之后，可以得到式（24-23）：

$$V_{OUT} = 3I_{IN} - 2 \tag{24-23}$$

525

我们再用叠加定理导出图24-12中电路的方程，这就是式（24-24）：

① 也许是指用这种方法来产生分裂电源。——译者注

$$V_{OUT} = I_{IN}R_T\left(1+\frac{R_F}{R_G}\right)-V_{REF}\frac{R_F}{R_G} \tag{24-24}$$

比较式（24-23）与式（24-24）中的各项，可以得到 m 和 b 的表达式：

$$|b| = V_{REF}\frac{R_F}{R_G} \tag{24-25}$$

$$m = R_T\left(1+\frac{R_F}{R_G}\right) \tag{24-26}$$

$$\frac{R_F}{R_G} = \frac{2}{5} \tag{24-27}$$

$$R_T = \frac{5\frac{R_F}{R_G}+1}{\frac{R_F}{R_G}+1} = 2.14 \tag{24-28}$$

这些等式是以毫安（mA）和千欧（kΩ）为单位写出的，所以 R_T = 2.14kΩ。在 5%的标准电阻值中没有 2.14kΩ 这样的电阻，所以，我们把 R_T 分为 1.8kΩ 和 0.33kΩ 的两个电阻。R_G 可以选择为 51kΩ，所以，R_F = 20kΩ。当 I_{IN} = 2mA 时，电阻 R_T 上的电压 V_{RT} = 4.28V，所以没有超过 DAC 的顺性电压。你也许会发现，标准的 DAC 对它们的顺性电压指标不是那么慷慨的。

当 DAC 通过电源从外电路吸收电流时，电流就改变符号，而前面的电路就不能再使用了。我们来考虑下面这些指标：在 4.33V 的输出顺性电压下，DAC 的输出端从负载向电源吸收的电流从 $I_{OUT(ZERO)}$ = −1mA 到 $I_{OUT(ONE)}$ = −2mA。而执行器需要一个从 V_{IN1} = 1V 到 V_{IN2} = 4V 的输入电压摆幅来驱动，它的输入电阻是 100kΩ。系统指标中包括了 5V 电源和 5%的电阻。由于 DAC 是连接到放大器输入端的（见图 24-11），所以把它的输出电流摆幅改名为 I_{IN}；由于执行器是连接到放大器输出端的，所以把它的输入电压范围改名为 V_{OUT}。现在，我们可以确定出两组数据：当 I_{IN1} = −1mA 时 V_{OUT1} = 1V 以及当 I_{IN2} = −2mA 时 V_{OUT2} = 4V。具体的计算过程是：先把这两组数据代入式（24-29）。暂不考虑 m 和 b 的正负号，因为这两个正负号将由下面的数学运算来确定。当计算出 m 和 b 之后，把它们代入那个确定传递函数的方程，即式（24-29）。在具体计算之前，我们必须先写出关于电流吸收型 DAC 的一般性的传递函数，这就是式（24-29）：

526

$$V_{OUT} = I_{IN}m + b \tag{24-29}$$

把数据代入上式后，可以得到下面的联立方程组：

$$1 = -m + b \tag{24-30}$$

$$4 = -2 + b \tag{24-31}$$

从这两个方程，可以确定出 $b = -2$ 和 $m = -3$。把这两个斜率和截距的数据代回到式（24-29）之后，可以得到式（24-32）：

$$V_{OUT} = -I_{IN}(-m) - b = mI_{IN} - b \tag{24-32}$$

式 (24-33) 表示了图 24-13 中电路的方程。在经过一些代数运算之后，可以得到式 (24-34)：

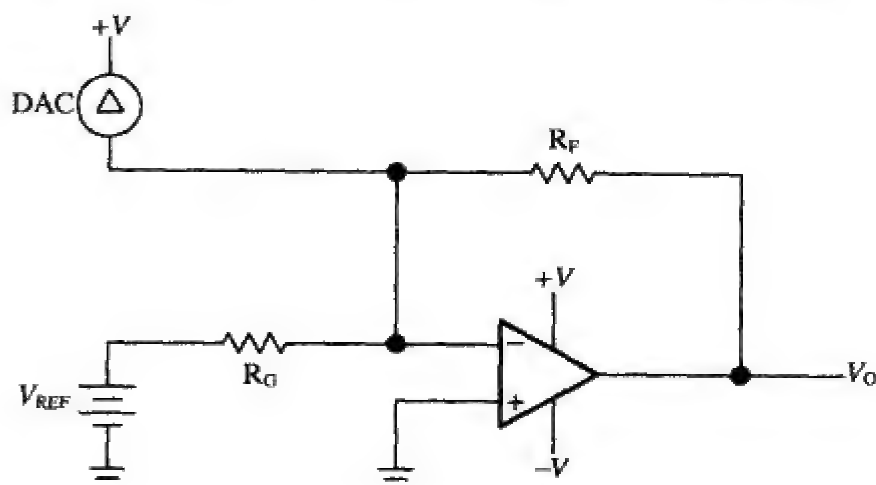


图 24-13 电流吸收型 DAC 与执行器之间的接口电路

$$\frac{V_{OUT}}{R_F} = I_{IN} - \frac{V_{REF}}{R_G} \tag{24-33}$$

527

$$V_{OUT} = I_{IN}R_F - V_{REF}\frac{R_F}{R_G} \tag{24-34}$$

对式（24-32）与式（24-34）中的各项比较之后，可以得到 m 和 b 与电阻之间的关系式：

$$R_F = |m| = 3 \tag{24-35}$$

$$|b| = V_{REF}\frac{R_F}{R_G} \tag{24-36}$$

$$\frac{R_F}{R_G} = \frac{2}{5} \tag{24-37}$$

这些等式是以毫安（mA）和千欧（kΩ）为单位写出的。所以我们把 R_G 选择为 51kΩ，因此 R_F = 20kΩ。当 I_{IN} = −2mA 或−1mA 时，DAC 的输出电压都是 0.0V。

在设计 DAC 接口电路时，有两个还没有仔细考虑过的参数可以对设计产生影响。第一，DAC 有一个顺性电压的要求，而且，无论电路有什么需求，这个顺性电压的要求必须首先满足。如果 DAC 的顺性要求得不到满足，DAC 将进入饱和或者截止，这两种情况都将产生相当大的误差。第二，这两个例子中需要驱动的执行器都是非常温顺的，而大多数执行器都要求比运放所能提供的大得多的电流或电压。不过，这个情况并不否定这里给出的分析。尽管执行器有不同的电流和电压的要求，但设计步骤是相似的。当遇到大电流或高电压的时候，我们往往是把低电压器件置入一个功率提升器内，再由功率提升器向执行器提供功率。

最后需要考虑的是 DAC 的输出电容。DAC 的输出端上可以有很大的杂散电容，所以，当 DAC 与运放电路连接时，这个电容实际上就跨接在了运放的反相输入端上，如图 24-13 所示。这个 DAC 电容可以与 R_G 一起，构成运放环路增益中的一个极点。对运放的环路增益增加一个

极点会导致过冲，然后是振铃，并最后引起振荡。所以，我们必须研究 DAC 的这个电容对稳定性的影响。另外，DAC 的输出电容是与 DAC 的输入数字码有关的。这个电容的范围可以从近似等于零到数百皮法，所以，运放必须针对其中的最坏情况进行补偿，这就是最大电容量的

528 情况。

补偿的方法是把一个电容跨接在反馈电阻上。这种补偿方法叫做补偿衰减器[①]，而如果反馈通路与输入通路的 RC 时间常数相等，就可以在 DAC 的输出端上得到一个极佳的性能。此外，这个电路只能在其中的一个点上被理想地补偿，这个点一般选择为最大的 DAC 输出电容。但这样之后，对于 DAC 电容范围内的其他数值，则由于过度补偿而蒙受带宽的损失。

24.10 运放的比较

由于作者只熟悉德州仪器的运放，所以，这样一个包含具体运放参数的比较，会对其他运放制造商显得不公平。此外，使用目前的运放产品进行的任何比较都将很快失去意义。我是为德州仪器的运放编写资料的，所以掌握了大量的样品。新产品的出现如此之快，使我难以赶上。另一点想说明的是，教会如何对运放进行比较是一个非常有用的工具。为此，我们给出了包含

529 主要运放参数的表 24-2，而对其中每个参数的讨论仅限于低电压设计的范围。

表 24-2　运放参数

参　数	参数值范围	单　位	说　明
V_{IO}	25～8000	mV	可以调零的 DC 参数
αV_{IO}	3～1000	μV/°C	最终变为误差的漂移参数
I_{IB}	0.1～9999	pA	可以被抵消输入偏流
I_{IO}	0.1～9999	pA	可以被调零的输入失调电流
R_{IN}	0.0002～1	GΩ	与驱动电路一起组成分压器
CMRR	0～90	dB	共模电压是一个非线性误差
A_{VD}	20～140	dB	该参数确定高频误差
V_{ICR}	$V_{CC}-1.5V \sim V_{CC}+0.5V$	V	运放可以在规定误差内正确工作的输入电压范围
V_{OH}	$V_{CC}-1.5V \sim V_{CC}+0.5V$	V	最大高电平输出电压摆幅，负载电阻或电流是重要的测试条件，该参数限制了动态范围
V_{OL}	$0+1.5V \sim 0-1.5V$	V	最小低电平输出电压摆幅，负载电阻或电流是重要的测试条件，该参数限制了动态范围
I_O	1～100	mA	可以用于驱动负载的电流
I_{CC}	0.1～10000	μA	电源电流
k_{SVR}	20～120	dB	电源噪声抑制比

① 也就是无畸变阻容衰减器。——译者注

（续）

参 数	参数值范围	单 位	说 明
$I_{CC(SHDN)}$	0.01～100	μA	关断模式下的电源电流
V_n	1～1000	$nV/(Hz)^{1/2}$	该噪声电压限制了动态范围
I_n	0.01～100	$fA/(Hz)^{1/2}$	该噪声电流限制了动态范围
$t_{(ON)}$	0.5～10	μs	运放的唤醒时间
$t_{(OFF)}$	0.1～5	μs	当电源电流达到 $I_{CC(SHDN)}$ 时的时间

正如表 24-2 中所指出的那样，在选择低电压运放时，我们有许多参数需要考虑。根据具体的应用，我们可以去除其中的一些参数，因而简化了选择过程。如果具体的应用是对热电偶这样的窄带传感器的输出进行测量，那么像带宽这样的参数就显然不必考虑，因而可以立即牺牲速度，以换取降低电源电流的好处。

当可用的最大电源电压为 3V 时，就可以把超过 3V 工作电压的运放全部去除。我们可以继续使用这个思路，在一个 3V 设计中，如果动态范围是一个重要指标，那么，以 3V 工作但没有 RRIO 指标的运放就可以排除在外。当动态范围需要确保的时候，那些损坏动态范围的噪声电压和噪声电流就变成了重要的设计参数。如果这个 3V 的应用还要求非常低的电源电流，这就把选择范围进一步缩小到少数几个运放。我们是根据应用来选择运放的，如果具体应用对最后选中的那个 3V 运放还有更多的要求，我们也许要设计一个新的 IC。 530

选择的过程总是从绝对不能动摇的参数开始。选择过程中的下一个考虑参数应该是下一个最重要的参数，这一过程按照参数一个接一个地进行下去，直到所有的参数都考虑完毕。有时候，参数还没有全部考虑完毕，而备选的运放却已经没有了。当遇到这一情况时，就应该重新审核设计指标，寻找一个新的运放，或者与运放制造商磋商，或者报告自己找不到满足指标的运放。这些低电压电路设计起来是很困难的，因为由于低电源电压和其他技术指标的限制，通常只留下很小的设计空间。然而，随着时间的推移，我们将会看到更多的、更容易使用的低压运放新产品投放市场。

24.11 小结

当一个应用被限制在使用低电源电压的时候，要达到很大的动态范围是极其困难的。在试图接近±30V 运放所达到的动态范围的时候，新的运放设计将更加强调输出电压的摆幅。输出电压摆幅与电源电压之比，对于用±30V 供电的运放曾经是 0.8，对于第一批用 5V 供电的运放是 0.7，而对于最新的 1.8V 供电的运放系列已经上升到了 0.9。随着每一代低电源电压运放的出现，输出电压摆幅与电源电压之比都一直在上升，然而，这个改善已经到达了尽头。

运放的 DC 失调降低了输出电压的摆幅，但在大多数情况下，这个失调是可以被调零的，因而在设计中就不那么要紧。新的运放技术并没有着重这方面的改善，因为无源元件还依然需要调零。漂移和噪声依然在缩减动态范围。不过，新一代运放的噪声已经得以降低，而运放噪声的进一步降低将可以把噪声归入“不需考虑（don't care）”的参数类别。

我们必须对信噪比中的几个组成部分进行分析。进入运放的信号携带着由传感器、电缆和

接插件所产生的噪声。把运放做成兼有滤波器和放大器的功能，可以去除噪声中的某些成分。把运放做成滤波器的最大缺点在于对 ADC 输入电容充电所需的时间。由于本书内容的限制，我们还没有在这里对 ADC 的充电进行讨论，但可以肯定地说，滤波器降低了运放的速度。运放内部产生的噪声要乘以闭环增益，而 SNR 又应该在运放的输入端进行确定，因此，闭环增益一方面起到损坏的作用，而另一方面又有好处[①]。系统总是存在噪声的，这个噪声中的有些成分可以通过运放而传播到信号上。系统噪声是通过使用大量的去耦电容和很高的电源抑制比来降到最小的。在较高电压的系统中，可以用电阻与电源串联方法，这样就使去耦电容更加有效，但在低电源电压的设计中一般无法使用这个技巧。

531

RRI 运放能够与连接到电源电压的传感器一起工作。这样的设计总是可靠的，只要传感器输出电压中的 AC 成分不超过运放的输入共模电压范围。RRI 运放受到了由偏流、输入失调电压和增益等的变化所引起的失真的困扰，但 RRI 对系统的信号处理能力的贡献是极其宝贵的。在所有运放系列中，RRO 运放提供了最大的输出电压摆幅。我们应该知道：RRO 运放是在给定的负载电阻或电流的条件下确定的，当负载电阻降低或电流增加的时候，输出电压摆幅将大为下降。RRIO 运放同时包含了 RRI 和 RRO 运放的输入和输出特点。然而，RRIO 运放也同时包含了两者的缺点。

关断功能是一种省电特点，而且正在变成 RRIO 运放的一个标准特点。当用电池供电时，如果电路闲置着，就没有理由浪费电源，而关断特点可以在运放不使用的时候切断它的电源，因而做到了省电。但关断特点有一个缺点，这就是运放需要一定的唤醒时间，设计者必须容忍这个唤醒时间。此外，我们不要仅仅依靠关断特点来减少电源消耗，因为还有其他减少电流吸取的方法，比如，使用大阻值电阻、使用低速逻辑、减少逻辑翻转次数和使用小偏流的稳压器和基准源。

最后要指出，低电源电压一定是指单电源，而单电源设计要难于分裂电源设计。我们应该记住这个设计步骤：首先确定出两组数据，然后由数据导出联立方程组，解出斜率和截距，再后选择电路结构，最后计算出元件值。DAC 是有点不同的，因为我们必须同时考虑到电流的正负极性和流向，但 DAC 接口电路的设计方法一般是相同的。我们有一篇关于单电源设计的很好的参考文献，这就是德州仪器公司的应用报告：*Single Supply Op Amp Design Techniques*（TI 文献编号 SLOA030）。

532

① 这句话也许有下面的意思，即闭环增益提高了输出端上的噪声，但同时又降低了输入端上的噪声。——译者注

第 25 章　常见的使用错误

25.1　引言

在担任了许多年的模拟应用工程师和客户技术支持之后，有一些固定的模式开始浮现。从没有实际模拟设计业务的新手到遇见新的异常问题的模拟设计专家，客户们提出的问题覆盖了模拟电路设计的整个范围，而其中的有些问题甚至可以难倒最好的支持工程师。遗憾的是，也有一类问题实在让人感到郁闷，这是作者已经见到过许多遍的错误，可惜还要继续见许多遍。我们希望用这一章向大家解释一些最常见的错误，使设计者不再继续犯同样的错误。

25.2　工作在单位（或规定）增益以下的运放

*单位增益稳定*这个词组是否已经提醒你了？在本书的前面几章中是这样说的：一个运放在规定的最小增益上是最不稳定的。从最好处着想，我们认为工程师们已经阅读了有关资料，而且也理解了稳定性的真实本质。然而，当我正在对本书第 1 版进行浏览的时候，一位客户打来电话对我提了一个问题：这个人手头上有一个可编程增益的运放，其中的若干个电阻可以接入或断开，用以把增益编程为 1、1/10 和 1/100（见图 25-1）。在单位增益时，运放工作得像预期的那样，但在 1/10 增益时出现了振铃，而在 1/100 增益时出现了持续的振荡。我丝毫没有对做出这件错事的那个人有贬低的意思，我自己也一直被别人说成是，从元件柜里抓出一个放大器，很快搭成一个电路，但结果一定是无法抑制的振荡。像往常的做法那样，我迅速查看了数据手册，发现这是一个“增益等于 10”稳定的运放，而不是单位增益稳定的。到了这个时候，别无他选，只能另换一个运放。

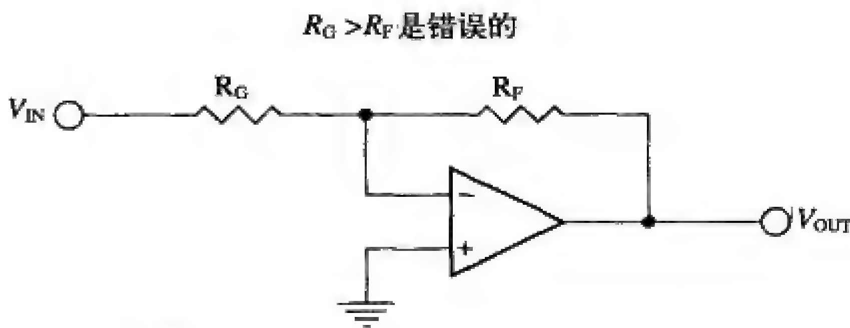


图 25-1　运放衰减器的错误用法

所幸的是，这个问题的解法极其简单。只要增加一个分压器，把它连接到同相运放缓冲器的输入端，如图 25-2 所示。

就图中的运放而言，它工作在单位增益下，因而是稳定的。我们可以使用分压器规则来计算出正确的衰减量。运放同相输入端的很高的输入阻抗不会对分压器有任何影响，除非分压器

电阻使用了极大的阻值。

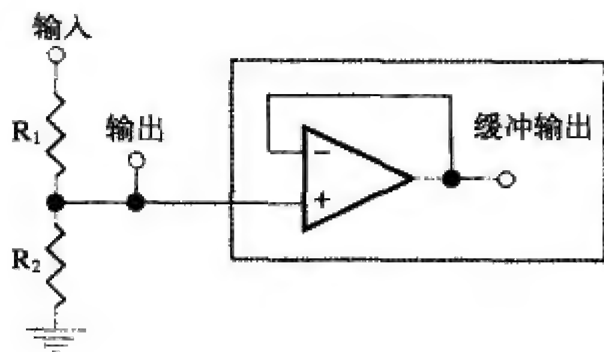
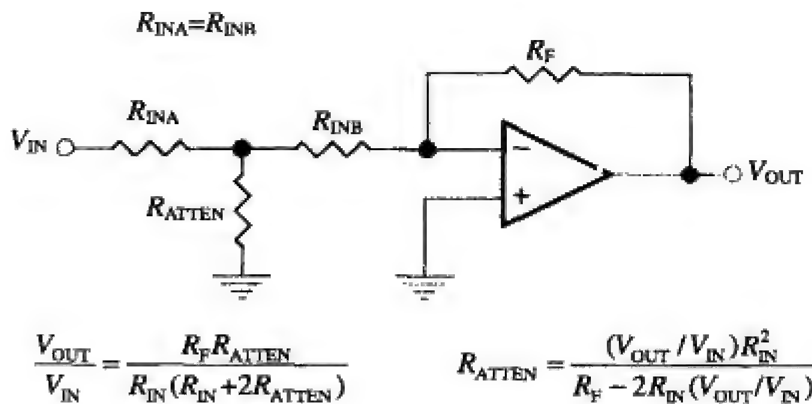


图 25-2　运放衰减器的正确用法

如果信号必须反相，就可以使用图 25-3 中的反相衰减器。这是图 25-2 中方法的一种变形，但此时必须考虑到用做运放反馈和输入的那两个电阻。德州仪器公司网站上有一个计算器可以用来帮助这些电阻的计算。



$$\frac{V_{OUT}}{V_{IN}}=\frac{R_F R_{ATTEN}}{R_{IN}(R_{IN}+2R_{ATTEN})} \qquad R_{ATTEN}=\frac{(V_{OUT}/V_{IN})R_{IN}^2}{R_F-2R_{IN}(V_{OUT}/V_{IN})}$$

图 25-3　反相运放衰减器

对于图 25-2 中的方法，我们经常听到这样的反对意见：这个电路把电阻噪声引入到了衰减器中。但这是不对的，理由有二。首先，那个不正确的衰减器同样包含电阻，而且阻值看来也几乎相同。其次，引起这一问题的那些碳质电阻正在被很快淘汰。现在的大多数电阻是金属膜或厚膜电阻，这些电阻的噪声指标要好得多。[534]

25.3　运放用做比较器

这个错误用法通常出现在要求低成本的设备中，这时，电路中需要一个比较器，而四运放封装中又正好有一个运放未被使用。我第一次遇到这个问题的时候，是发现我买的那台很贵的电话应答机不工作了。“怎么回事？”我问自己，“问题是不是因为四运放 LM324 中有一个开环的运放电路，但它为什么要与数字电路相连呢？”我得到的回答是，有人查看运放的电路图符号和比较器的电路图符号（见图 25-4），发现两者很相似，因而判断为两者的工作也是一样的！

[535] 但即使器件的内部电路图也未能对电路的内部工作给出多少信息（见图 25-5 和图 25-6）。

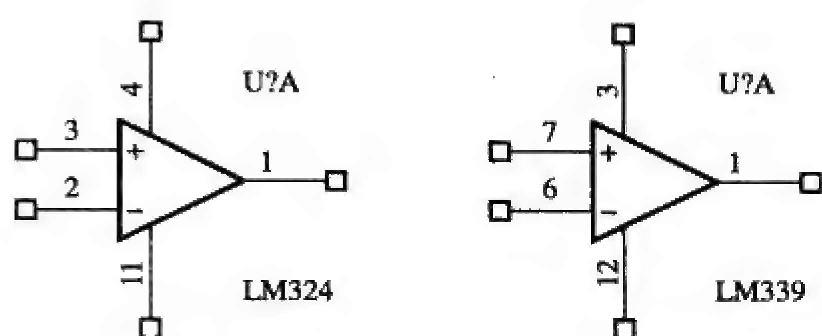


图 25-4 相似的电路图符号，非常不同的器件！

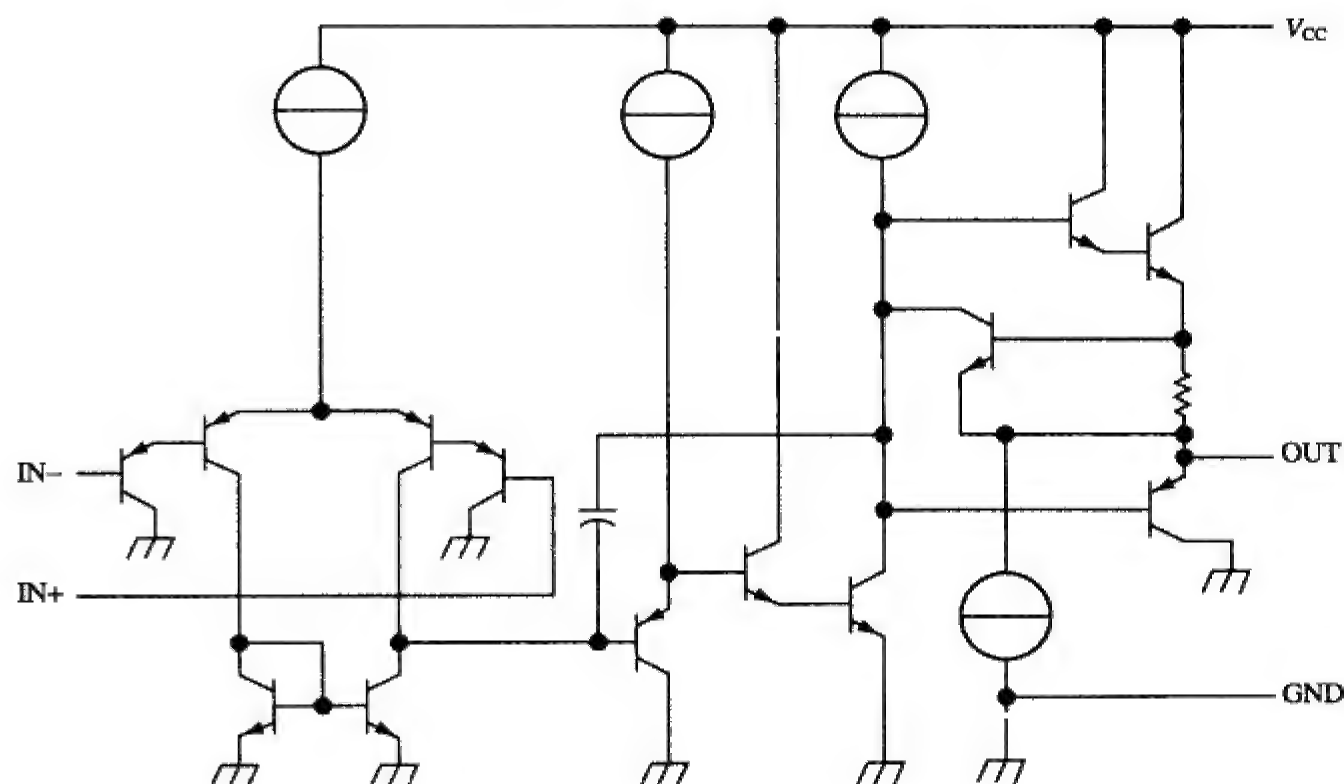


图 25-5 运放电路图的例子

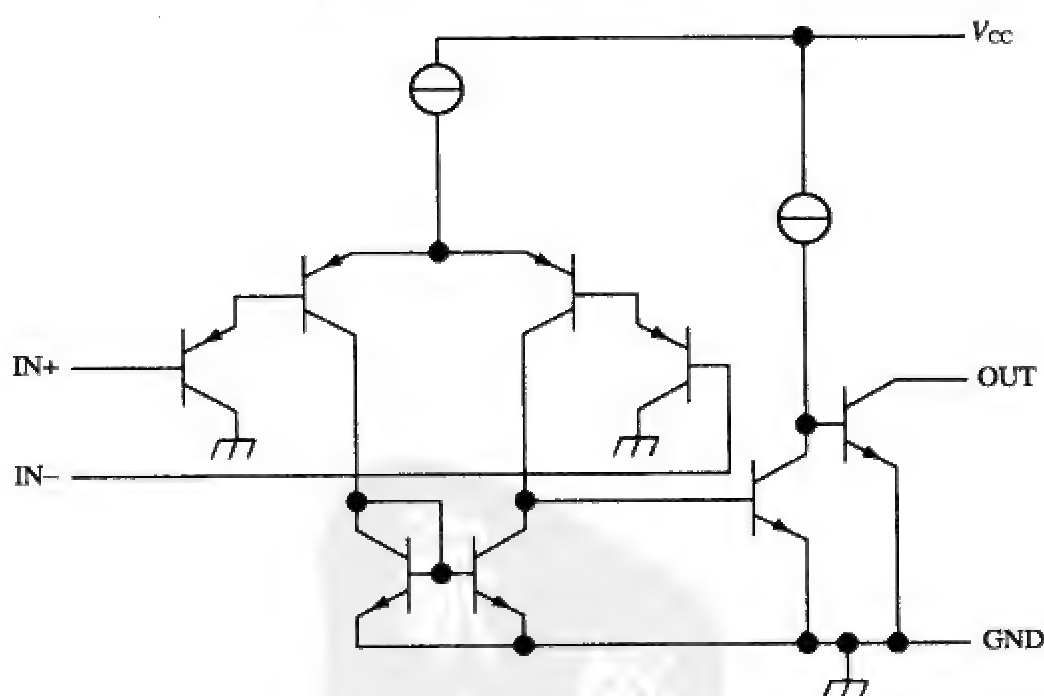


图 25-6 比较器电路图的例子

它们的输入级看起来几乎完全一样，唯一的不同点是在输入端使用了相反的标记（一个值得讨论的地方，将在后面讨论）。运放的输出级要复杂一些，这应该能提供两者有所不同的线索。比较器的输出级显然不同，因为这个输出级是一个开集电极结构。这里必须小心，因为许多新的比较器使用了在外表上与运放输出级非常相似的双极输出级。

所以，两者在电路图上或者在内部工作上都没有太大的区别，那差异究竟在哪里？其实，差异还是在输出级上。运放的输出级是被优化成线性操作的，而比较器的输出级是被优化成饱和操作的。

25.3.1　比较器

比较器是一种 1 位的模数转换器。它有一个差分模拟输入和一个数字输出。只有极少数的设计者会把比较器错误地用做运放，因为大多数比较器的输出是开集极。开集极比较器的输出晶体管是以重负载下仍然能提供很低的 V_{CE} 为特征的。开集极的结构需要依靠外部电路来实现与电源的连接，以此构成一个完整的电路。有些比较器还给出了发射极引脚，这就要依靠设计者同时完成集电极和发射极的连接，才能完成整个电路的连接。其他有的比较器把 FET 用做输出管，因而就有开漏极输出，而不是开集极。这样做的目的是为了增加对重负载的驱动能力。

比较器是一种开环器件，所以不需要反馈电阻。当使用比较器时，设计者对输入端上的两个电压进行比较。然后，产生一个与两个输入电压相应的数字量输出。

- 如果同相（+）输入端上的电压大于反相（−）输入端上的电压，那么，在开集极或开漏极输出时，比较器的输出变成低阻抗的“导通”状态，而在图腾柱输出时变成“高电位”。
- 如果同相（+）输入端上的电压小于反相（−）输入端上的电压，那么，在开集极或开漏极输出时，比较器的输出变成高阻抗的“关断”状态，而在图腾柱输出时变成“低电位”。

25.3.2　运放

536~537

运放是一个有一对差分模拟输入和一个模拟输出的模拟元件。如果运放工作在开环状态，它的输出就会像比较器的输出那样工作，但这样做是件好事吗？

打算用于闭环状态的运放是被优化成闭环操作的。当运放用于开环时，结果是无法预测的。没有哪一个半导体制造商能够或者将会对工作在开环应用中的运放的操作做出保证。运放中使用的模拟输出晶体管是被设计成用于输出模拟波形的，因此就有很大的线性区。这些晶体管要在线性区花费大量时间之后才能进入饱和区，因而使上升和下降时间变得非常长。

在有些情况下，设计者是可以把运放用做比较器的。当把 LM324 这个运放用做比较器时，运放会直达电源电压并停留在那里，但不会出什么“坏”事。但如果换用另外一个运放器件，情况可能完全不同。

对于那些希望比较器有快速响应时间的设计者来说，运放输出级的设计则是件坏事。运放输出级中使用的晶体管不是开关晶体管。这些晶体管是线性器件，它们被设计成用于输出精确的模拟波形。当处于饱和状态时，它们不仅要消耗比预期更多的功率，而且会进入锁定状态，而恢复时间又非常不可预测。这一批器件可能在数微妙内恢复过来，另一批器件也许要数十毫

秒。我们也无法对恢复时间进行规定，因为恢复时间是无法测试的。有些器件根本就不能恢复！在有些轨到轨器件中，输出管的失控（runaway）损坏是完全可能的。就是最好的设计者也可能设计出饱和的甚至是开环的运放电路，而自己对此却完全不知。

那么，我的应答机为什么坏了？问题出在开环运放电路中的 Vol 电压，它被弄成超过了数字门电路的逻辑阈值电压，而这个运放电路就是与数字逻辑门相连的。运放输出的低电平原先略低于逻辑阈值，但两个电位非常接近，所以，运放输出级只要有一点点的向上漂移，将永远也降不到逻辑电路的阈值那样低。虽然 Vol 也是运放的一个指标，但从来也没有在开环状态下规定过。

25.4 未用运放的不恰当端接

使用运放时最容易在无意间产生的错误，是对多运放 IC 中未用运放的错误端接。图 25-7 示出了对未用运放最常见的连接方法。

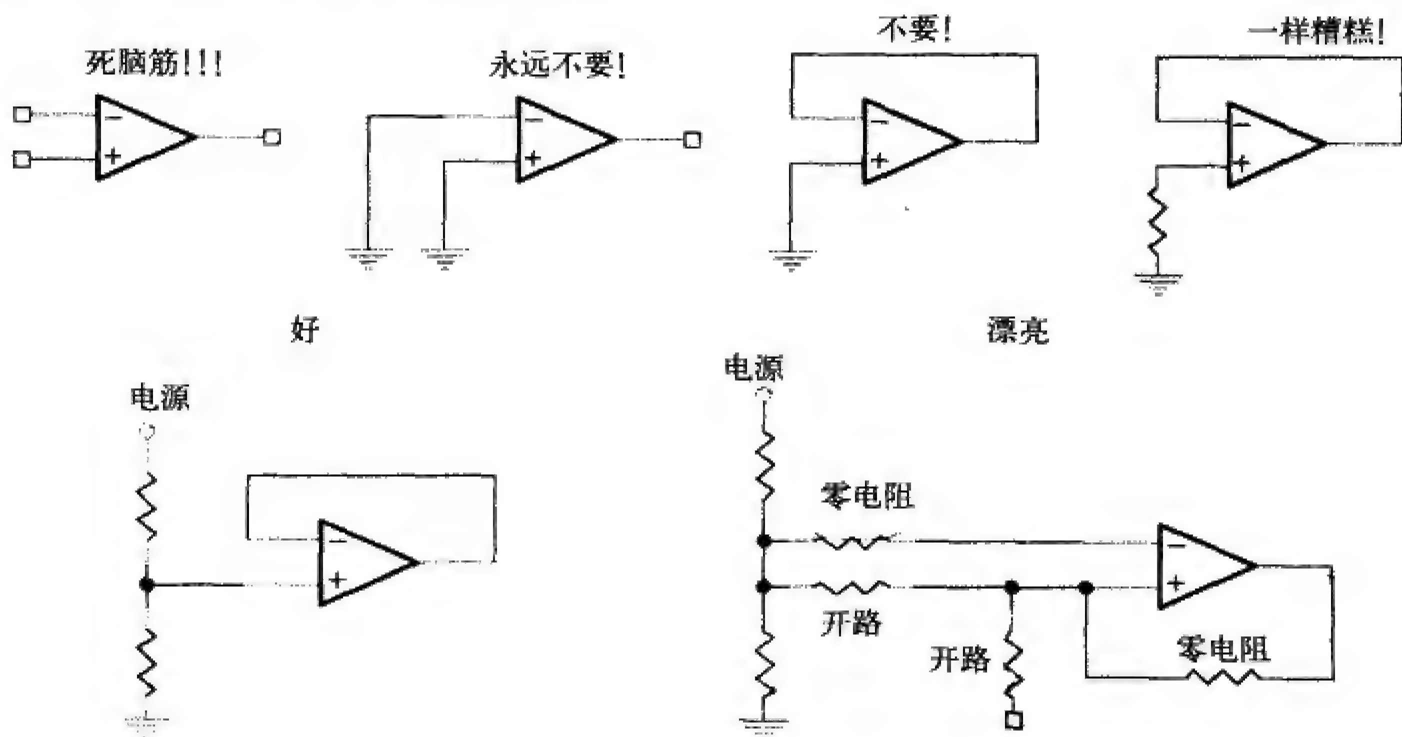


图 25-7 未用运放的不同端接方法

许多设计者都知道如何对未用的数字电路进行正确端接，那就是，把它们的输入端连接到电源或地。但这些设计者也许对未用运放的端接一无所知。图 25-7 中示出了在德州仪器公司应用部实际见到过的一些接法。我还给它们起了名字。 538

- **死脑筋** 这是一种常见的错误。设计者觉得运放就像家里的音响放大器，不用的端子就让它空着。这是对运放可能做出的绝对最错误的事情。一个开环的运放将饱和在电源的一个端电压上。因为输入是浮空的，所以会拾取噪声，因此运放的输出会在电源的两个端电压之间来回跳动，有时还会产生无法预测的高频。
- **永远不要** 这是设计者偶尔会做的另一件确实很糟糕的事情。通常，由于地线平面内的电位梯度，运放的一个输入端会略高于另一个输入端，而最好可能的情况是，运放将饱

和在电源的一个端电压上。我们不能保证永远停留在那个状态，因为某一个引脚上的略微的电压变动可以使运放跳到电源的另一个端电压上。

- **不要**　这要比前一种情况好一些，但好得不多。设计者所做的一切，只是保证运放到达电源电压，并停留在那里。这可以造成损坏，包括自加热、增加功耗等。
- **一样糟糕**　那些为在线测试而设计电路板的设计者经常会这样做。这仍然会使运放到达电源电压。
- **好**　这是最低推荐的电路结构。同相输入端连接到了正、负电源电压之间的某一个电位上，或者在分裂电源系统中接地。如果系统中已经存在虚地，就不需要那两个电阻。运放的输出也处于虚地（或者在分裂电源系统中是地电位）。

539

- **漂亮**　聪明的设计者想到了将来对系统修改的可能性，因此在对电路板布图时，对未使用的运放留出了一些电阻和跳线的位置，因而方便了将来的使用。电路图中还表示出了未用部分如何可以按需要用做反相或同相放大器。

25.5　DC增益

设计者可以在下面这种情况下遇到问题：他们忘记了AC中还可能有DC分量。图25-8表示了这样的一个问题。当AC信号源有DC偏移时，上面电路中的那个耦合电容隔离开了两边的电位关系。这时，DC分量被阻断了，因此输出电压为1V AC。如果拿掉这个耦合电容，电路就试图以−10的增益对AC和DC分量同时进行放大，结果是得到了1V AC和−50V DC。由于电路的电源把DC输出限制在了±15V DC，所以，输出将饱和在−15V DC（也就是受运放负电源电压的限制）。

540

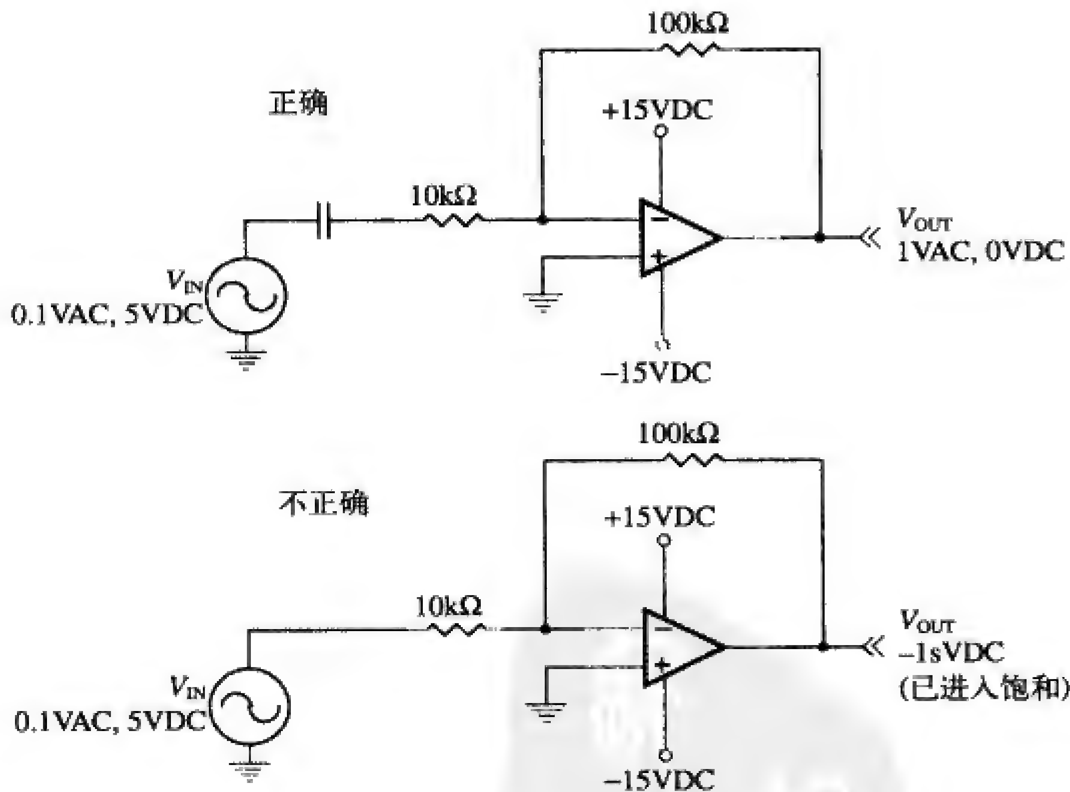


图25-8　未想到的DC增益

25.6 电流源

示于图 25-9 中的运放电流源电路必须永远把负载包含在内。在许多电路中，负载被放在电缆的另一端，而电缆又是通过接插件连接的。当电缆拔去后，运放就出现正反馈！输出立即跳到负电源电压上。

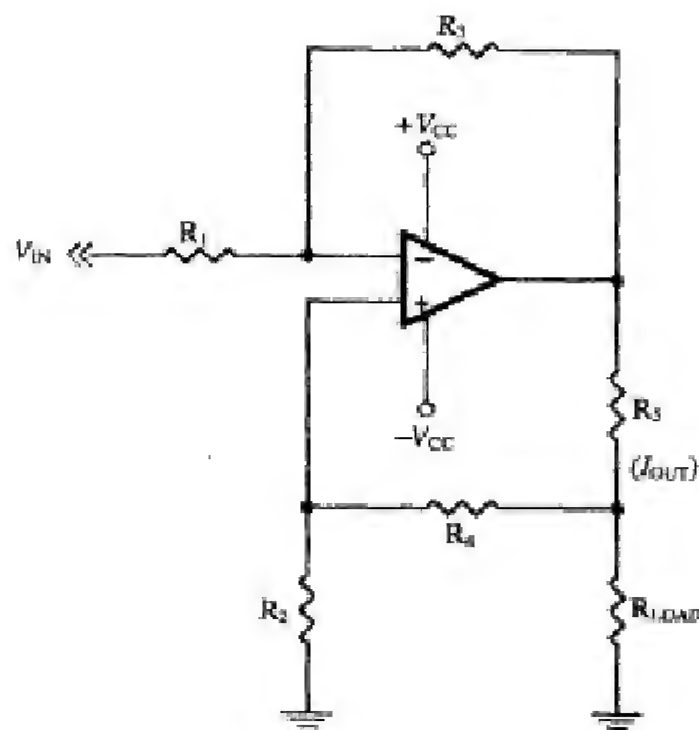


图 25-9 电流源

图 25-9 中的电流源输出可以写为：

$$I_{OUT} = \frac{R_3 \times V_{IN}}{R_1 \times R_5}，\quad R_3 = R_4 + R_5，\quad R_1 = R_2$$

对于图 25-9，我们应该理解为 $R_1 - R_4$ 这几个电阻都要远大于 R_5，而且 R_5 >> R_{LOAD}。 541

25.7 电流反馈放大器：反馈电阻的短接

当设计者把输出端直接与反相输入端短接时，就产生了电流反馈放大器中最常见的错误，如图 25-10 所示。

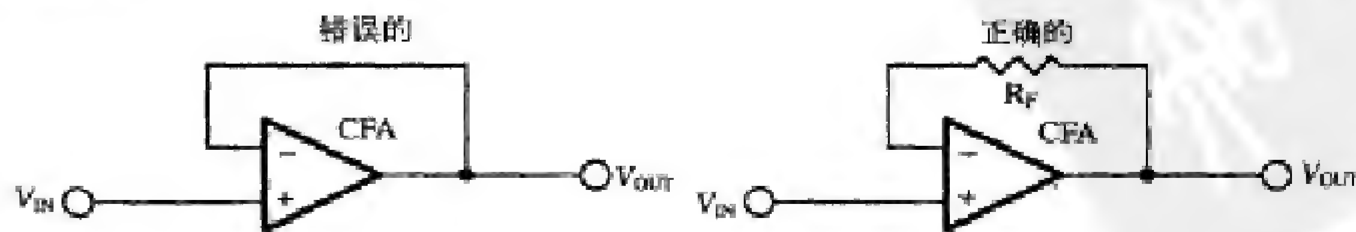


图 25-10 电流反馈运放的输出短接

设计者总是试图利用 CFA 的速度和带宽的优点来构建缓冲器。但是，把输出引脚与反相输入端短接的做法永远是一个坏主意，因为这会使 CFA 不稳定。电流反馈放大器的稳定性准则是与电压反馈放大器不同的。电压反馈放大器的稳定性准则是

$$A\beta=\frac{aR_G}{R_F+R_G}$$

而电流反馈放大器的稳定性准则是

$$A\beta=\frac{Z}{R_F\left(1+\frac{Z_B}{R_F\|R_G}\right)}$$

可以看出，VFA 的稳定性同等地取决于 R_F 和 R_G。但 CFA 的稳定性则极大地取决于 R_F。事实上，如果 R_F 为零，分母即趋于零，稳定性准则不再成立！这也可以从实际数据手册中的曲线看出（见图 25-11）。

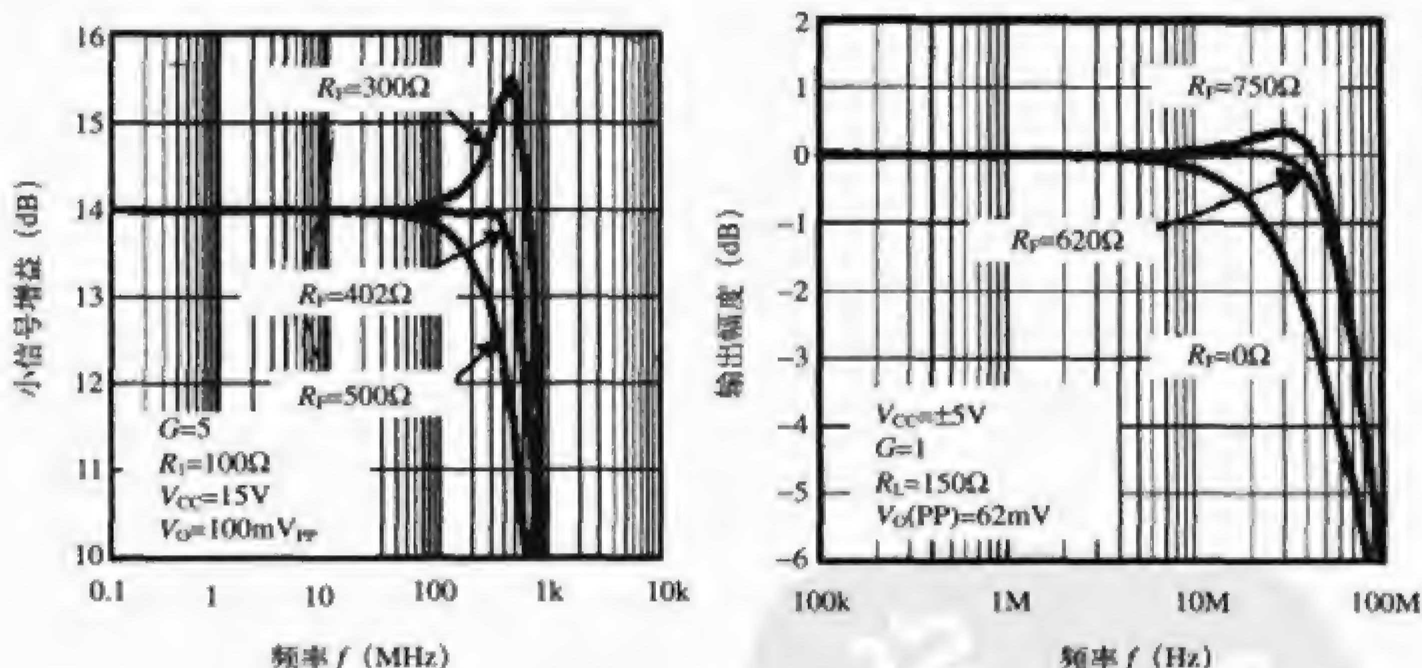


图 25-11　VFA 和 CFA 的稳定性与反馈电阻的关系

在图 25-11 左边，R_F 只要稍微改变一点就会极大影响到 CFA 的响应，而且随着这个电阻的变小，曲线呈现出警示性的趋势。但对右边 VFA 的影响则要小得多，而且趋势也是相反的。这里的最低要求是：坚持使用对 CFA 运放所推荐的反馈电阻值。这也是一个实现同相缓冲器的非常容易的方法。只要把推荐的反馈电阻值置于输出端与反相输入端之间，电路就会正确工作！

25.8　电流反馈放大器：反馈环路中的电容

当设计者试图用 CFA 构建有源滤波器时，总要在反馈环路中放入一个电容（见图 25-12）。只有很少的滤波器结构可以使用 CFA。Sallen-Key 是其中之一，但需要注意使用正确的反馈电阻值。这里的基本点是，CFA 并不是有源滤波器的最佳选择。如有可能，最好选用其他电路。

542
543

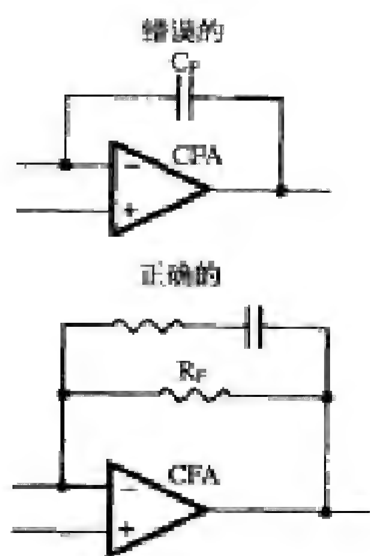


图 25-12 反馈环路中的电容

25.9 全差分放大器：不正确的单端端接

全差分运放的一个最常见的应用是单端向全差分的转换。但是，当输入信号必须端接的时候，情况就变得非常复杂！

我们来观察图 25-13，图的右边给出了确定电阻之间关系的一组方程，其中的 R_1 和 R_t 是相互交叉引用的。在对这一组方程求解以找出正确阻值的时候，我们需要一个目标寻找（goal seeking）算法。如果这两个电阻值计算得不正确，就可能出现下面的情况。

- 增益出错。
- 差分失调。
- 差分增益不匹配。
- 阻抗匹配不正确。

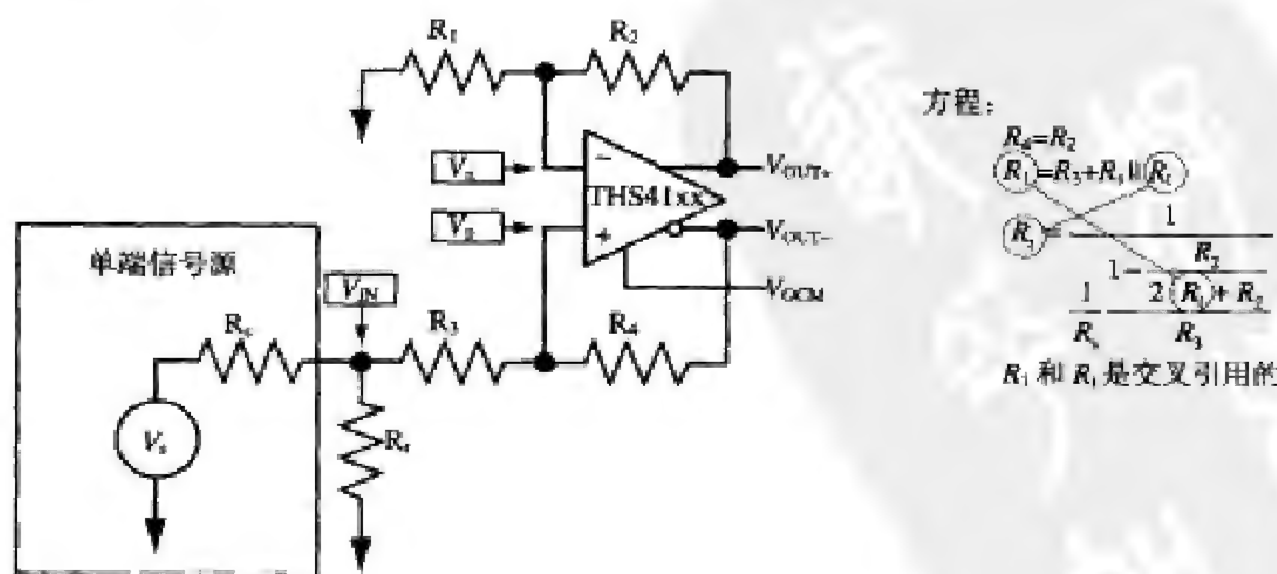


图 25-13 一个全差分放大器的端接

对设计者来说幸运的是，德州仪器在网站上提供了一个可以自动完成这一任务的计算器。

设计者也可以考虑图 25-14 中这个较为简单的设计方法。

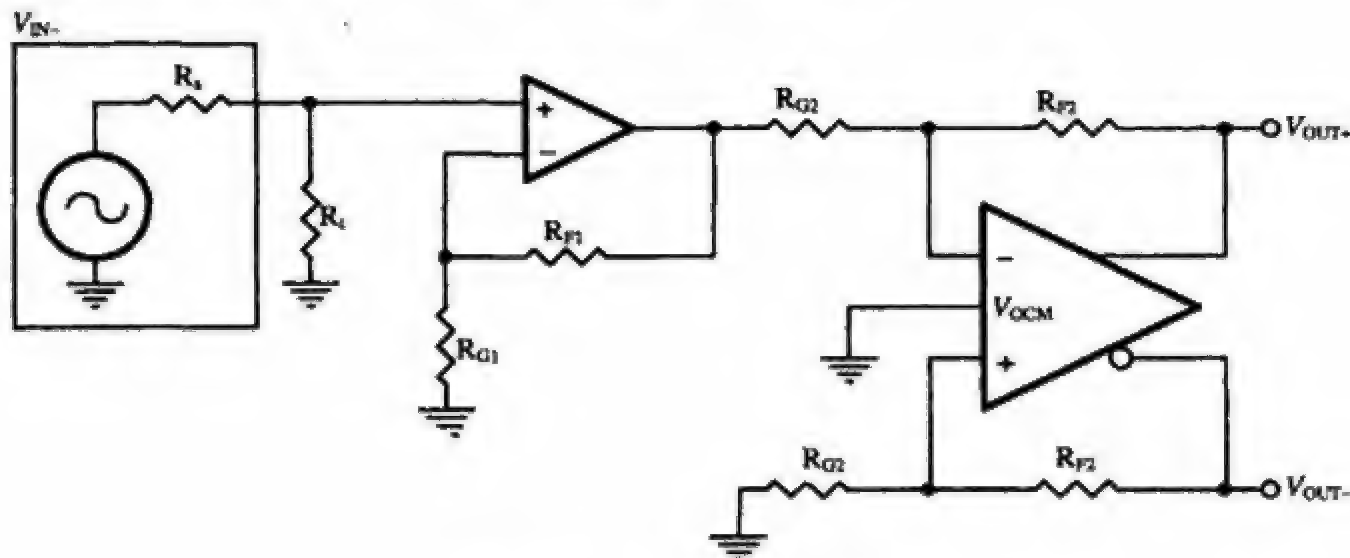


图 25-14 使用一个输入级

25.10 全差分放大器：不正确的 DC 工作点

全差分放大器在单电源下的工作是非常容易弄乱的（只要看一看图 25-15 就知道了）。

544 ~ 545

图中究竟出什么事了？两个输出端的工作点之间有 3.3V 的 DC 电位差！应该知道，差分输入电路中有两个 DC 电压源。在这个例子中，设计者把一个 AC 耦合电容放在了 V_1 和 R_1 之间，这是正确的，但忘记了也要在 R_3 和地之间放一个电容。图 25-16 表示了在放入第二个 AC 耦合电容之后的情况。

在放入了第二个 AC 耦合电容之后，便建立了正确的 DC 工作点。

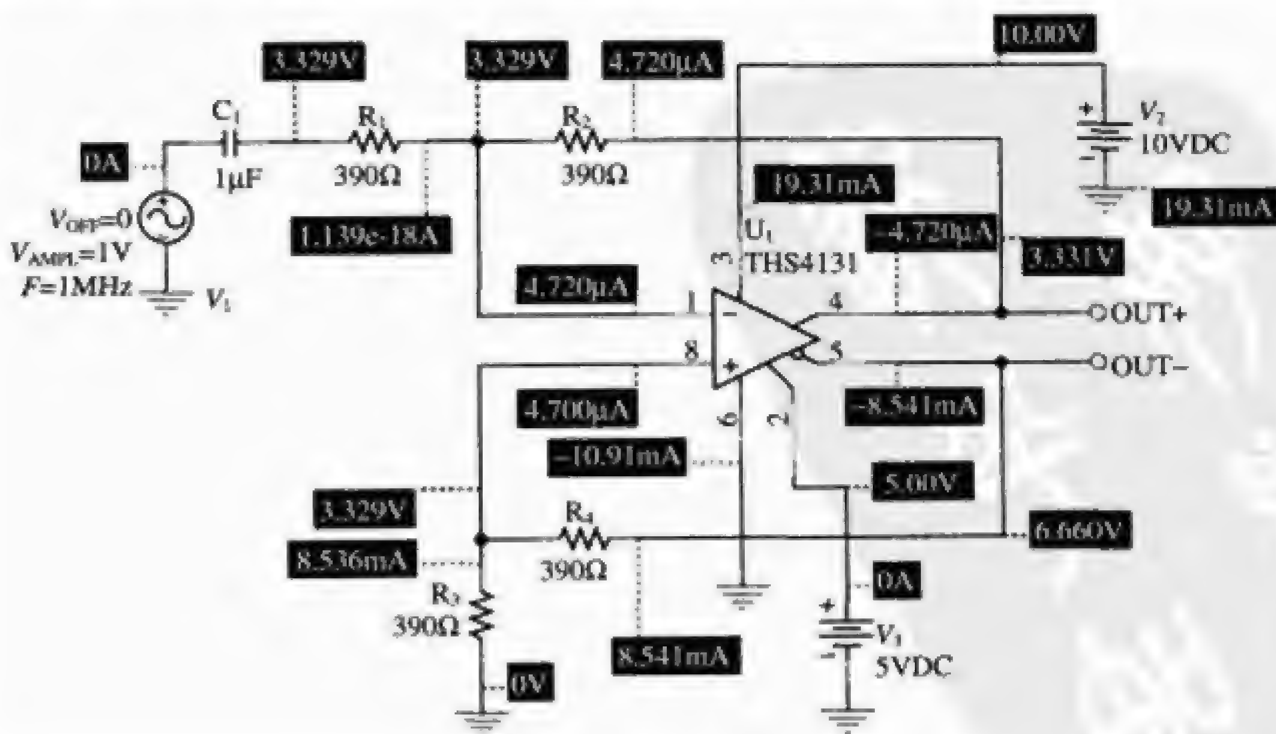


图 25-15 不正确的 DC 工作点

图 25-16 正确的 DC 工作点

25.11 全差分放大器：不正确的共模范围

当放大器的频率响应必须包含 DC 因而不能使用 AC 耦合电容的时候，就会由于不正确地使用全差分放大器的 V_{OCM} 输入端，而经常出现一个非常小但具有同样损坏性的问题。我们来考虑图 25-17 中的电路。

546

图 25-17 共模出错

图中的 DC 工作点看来已经正确建立了，两个输出将围绕由 V_3 建立的 5V V_{OCM} 共模点来回摆动。但是，在做完 AC 仿真后，得到的结果却是一塌糊涂。出什么问题了？

问题出在输入共模电压范围没有包含电源电压的负端，这里的负端是地。对这个问题有两个解法：一个是把两个输入电压都偏移到与 V_{OCM} 相同的 DC 电位上。另一个是重新选择一个全差分放大器，使它的共模范围包含电源电压的负端。图 25-18 示出了 V_{OCM} 对输出信号的影响[①]。

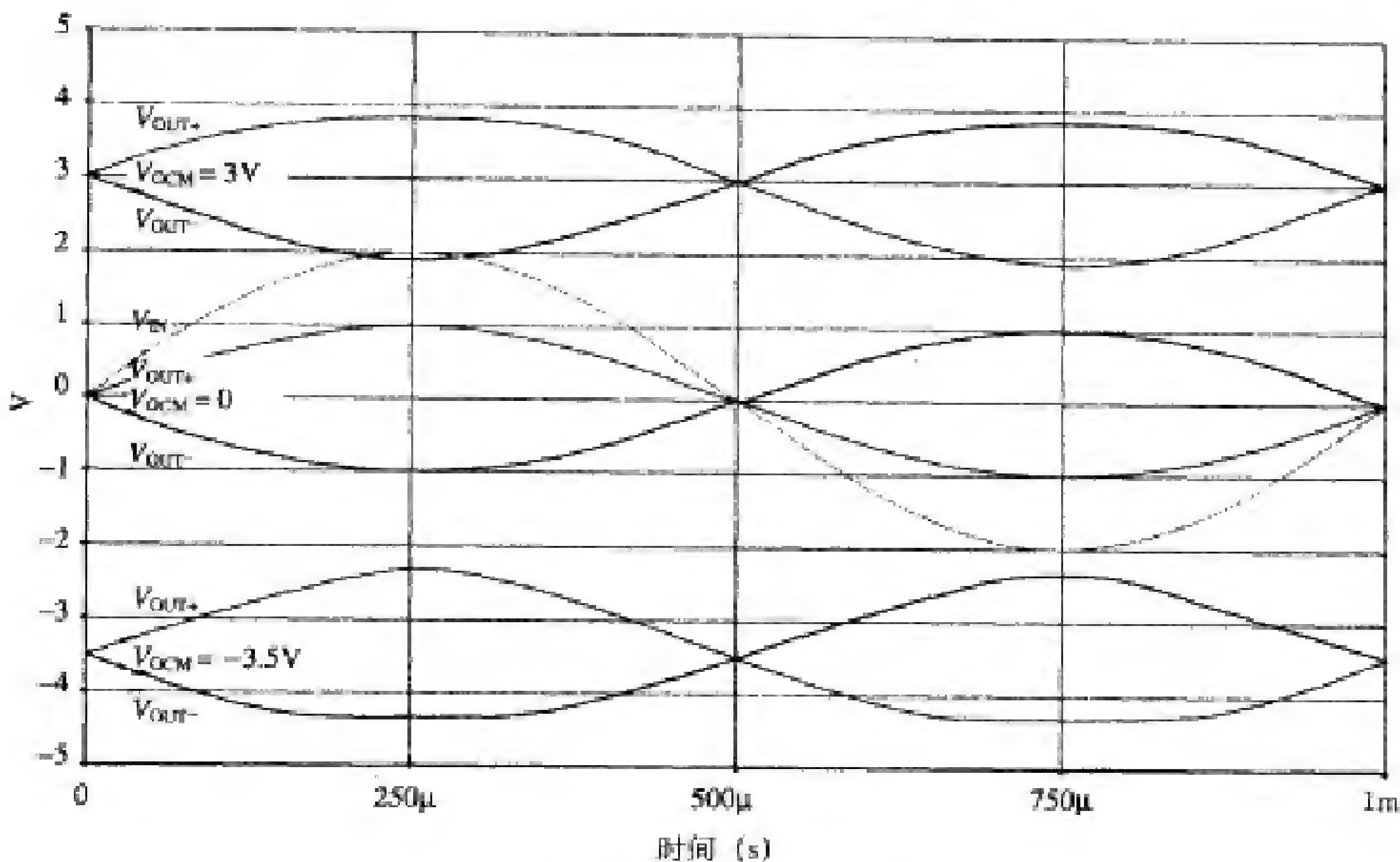


图 25-18 V_{OCM} 对输出的影响

547 ↓ 548

当 V_{OCM} 使放大器的输出电压太靠近电源电压时，就会产生问题。最好的做法是，使两个输入电压和 V_{OCM} 尽可能地工作在同一个 DC 电位上。

25.12 头号设计错误

我把这个最难解决的并且也是最常见的错误留在了最后。其中甚至没有运放，只包含了一些支持元件：去耦电容器！

在第 1 章中，我曾经提到一些已经深深印入到每个设计工程师脑海中的元件编号，至少是那些从事模拟设计的工程师。这里还有另外一个：0.1μF。

需要去耦吗？好啊，我们全都知道，在每个电源入口处放置一个 0.1μF 电容，工作就完成了。是这样吗？我可以非常容易地用两个字来推翻这句常说的话：手机。

把你的手机放得靠近你已经用 0.1μF 旁路了的样机电路，然后拨个电话，同时用一个宽带

---

① 由于是单电源电路，所以图 25-18 中出现负输出电压是不对的。不过，图中波形的意思是正确的，但所有的电压都要加上 5 V。单端运放的输出是由输入确定的（见图 3-3），但全差分运放做不到这一点，所以要引入 V_{OCM}，以确定输出摆幅的中间值。——译者注

示波器监测电路的输出。你会看到极其可怕的 2.4GHz 的泄漏！

对于这个问题，我还有另一个故事，它来自某些蜂窝电话基站的安装人员，他们惊恐地打来电话说，“我们的系统中到处都是 90MHz 的噪声，但不知从何而来。”出自我的怀疑，我让他们说出正在安装的系统处于哪个确切的坐标位置，他们给了我确切的经度和纬度。在快速查阅了 FCC 数据库之后，我找出了问题的答案。我问他们，“你们是不是在 W___90.5FM 塔架的附近什么地方？”这个塔架被标注在了同一坐标处，是一个 100 000W 的 NPR 电台。他们在电话里告诉我，他们可以看到 1.5m 以外的那个发射机。他们正处在发射塔的同一地点！

我在这里想说明的是，他们的电路板已经用了 0.1μF 的旁路电容。这个方法对于板上的数字电路工作得很好，但模拟部分正受到大功率 90.5MHz FM 电台的无线电信号的猛烈攻击。按照通常的想法，电容值越小，电容滤波的频率就越低。所以，0.1μF 的电容应该可以解决几乎所有的问题，因为这是个非常大的电容值（相对而言）。这个常理是错误的！实际的情况恰恰相反。[①]

那么，0.1μF 的电容值究竟是如何这般流行的呢？在我住处附近的一家高科技商店里，以前有一个古董似的计算机主板用做墙面装饰。在白色背光的照明下，那个绿色透明的主板确实引人注目。上面还布满了 0.1μF 的去耦电容。在对这块电路板进行快速查询之后，我发现那个老式计算机的时钟频率只有 1MHz。 549

所以，0.1μF 的电容值似乎来自 20 世纪 60 年代对 TTL 逻辑的旁路之用！是不是到了该对这一问题从运放和其他模拟元件的角度进行重新思考的时候了？现在的这些运放和模拟电路可以工作在 3GHz 的频率下，尤其是几乎每个工程师都带着一台 2W 2.4GHz 的发射极（手机）进入实验室的时候。

现实的情况是，一个好的 X7R 电介质的 0.1μF 电容器呈现出在 10MHz 附近区域内的谐振。这是由于分布电感产生了一个 LC 电路。在 10MHz 以下，它是容性阻抗。在到达这个谐振频率之前，这个阻抗几乎一直随频率的升高而以对数曲线下降。当超过这个谐振频率之后，即呈感性阻抗。由于电感是反抗高频电流而仅让低频通过，所以超过谐振频率之后，去耦电容就不起作用了。

在考察了由电容器制造商提供的代表性曲线之后，我们发现这个德高望重的 0.1μF 旁路电容在 100MHz 时已经变成了一个电感，它的感抗 X_L 至少是 1Ω。在 2.4GHz 时，感抗上升到了 10Ω 以上。

为了有效旁路，我们有一个很好的经验公式：把若干个电容并联起来使用。标准的 0.1μF 电容对于最高到 10MHz 的频率都能工作得非常好，1000pF 的 NPO 介质电容在 100MHz 以下都能工作得很好，而 33pF 的 NPO 电容则可以抑制 2.4GHz 区域内的噪声。在电源进入电路板的地方可以使用笨重的去耦电容，以消除低频纹波。 550

最后，我们想用另一句话来取代那句老话：当怀疑去耦不好时，减小（切勿增加）电容量。

---

① 这一段写得有点儿让明白人变糊涂，读者不必具体琢磨。——译者注

附录A　单电源电路集

Bruce Carter

A.1　引言

本附录收集了一些单电源运放电路。把这些电路收集于此，是因为这些电路多少有些不一般，因而不太适合归入本书的主要章节。

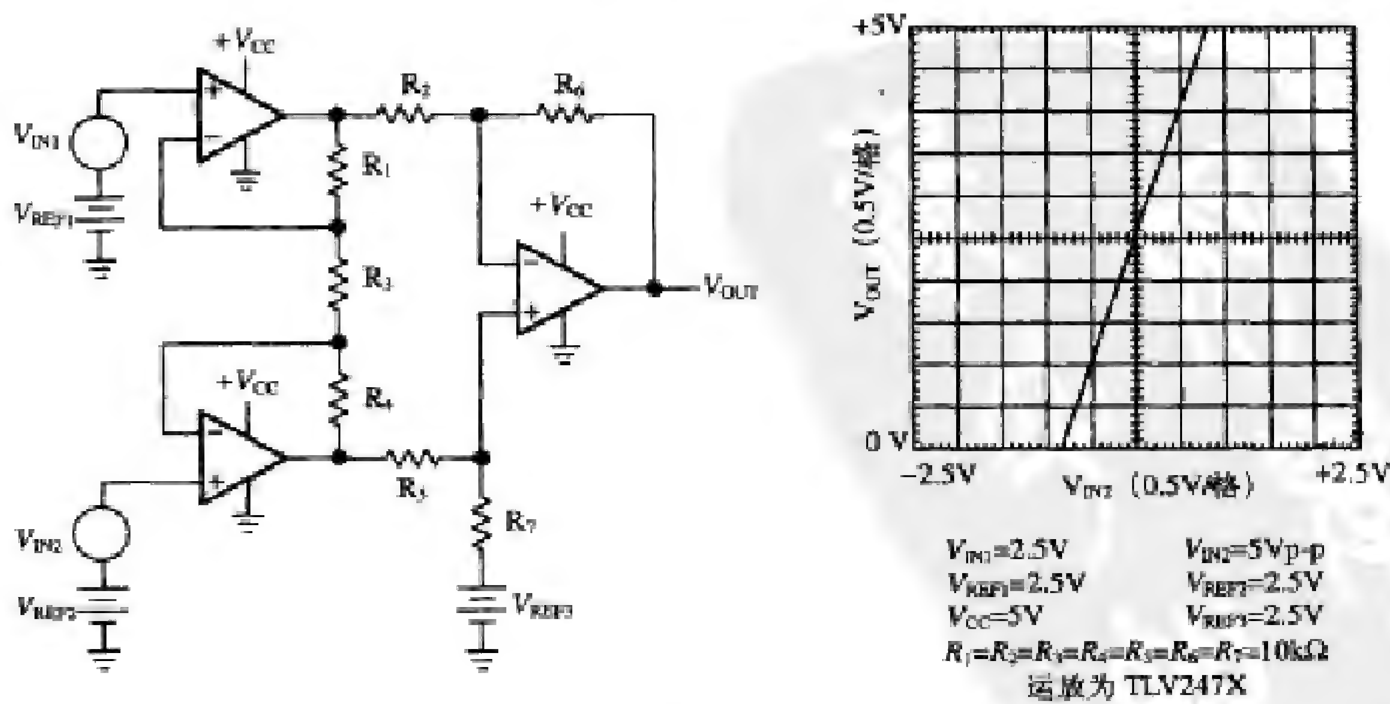
A.2　测量放大器

在图A-1的电路结构中，两个信号源分别连接到两个运放的同相输入端。这个阻抗非常高，而如果两个运放完全一样，那么两个阻抗也就非常接近于相等。这在与非常高阻抗的输入信号相连时是很理想的。图中的输入信号的传播延迟等于两个运放的传播延迟，由于这两个延迟非常接近于相等，所以使由于不相等的延迟而引起的失真减到最小。

当 $R_7 = R_6$、$R_5 = R_2$、$R_1 = R_4$ 和 $V_{REF1} = V_{REF2}$ 时，式（A-1）可以简化为式（A-2）：

551

$$V_{OUT} = (V_{IN2} + V_{REF2})\left(\frac{2R_4 + R_3}{R_3}\right)\left(\frac{R_7}{R_5 + R_7}\right)\left(\frac{R_6 + R_2}{R_2}\right) - (V_{IN1} + V_{REF1})\left(\frac{2R_1 + R_3}{R_3}\right)\frac{R_6}{R_2} + V_{REF3}\left(\frac{R_5}{R_5 + R_7}\right)\left(\frac{R_6 + R_2}{R_2}\right) \quad (A-1)$$



图A-1　高精度差分放大器

$$V_{\mathrm{OUT}}=(V_{\mathrm{IN2}}-V_{\mathrm{IN1}})\left(\frac{2R_1}{R_3}+1\right)\left(\frac{R_6}{R_2}\right)+V_{\mathrm{REF3}} \tag{A-2}$$

这些阻值相等的电阻之间的匹配精度，应该高于电路所期望的匹配精度。电阻的匹配消除了由于增益的不相等而引起的失真，同时也减少了共模电压的穿透率（feed through）。我们可以用阻值等于$(R_1\|R_3)/2$的电阻与两个信号源串联，以降低由偏流引起的误差。这个差分放大器有一个独特的优点，这就是，增益可以只用一个电阻来改变。如果增益设定电阻是R_3，那么，在改变增益时就不需要任何电阻匹配了。

A.3 简化的测量放大器

图A-2中画出了一个简化的测量放大器，放大器的两个输入信号源都有相等的、非常高阻抗的负载。这个结构省去了三个电阻，而其中的两个是需要匹配的。但它牺牲了增益设置的灵活性，因为现在的增益必须用一对匹配电阻来设定。

552

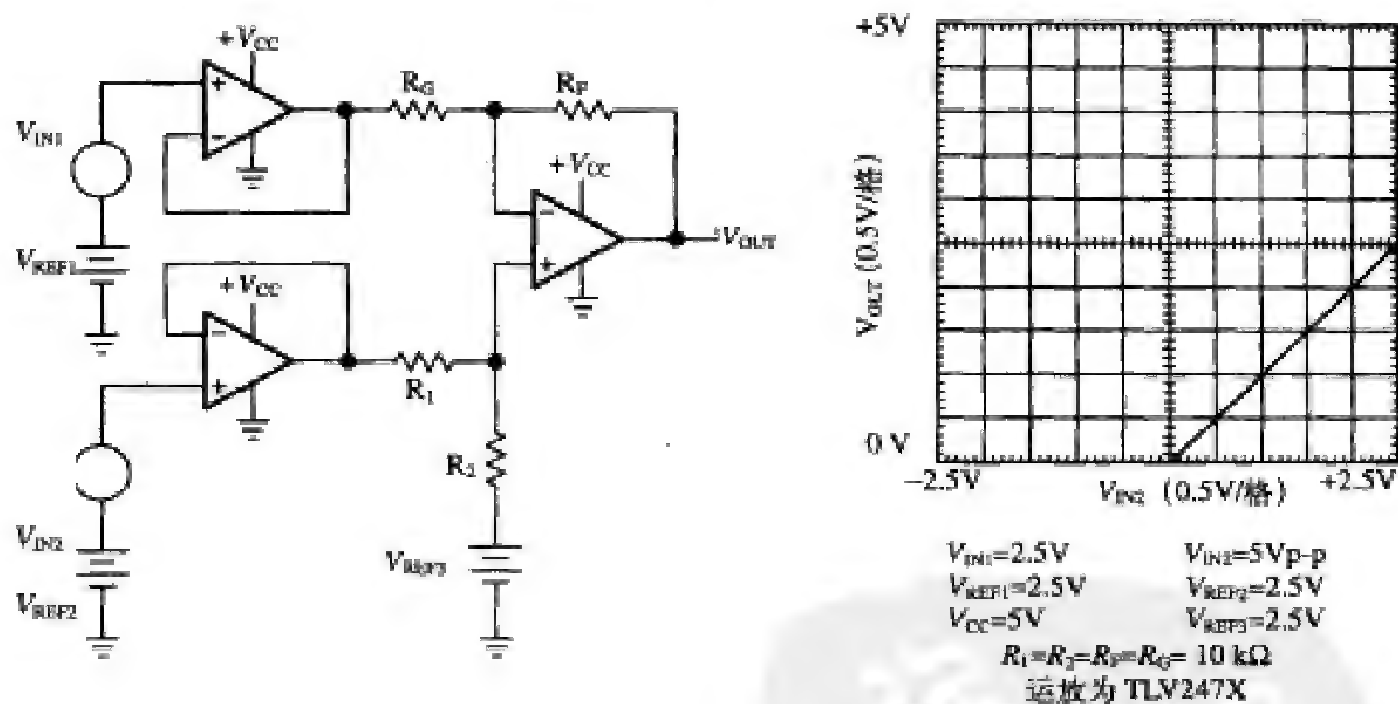


图 A-2 简化了的高精度差分放大器

当把R_F设置成等于R_2，R_G设置成等于R_1和$V_{\mathrm{REF1}}=V_{\mathrm{REF2}}$的时候，式（A-3）即简化为式（A-4）：

$$\begin{aligned}V_{\mathrm{OUT}}=&(V_{\mathrm{IN2}}+V_{\mathrm{REF2}})\left(\frac{R_F+R_G}{R_G}\right)\left(\frac{R_2}{R_1+R_2}\right)\\&-(V_{\mathrm{IN1}}+V_{\mathrm{REF1}})\left(\frac{R_F}{R_G}\right)+V_{\mathrm{REF3}}\left(\frac{R_1}{R_1+R_2}\right)\left(\frac{R_F+R_G}{R_G}\right)\end{aligned} \tag{A-3}$$

$$V_{\mathrm{OUT}}=(V_{\mathrm{IN2}}-V_{\mathrm{IN1}})\left(\frac{R_F}{R_G}\right)+V_{\mathrm{REF3}} \tag{A-4}$$

A.4 T型网络用于反馈环路

有时候，我们希望在反馈环路中有一条低阻抗到地的通路。标准的反相放大器做不到这一点，因为输入电阻值是由驱动电路确定的，而反馈电阻值是由增益指标确定的。但如果在反馈环路中插入一个T型网络（见图 A-3），就可以得到这样的一个自由度，这就是，在确保上述两个指标的同时，还可以在反馈环路中有一条低阻抗到地的通路：

553

$$V_{OUT}=-V_{IN}\left[\frac{R_2+R_3+\frac{R_2R_3}{R_4}}{R_1}\right]+V_{REF}\left[1+\frac{R_2+R_3+\frac{R_2R_3}{R_4}}{R_1}\right] \tag{A-5}$$

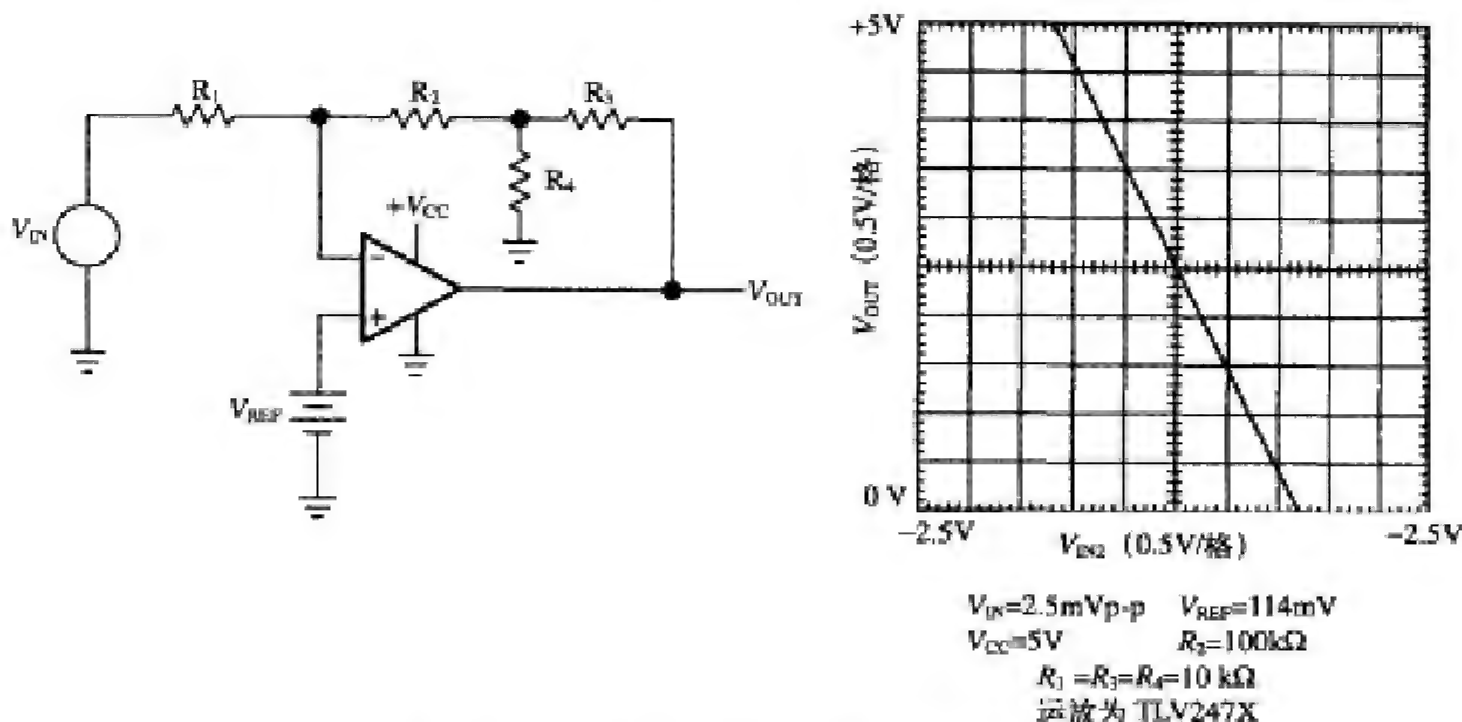


图 A-3 把T型网络置于反馈环路内

A.5 反相积分器

式（A-6）中使用了拉普拉斯算子 $s = j\omega$，而 $1/s$ 的数学运算构成了积分操作。微分电路将在后面讨论，在那里将用 s 的数学运算来构成微分操作。图 A-4 中的积分时间常数是 RC，因此，在对数曲线图中，幅度曲线将在 $RCs = 1$ 时穿越 0dB。此外，当 $RCs = 1$ 时，相位等于−45°[①]：

554

$$V_{OUT}=-V_{IN}\frac{1}{RCs} \tag{A-6}$$

图 A-4 中的积分器不是非常实用的，因为电容没有放电回路。因此，任何漏电流将最终变为对电容的充电，直到电路进入饱和。积分器的正输入端被偏置成 $V_{CC}/2$，以此把输出电压的中心置于 $V_{CC}/2$，因而可以使输出在正、负两个电压方向上等幅摆动。偏置电阻被选择为 $2R$，所

① 该电路不存在零点与极点，所以不是一般的滤波器电路。在任何频率下，相移总是 90°，而且积分器的相移总是滞后的，但这里由于运放反相的原因，变成了超前 90°，如图 A-4 所示。——译者注

以它们的并联电阻值等于 R。这就对流过负输入端电阻 R 的输入失调电流进行了补偿。

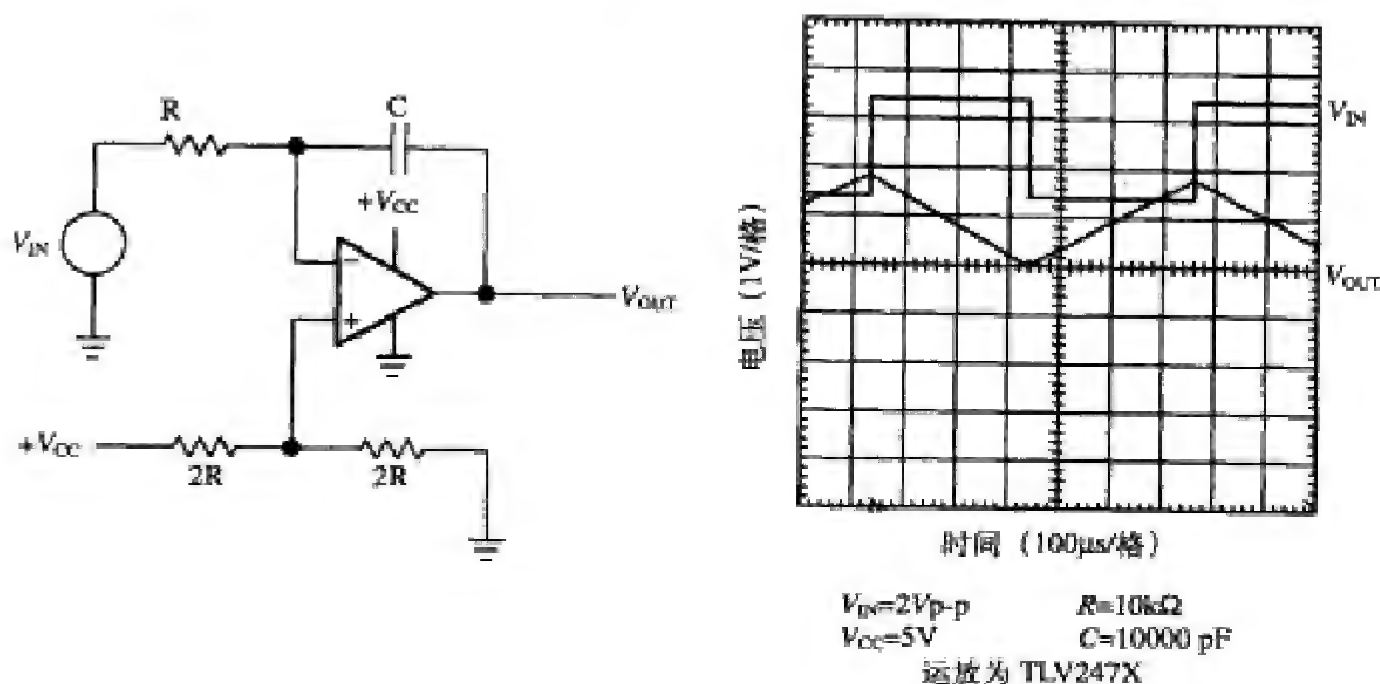


图 A-4 反相积分器

A.6 带有输入电流补偿的反相积分器

从功能上讲，图 A-5 中的电路是与图 A-4 中的一样的，但增加了一个电流补偿网络，用以对输入电流进行补偿。V_{CC}、R_1 和 R_2 把正输入端偏置到 $V_{CC}/2$，以此把输出电压的中心置于 $V_{CC}/2$，因而可以使输出在正、负两个电压方向上摆动。 555

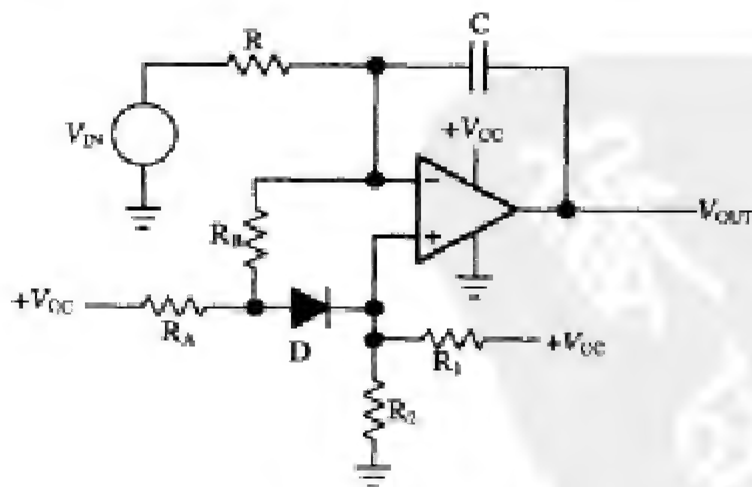


图 A-5 带有输入电流补偿的反相积分器

R_1 和 R_2 的阻值选择得相对比较小，因为流过 R_A 的电流也要流过 R_1 和 R_2 的并联支路。R_A 以一个恒定的电流对二极管进行正偏，所以，二极管的作用就像是一个很小的稳压器。二极管的压降是温度敏感的，而这个情况是对我们有利的，因为输入晶体管也是温度敏感的。如果二极管电流选择得正确，那么，这两个温度灵敏度可以互相抵消。R_B 是一个大阻值电阻，在这里

用做电流源，所以，它的阻值被选择为可以向反相端提供恰当的输入偏流。如果 R_B 选择得正确，就可以保证运放的输入电流不会流过积分电阻 R。

这个积分器不是非常实用，因为电容没有放电通路。因此，任何输入电流最终会对电容充电，直到使电路进入饱和。偏置电路使运放输入电流中流过 R 的部分得以极大减少，因而延长了积分时间。电路中还需要一个复位电路，以使这个积分器更加实用。

图中的偏置补偿方法是为那些包含 npn 输入晶体管的运放设置的。对于 pnp 输入电路的运放，二极管必须倒过来，而且要接地。

556

$$V_{OUT} = -V_{IN1}\frac{1}{RCs} \tag{A-7}$$

A.7 带有漂移补偿的反相积分器

从功能上讲，图 A-6 中的电路是与图 A-5 中的一样的，但在正输入引脚处使用了一个 RC 电路，用以实现漂移补偿。分压器是由两个电阻（R_A）串联实现的，并依靠 V_{CC} 把输入端偏置到电源电压的中点。

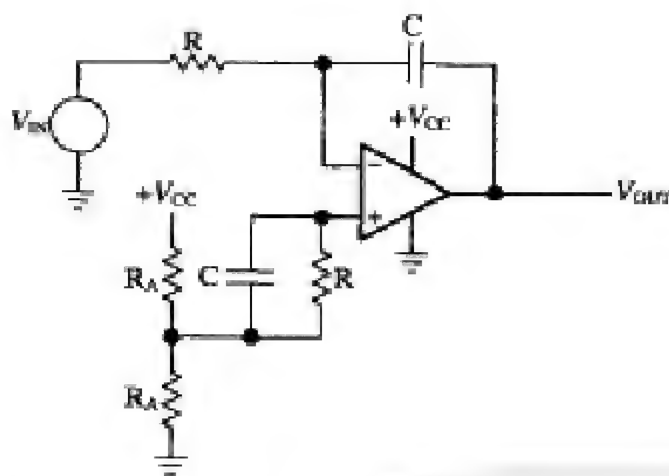


图 A-6 带有漂移补偿的反相积分器

正输入端的电流会流过并联的 R 和 C，所以，正输入电流在 RC 并联支路上的压降就等于负输入电流在它的 RC 串联电路上的压降。运放的共模抑制能力消除了由两个输入电流引起的电压。用这个电路可以实现非常长的积分时间，但当输入信号不是以 $V_{CC}/2$ 为中心时，这个补偿就很差。

$$V_{OUT} = -V_{IN1}\frac{1}{RCs} \tag{A-8}$$

A.8 带有机械复位的反相积分器

从功能上讲，图 A-7 中的电路是与图 A-5 中的一样的，但增加了一个使电容放电（复位）的方法。S_1 是一个机械开关或继电器，当触点闭合时，就使积分电容短路，以此迫使电容放电。有些电容会受到快速放电周期的伤害，所以要把 R_S 置入放电通路，以限制初始放电时的电流。

557

当电路中没有 R_S 时，在放电的第一时间出现的电流脉冲会引起相当大的噪声，所以，R_S 的选择还要考虑到噪声的问题。在所有实用电路中，放电速率都是由 R_S 和 C 形成的时间常数确定的。

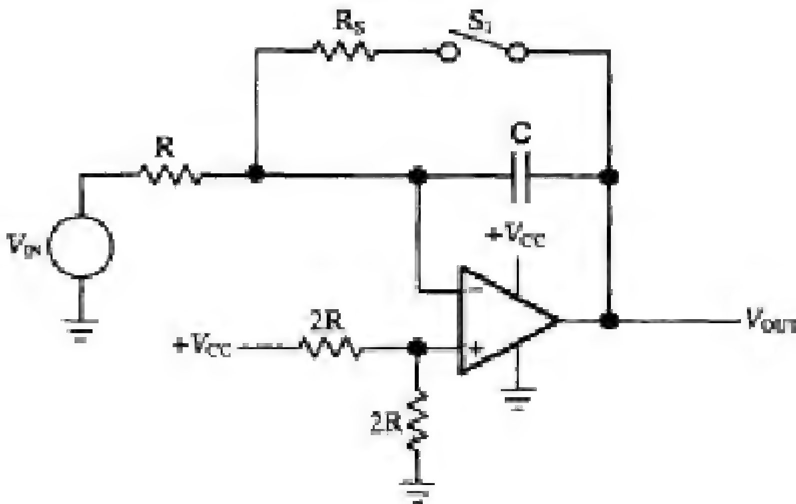


图 A-7 带有机械复位的反相积分器

机械放电方法的优点是，复位操作是与电路中的其他部分隔离的。但它们的体积、重量、时间延迟和不确定的动作时间对它的优点起到了抵消作用。当机械复位的缺点超过优点时，电路设计者便转向电子复位电路。

$$V_{OUT} = -V_{IN1}\frac{1}{RCs} \tag{A-9}$$

A.9 带有电子复位的反相积分器

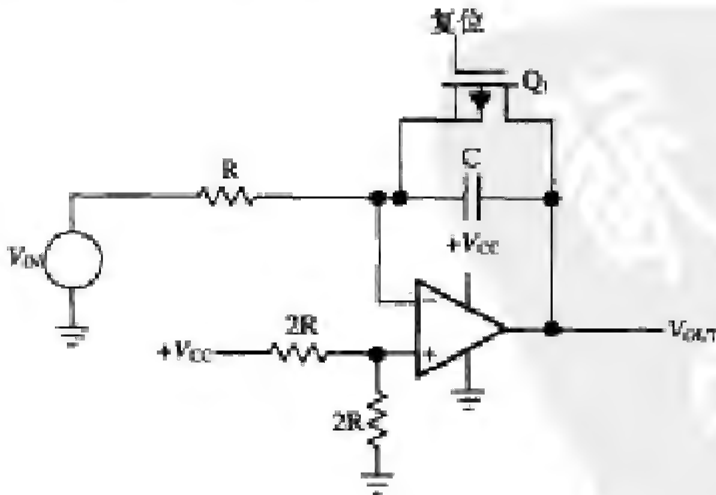


图 A-8 带有电子复位的反相积分器

从功能上讲，图 A-8 中的电路是与图 A-5 中的一样的，但增加了一个电子式的电容放电（复位）方法。Q_1 是由栅极驱动信号控制的，使 Q_1 在通导和关断两个状态之间转换。当 Q_1 通导时，源极与漏极之间的电阻很低，小于 100Ω。当 Q_1 关断时，源漏之间的电阻很大，大约在数百兆

欧。

由于 FET 的源极电位与反相输入端相同，也就是处于虚地的电位，所以，Q_1 的栅源之间的偏压不受输入信号的影响。有时候，输出信号可以大到足以引起 Q_1 中的漏电流，所以，设计者必须注意给 Q_1 提供正确的偏压。关于晶体管复位的更详细的说明，读者可以参阅有关的晶体管书籍。电子复位的一个主要问题是由晶体管杂散电容引起的电荷注入效应[①]。这个电荷可以大到足以引起积分误差。

$$V_{OUT} = -V_{IN1}\frac{1}{RCs} \tag{A-10}$$

A.10 带有电阻复位的反相积分器

图 A-9 中的电路是与图 A-5 中的不同的，因为这个电路产生了一个转折点，所以不是纯粹的积分。在对数图上，积分器在 0 频率处的斜率是−6dB 每倍频[②]，而 0dB 的截距出现在 $f = 1/2\pi R_F C$ 的频率处。用转折点画出的曲线在转折点之前是水平的，在到达转折点之后即以−6dB 每倍频的速率下降。当 $f = 1/2\pi R_F C$ 时，曲线实际上已经是−3dB 了。

559

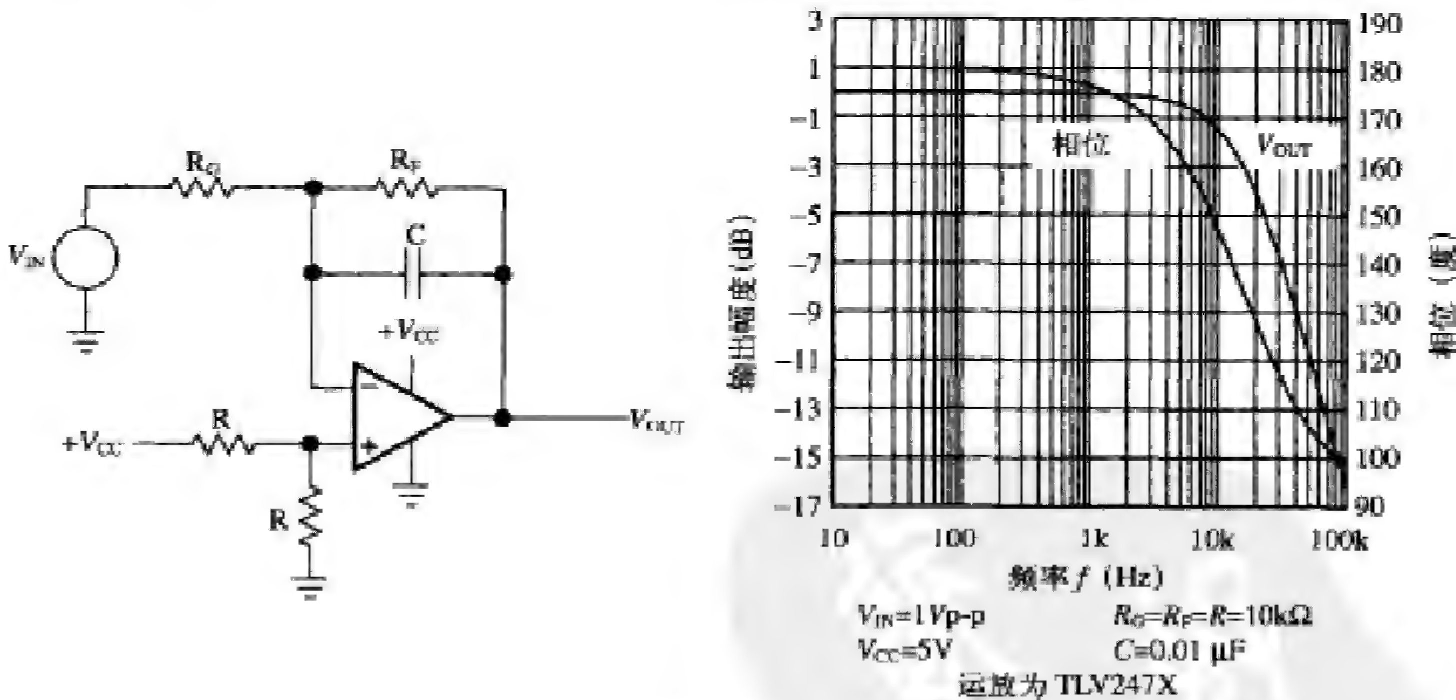


图 A-9 带有电阻复位的反相积分器

R_F 是与积分电容 C 并联的，所以该电阻不停地使 C 放电。低频区的衰减是纯积分器的最好的特性，但这里由于增加了复位电路而不复存在。

① "电荷注入效应"是指 MOS 管从通导变为截止时，沟道内电荷向两侧疏散而注入到源漏极电容的过程。由于沟道电荷与输入信号的幅度有关，所以会产生非线性失真，这是 CMOS 电路设计中的一个要点。——译者注

② 应该是 0 dB 每倍频，因为此时的电容为开路，因而增益与电容无关，也就是与频率无关。——译者注

$$V_{OUT} = -V_{IN1}\left(\frac{R_F}{R_G}\right)\frac{1}{R_F Cs+1} \tag{A-11}$$

A.11 带有反相缓冲器的同相积分器

图 A-10 中后面的电路是一个反相积分器，但它的前面还有一个反相缓冲器。为了去除信号的反相而多用了一个运放和四个电阻，但这是得到正真同相积分器性能的最简单的方法。 560

$$V_{OUT} = -\frac{R_A}{R_A}\left(-V_{IN}\frac{1}{RCs}\right) = V_{IN}\frac{1}{RCs} \tag{A-12}$$

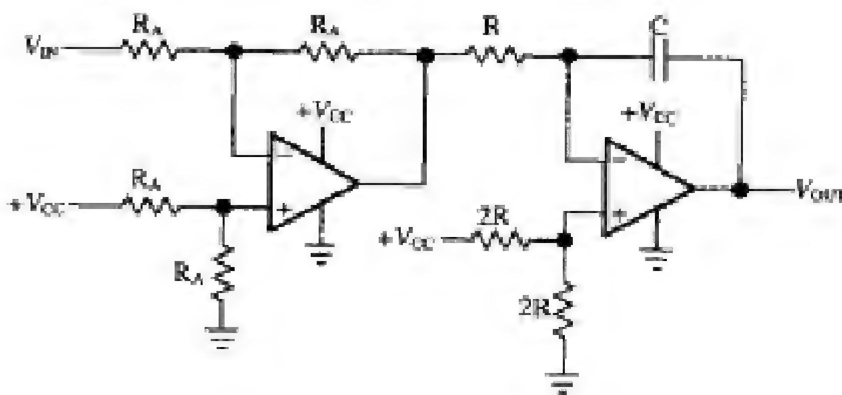


图 A-10 带有反相缓冲器的同相积分器

A.12 同相积分器的近似电路

图 A-11 中的电路比带有反相缓冲器的同相积分器（见图 A-10）少用了几个元件，但这个电路不是正真的积分器，因为在传递函数中有了一个零点。对数曲线从低频区开始以–6dB 每倍频的速率下降，但当 $f = 1/2\pi RC$ 时，零点就插了进来。这个零点使对数曲线变成平坦，因为此时的斜率降低到了 0dB 每十倍频。

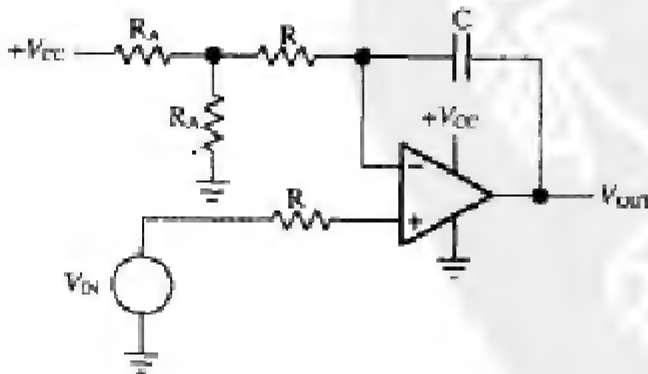


图 A-11 同相积分器的近似电路

这个电路在非常低的频率区表现为一个积分器，但在大于 $f = 1/2\pi RC$ 的频率区则变成了一个缓冲器。

$$V_{OUT} = \frac{RCs+1}{RCs} \tag{A-13}$$

561

A.13 双积分器

图 A-12 中的电路是一个双积分器。

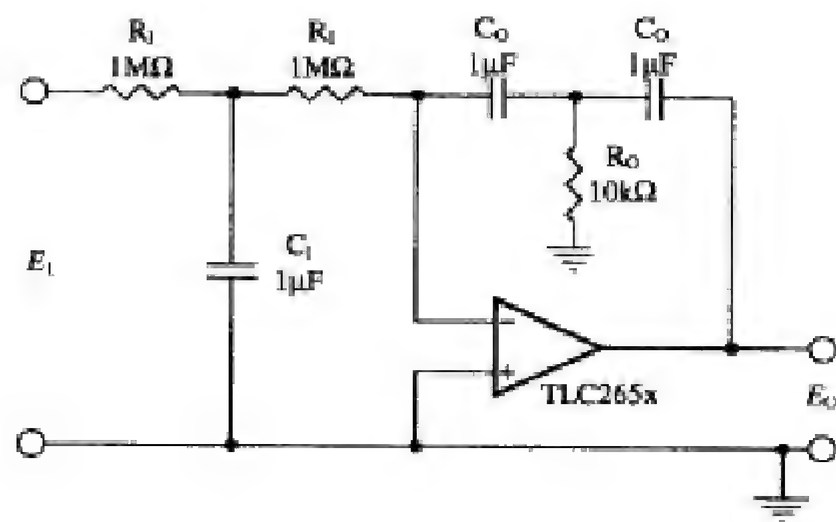


图 A-12 双积分器

$$E_O = \frac{-4}{(R_1C_1)^2}\iint E_1 dt = -4\iint E_1 dt \tag{A-14}$$

式中，

$$C_O = \frac{C_1}{2},\ R_O = \frac{R_1}{2}$$

这个双积分器用一个运放完成两次积分。

A.14 差值积分器

图 A-13 中的电路是一个差值积分器。

562

$$E_O = \frac{-1}{R_1C_O}\int (E_1 - E_2)dt = 10\int (E_2 - E_1)dt \tag{A-15}$$

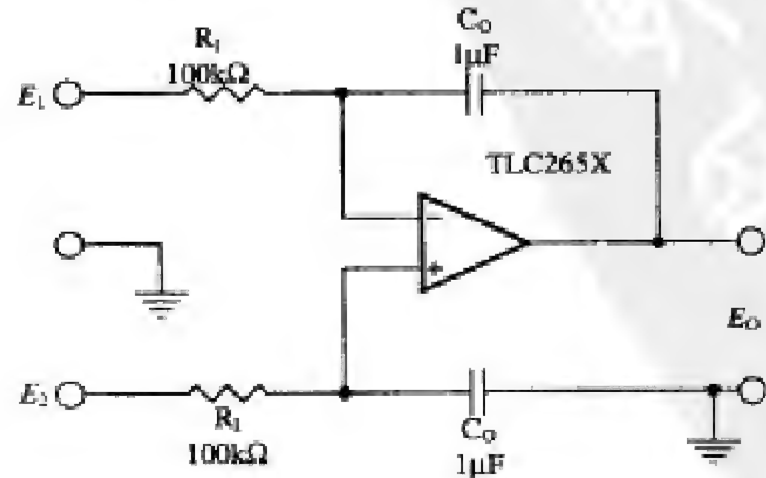


图 A-13 差值积分器

这个差值积分器对两个信号的差值进行积分。

A.15 AC 积分器

图 A-14 中的电路是一个 AC 积分器，它只对 AC 成分进行积分。 563

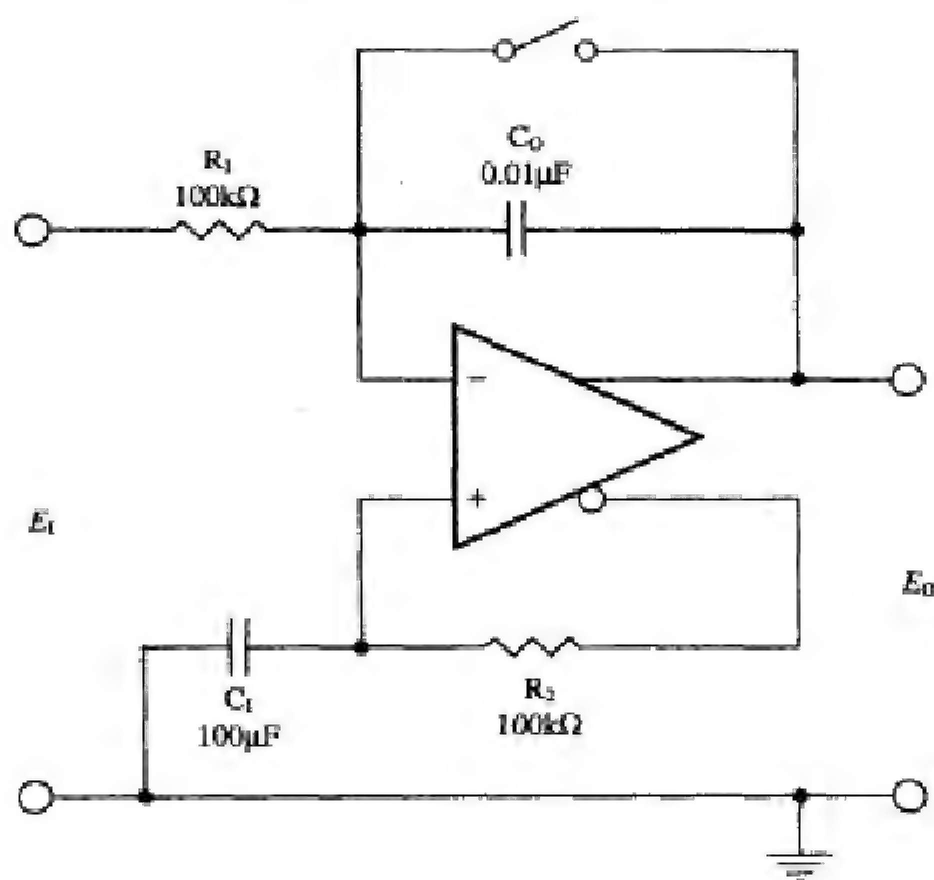


图 A-14 AC 积分器

A.16 增强型积分器

图 A-15 中的电路把输入信号和输入信号对时间的积分加在一起。

$$E_O = \frac{-R_O E_I}{R_I} - \frac{1}{C_O R_I}\int E_I \mathrm{d}t = -10E_I - \int E_I \mathrm{d}t \tag{A-16}$$

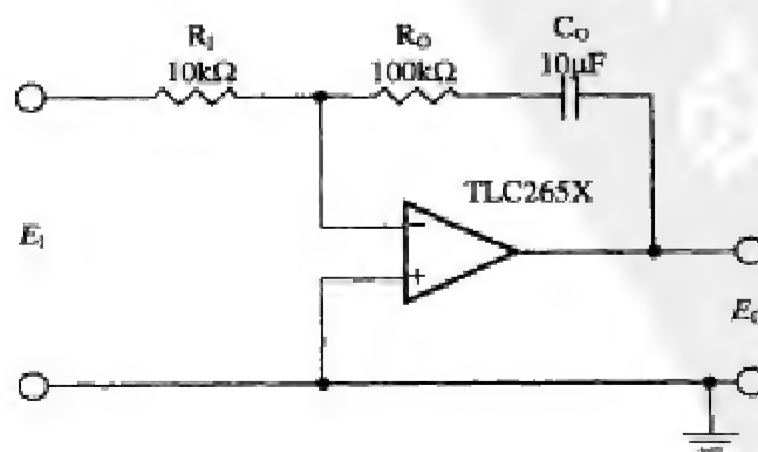


图 A-15 增强型积分器

A.17 反相微分器

在图 A-16 中，微分器的对数曲线在 $f = 1/2\pi RC$ 的频率处穿越 0dB 时有一个 6dB 每倍频的正斜率。在极高频率下，容性电抗变得非常小，因此，电路的增益趋于运放的开环增益。这个特性对任何系统噪声或由运放产生的噪声起到了加强的作用。这个电路的很糟糕的噪声性能把它的应用限制在非常少的几个特殊情况。

这个结构在反馈环路中有一个极点。如果运放本身的极点不止一个（其实大多数运放都有好几个极点），这个结构就可以变成振荡。由 V_{CC} 和 $2R$ 构成的电路把输出偏置到电源电压的中点。图中的两个 $2R$ 电阻的并联等于反馈电阻 R，因而使输入电流相互抵消。

564

$$V_{OUT} = -V_{IN}RCs \quad (A\text{-}17)$$

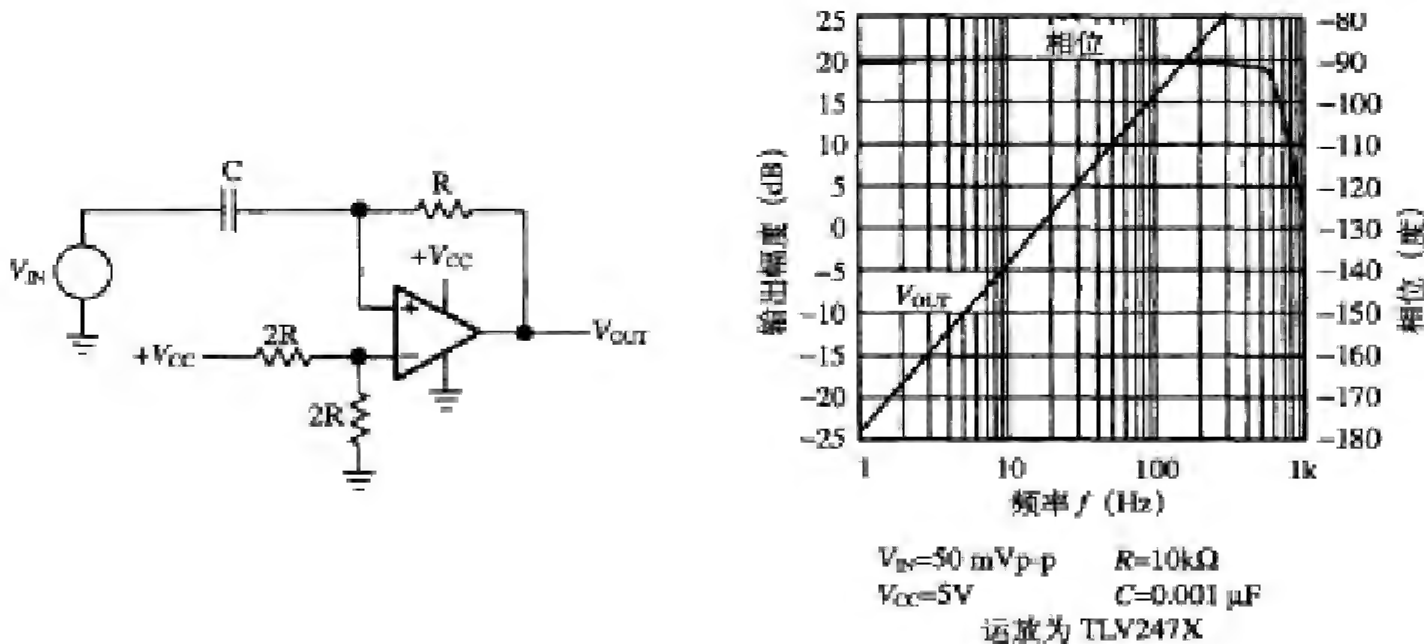


图 A-16 反相微分器

A.18 带有噪声滤波器的反相微分器

图 A-17 中的电路是一个纯粹的微分器，它从零频开始就以 6dB 每倍频的速率上升。在 $f = 1/2\pi R_F C_F$ 的频率处，极点切入系统，使斜率降到零。

这个极点有两个作用。第一，通过抵消零点的相移而使电路稳定。第二，它把电路高频时的增益限制到 1，所以，起到了噪声滤波器的作用。

为了很好地抵消输入电流，应该选择 $R/2$ 等于 R_F，而 V_{CC} 和 R 合起来把输出电压置于电源的中间电位上。

$$V_{OUT} = -V_{IN}\frac{R_F Cs}{R_F C_F s + 1} \quad (A\text{-}18)$$

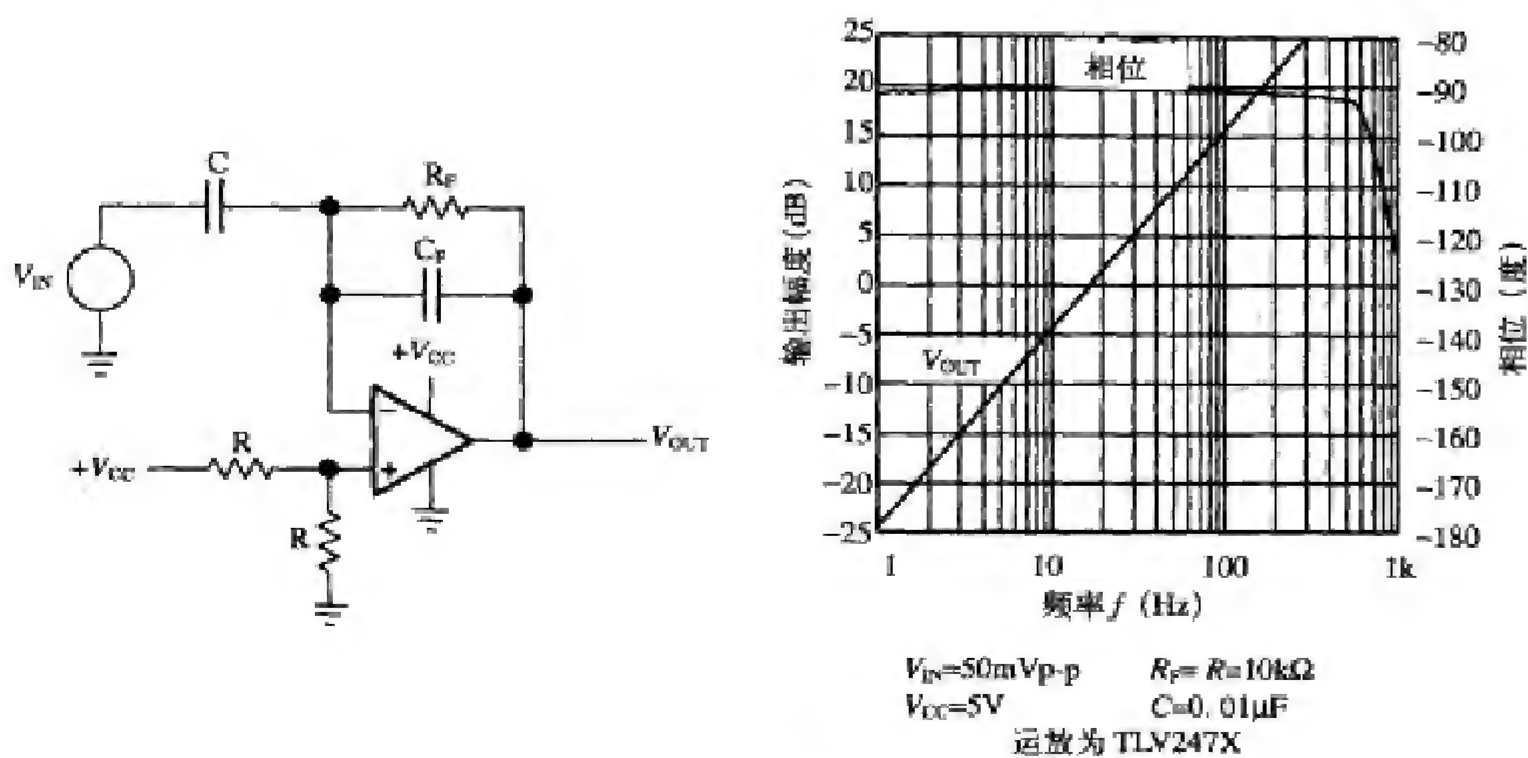


图 A-17 带有噪声滤波器的反相微分器

A.19 增强型微分器

图 A-18 中的电路是一个增强型微分器，它把输入信号和输入信号的微分加在一起。

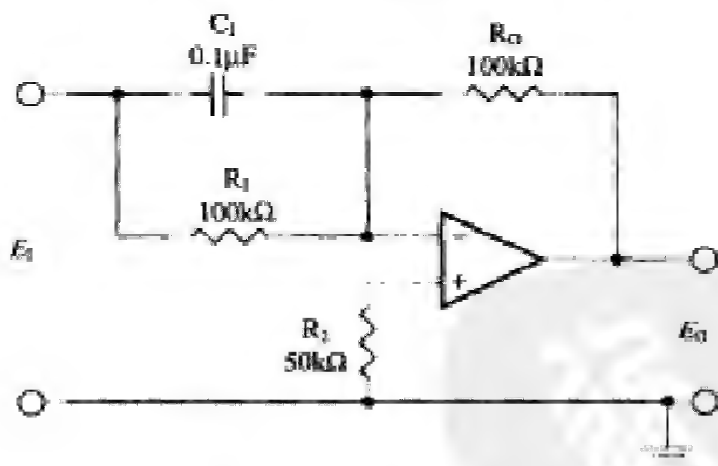


图 A-18 增强型微分器

$$E_O = \frac{-R_O E_I}{R_I} - R_O C_1 \frac{dE_I}{dt} \tag{A-19}$$

A.20 基本文氏电桥振荡器

图 A-19 中的电路是一个基本文氏电桥振荡器。当 $\omega = 2\pi f = 1/RC$ 时，反馈变为同相（这便是正反馈），而增益为 1/3，所以，维持振荡需要一个增益等于 3 的放大器。当 $R_F = 2R_G$ 时，放大器的增益等于 3，此时的振荡出现在 $f = 2\pi RC$ 的频率处。我们通常需要增益大于 3，才可保证在最坏情况下也能振荡。

565 ~ 566

V_{REF} 把输出 DC 电压设置在摆幅的中点。

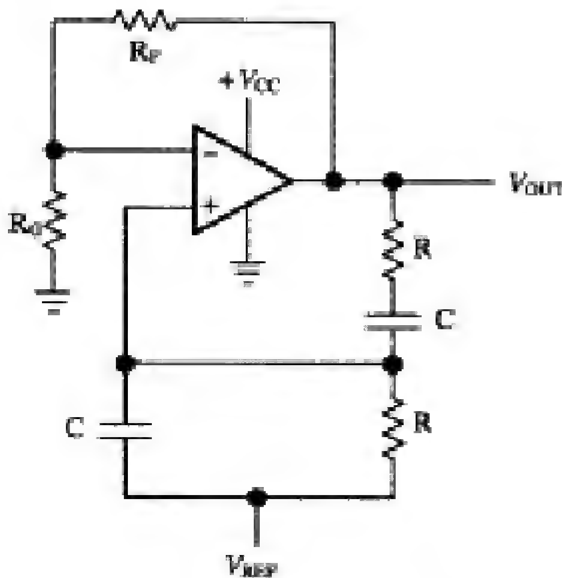


图 A-19　基本文氏电桥振荡器

该振荡器的输出正弦波有非常大的失真，因为电路是依靠饱和与截止来控制输出电压摆幅的。当增益下降时，失真也随之下降，但在最坏情况的低增益条件下，电路也许会停振。

$$V_{REF}=\frac{\frac{V_{CC}}{2}}{1+\frac{R_F}{R_G}} \tag{A-20}$$

A.21　带有非线性反馈的文氏电桥振荡器

图 A-20 中的电路是一个带有非线性反馈的文氏电桥振荡器。当 $R_L = R_F/2$ 时，电路增益等于 3。

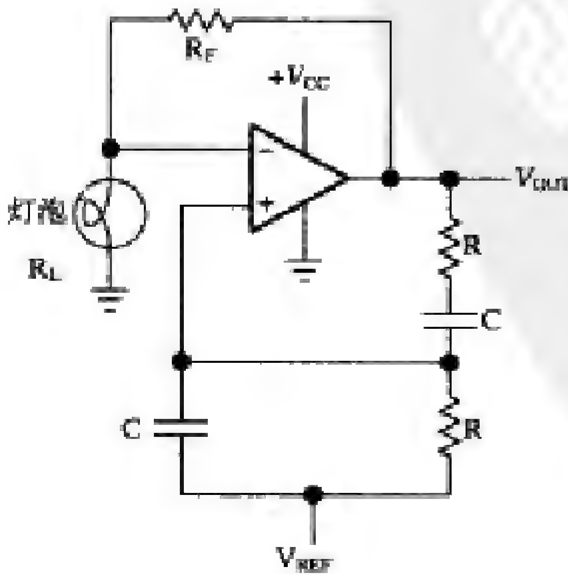


图 A-20　带有非线性反馈的文氏电桥振荡器

在用一个灯泡（R_L）替代增益设定电阻后，失真就会减小。因为灯泡的非线性电阻对增益进行了调节，以使输出电压小于电源电压。由于输出电压永远不会接近电源电压，所以就不产生失真。R_F 和 R_L 确定了灯泡的电流，式（A-21）和式（A-22）写出了灯泡电流的算式：

567

$$I_{LAMP} = \frac{V_{OUT(rms)}}{R_F + R_L} \tag{A-21}$$

$$R_F = \frac{2\left(V_{OUT(rms)}\right)}{3\left(I_{OUT(rms)}\right)} \tag{A-22}$$

在选择灯泡时，我们要对各种灯泡的电阻曲线进行检测，以找到一个在 $I_{OUT(rms)}$ 电流下具有大概等于 $R_F/2$ 阻值的灯泡。输出电压的摆幅应该小于最大确保电压摆幅的 75%，而 $3R_L$ 必须大于在电压摆幅指标中所规定的负载电阻值。V_{REF} 应该为 $V_{CC}/5$。

A.22 带有 AGC 的文氏电桥振荡器

在图 A-21 中，运放被连接成一个 AC 放大器，以使偏置问题变得容易。运放的增益方程写在下面的式（A-23）中。R_{G1} 和 R_{G2} 这两个电阻中究竟需要哪一个（不是同时需要）则取决于 Q_1 的选择。

$$G = \frac{R_F}{R_{G1} + R_{G2} \| R_{FET}} \tag{A-23}$$

568

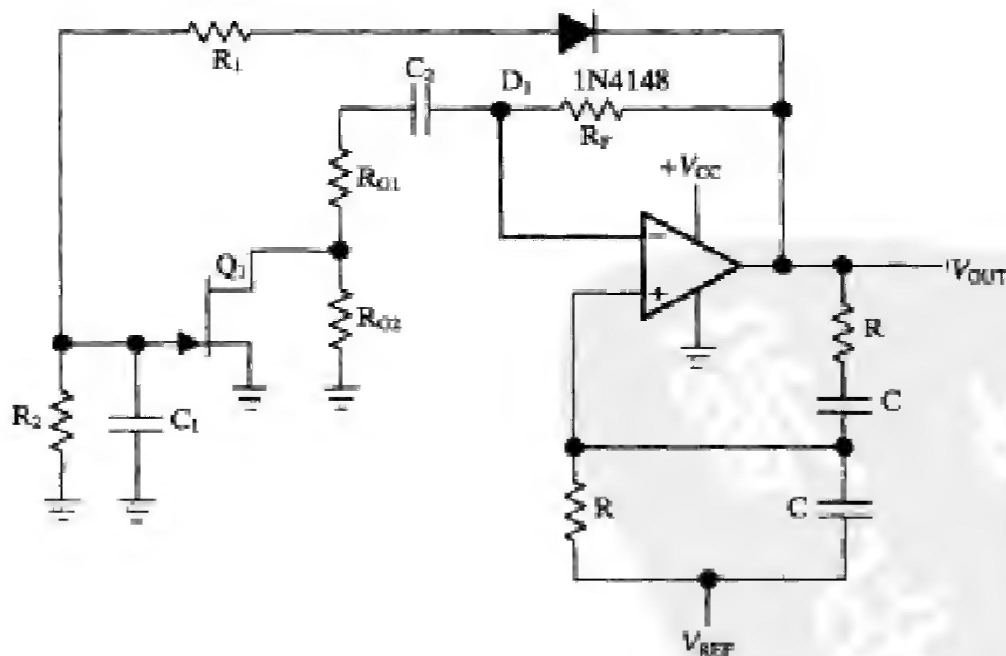


图 A-21 带有 AGC 的文氏电桥振荡器

二极管 D_1 对输出电压进行半波整流，然后把整流后的电压加到由 R_1 和 R_2 组成的分压器上。分压器把 Q_1 偏置到它的线性区，因而又最终设定了输出电压。C_1 以一个很长的时间常数对整流后的正弦波进行滤波，因而使输出电压保持恒定。C_2 必须选择得足够大，以使在振荡频率处变为短路。

随着输出电压的增加，加在 Q_1 栅极上的负电压也随之增加。栅极负电压的增加引起 Q_1 源漏间电阻的增加。这又提高了运放的增益[①]，使输出电压下降。当分压器和 FET 被恰当选择时，输出电压的摆幅就会小于确保的最大摆幅，所以就不出现失真。[②]

A.23 正交振荡器

正交振荡器（见图 A-22）产生两个相互有 90°相位差的正弦波，所以，这种振荡器可以输569出一对正弦和余弦波形，也就是，输出一对互为正交的波形。

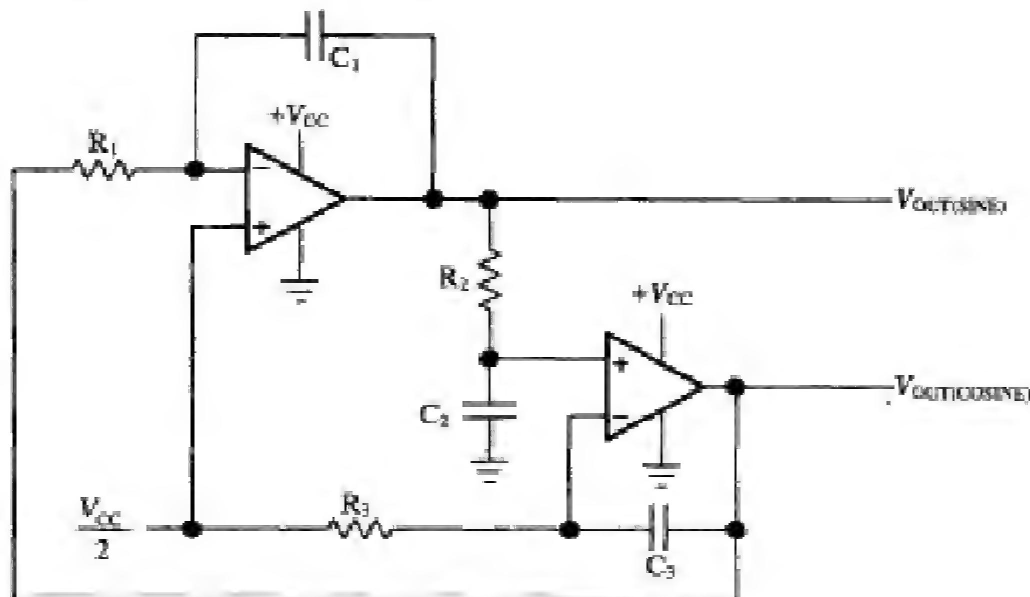


图 A-22 正交振荡器

当 $R_1C_1 = R_2C_2 = R_3C_3$ 时，电路振荡于 $\omega = 2\pi f = 1/RC$。图中的两个运放都被用做积分器，产生了两个位于 $1/RC$ 频率处的极点，因此，当环路增益穿越 0dB 时，电路就振荡。图中的两个积分器总能提供维持振荡所需的足够的增益。但正弦波输出端上的波形略有失真，这个失真是很难去除的。

A.24 经典相移振荡器

从理论上讲，图 A-23 中的三个 RC 级互不构成负载，因此，环路增益就等于这三个完全一570样的极点乘以运放增益。

当每一级的相移为-60°时，环路的相移就是-180°，而这个相移发生在 $\omega = 2\pi f = 1.732/RC$ 的频率上，这是因为 60°的正切为 1.73。三级 RC 的幅度是$(1/2)^3$，所以，增益 $A = R_F/R_G$ 必须大于或等于 8 才能使系统的增益等于 1。

对各级 RC 之间互不构成负载的假设是不完全合理的，因此，电路并不振荡在指定的频率

---

① 这里应该是"环路增益"，而增加环路增益就是降低闭环增益。——译者注

② 这是个单电源电路，所以输出一定为正，使二极管永远不会接通，Q_1 的栅压也永远为零，电路是可以工作的，但二极管毫无用处。——译者注

上，而且，振荡所需的增益要大于 8。当有源元件曾经是体积大、价格贵的时候，这个电路结构是被普遍采用的。但由于现在的运放价格低、体积小，而且还有四运放的封装，所以这种经典的相移振荡器正在失去它的普遍性。

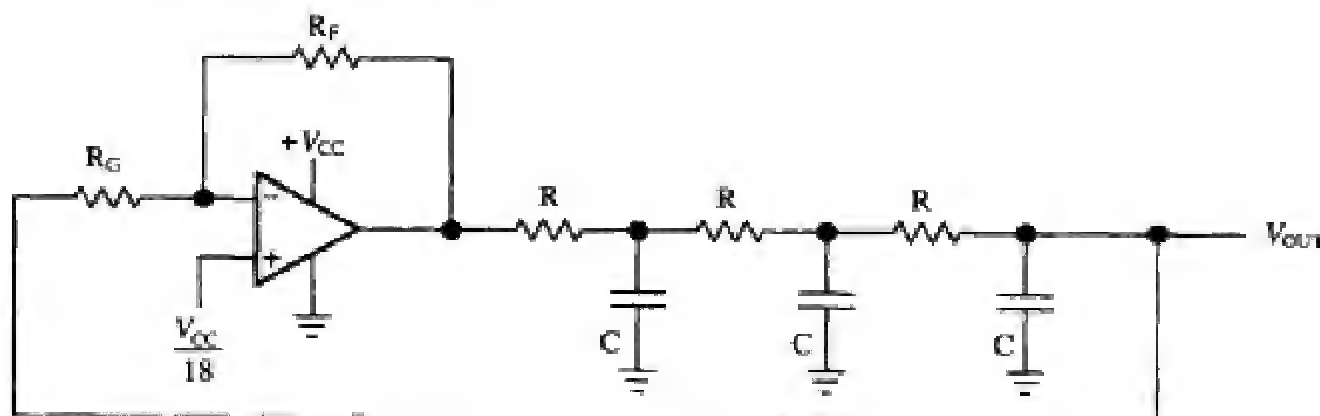


图 A-23 经典相移振荡器

经典相移振荡器在第三级 RC 的输出端上有一个不失真的正弦波。但这个输出端不是低阻抗的，而且信号幅度在这里达到最小，但为了摆脱失真的困扰，就必须接受这些缺点。通过采用一种与图 A-21 中相似的 AGC 电路，可以从运放得到不失真的输出。基准电压是根据等式 $V_{REF} = V_{CC}/(1 + R_F/R_G)$设定的，以便把输出电压的中点设置到 $V_{CC}/2$。

$$A\beta = \left(\frac{1}{RCs+1}\right)^3 \tag{A-24}$$

A.25 带缓冲的相移振荡器

在带缓冲的相移振荡器中，每个 RC 级都用一个同相运放进行缓冲。式（A-25）表示了这个电路在 $R_G >> R$ 时的传递函数：

$$A\beta = \left(\frac{1}{RCs+1}\right)^3 \tag{A-25}$$

当每一级的相移为−60°时，环路的相移就等于−180°，而且这个相移出现在 $\omega = 2\pi f = 1.732/RC$ 的频率上，因为 60°的正切为 1.73。这一频率点上的 β 的大小是$(1/2)^3$，所以，增益 $A = R_F/R_G$ 必须大于或等于 8，才可使系统增益等于 1。

571

这种带缓冲的相移振荡器在第三级 RC 的输出端上有一个不失真的正弦波。这个输出不是低阻抗的，而且信号幅度在这里达到最小，但为了摆脱失真的困扰，必须接受这些缺点。如果采用一种与图 A-21 中相似的 AGC 电路，就可以从运放得到不失真的输出。

这个电路中共有三个运放，所以增益可以在这三个运放之间分配，这需要增加几个电阻，但可以降低失真。另一个降低失真的方法是，使用外部元件以缓和的方式来限制输出电压的摆幅。这种限幅技术所得到的结果没有 AGC 技术那样好，但比较便宜。基准电压是根据等式 $V_{REF} = V_{CC}/(1 + R_F/R_G)$设定的，以把输出电压的中心电压置于 $V_{CC}/2$。

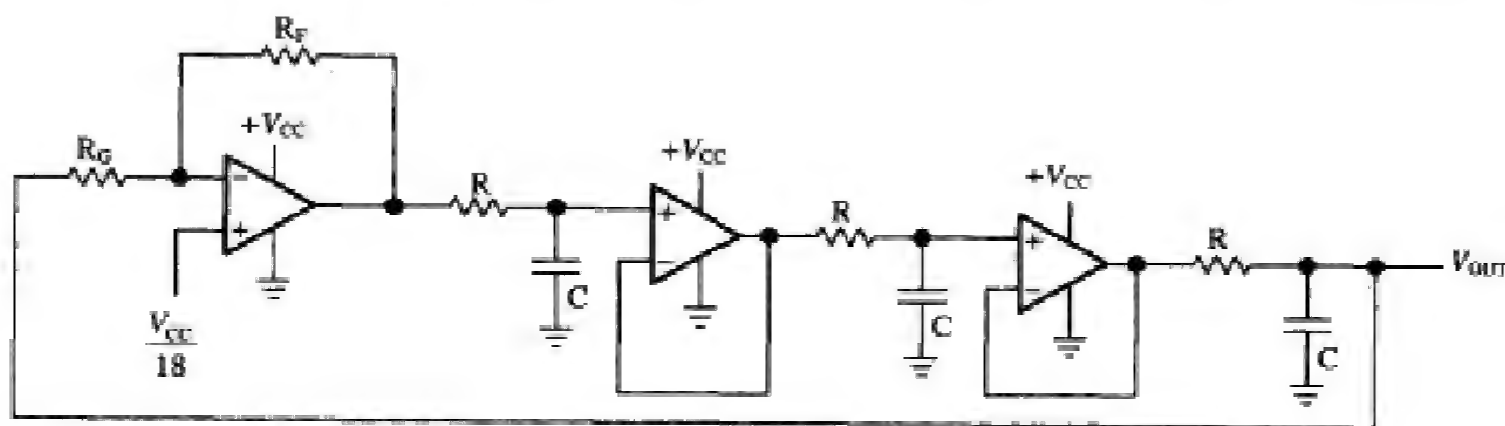


图 A-24 带缓冲的相移振荡器

A.26 布巴振荡器

布巴振荡器（见图 A-25）是另一种相移振荡器，但它利用了四运放封装的好处，以获得某些独特的优点。每个 RC 级都用一个运放作为缓冲，以隔断相互之间负载的影响。当 $R_G >> R$ 时，电路中就没有负载，因而电路达到了理论上的性能。

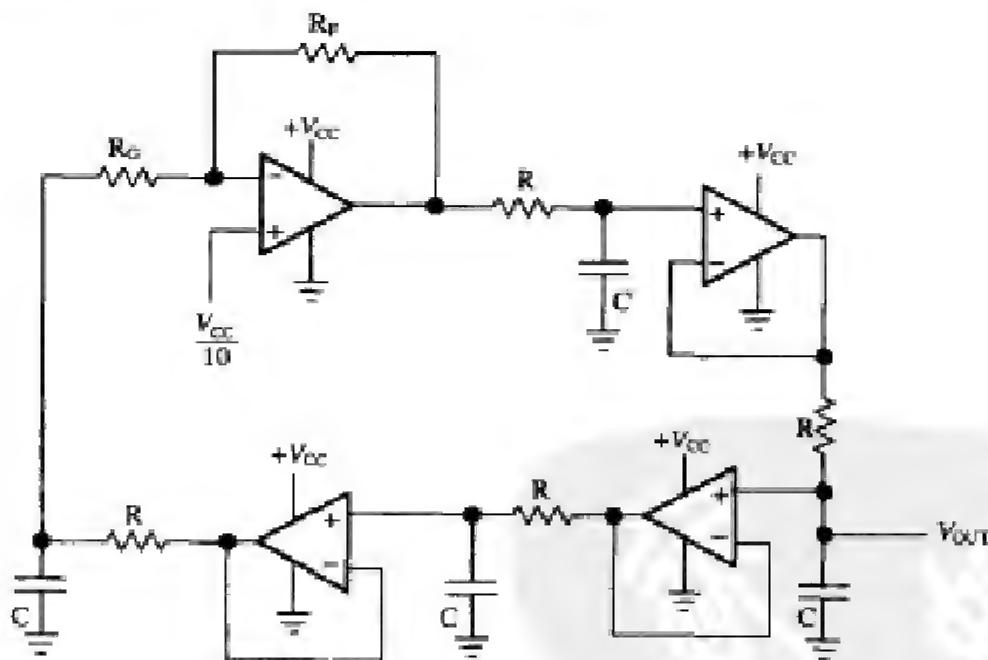


图 A-25 布巴振荡器

四级 RC 要求每级有–45°的相移，才可以积累起–180°的相移。当 $\omega = 1/RC$ 时，每级 RC 贡献–45°的相移。维持振荡所需的增益 $G \geqslant (1/0.707)^4 = 4$。从每隔一级取出一个输出信号，就可以得到低阻抗的正交输出。当从每个运放取出一个输出时，这个电路可以给出四个 45°相移的正弦波。

572

为了产生振荡，增益 A 必须等于 4。从 R 和 R_G 的连接处，可以获得非常低失真的正弦波。当要求在所有输出端上都能得到低失真正弦波的时候，就应该将增益在这些运放之间进行分配。增益的分配需要对其他三个运放的偏置进行调整，但不会影响振荡频率。在所有相移振荡器中，

这种振荡器具有最好的 dφ/df，所以有最小的频率漂移。基准电压是根据等式 $V_{REF}=V_{CC}/2(1+R_F/R_G)$设定的，以便把输出电压的中心置于 $V_{CC}/2$。

$$A\beta=\left(\frac{1}{RCs+1}\right)^4 \tag{A-26}$$

A.27 三角波振荡器

三角波振荡器（见图 A-26）可以产生三角波和方波，其中的运放用做积分器。当比较器输出电压为低时，运放的输出就对电容 C 充电，直到输出电压超过了由 R_1、R_F和基准电压（$V_{CC}/2$）设定的（磁滞）迴线电压。这时，比较器的输出翻转到高电位，因而运放对电压进行负方向上的积分。所产生的三角波（运放输出电压的摆幅）由式（A-27）给出，而振荡频率由式（A-28）给出：

573

$$V_{OUT}=\frac{V_{CC}}{2}\pm\frac{V_{CC}R_1}{2R_F} \tag{A-27}$$

$$f=\frac{R_F}{4CRR_1} \tag{A-28}$$

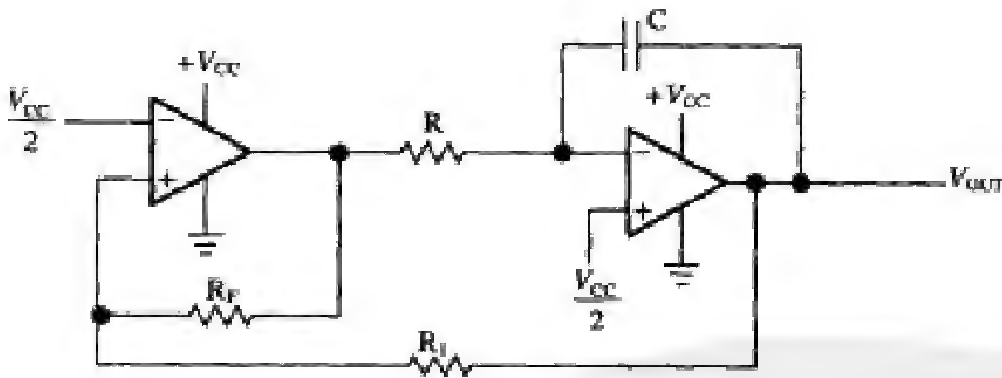


图 A-26 三角波振荡器

我们可以对运放的基准电压进行调节，以使三角波有相等的上升和下降时间。

A.28 衰减器

反相衰减电路（该电路取自 William Ezell 的设计笔记）可以被看成用一个 T 型网络代替电阻 R_G，这个电路示于图 A-27。

574

图中的 R_G 已被一个由 R_{INA}、R_{INB} 和 R_3 构成的 T 型网络所代替。表 A-1 列出了 R_3 的归一化值与各个不同衰减值之间的对应关系。对于未列入表中的衰减值，可以用下式来计算对应的电阻值：

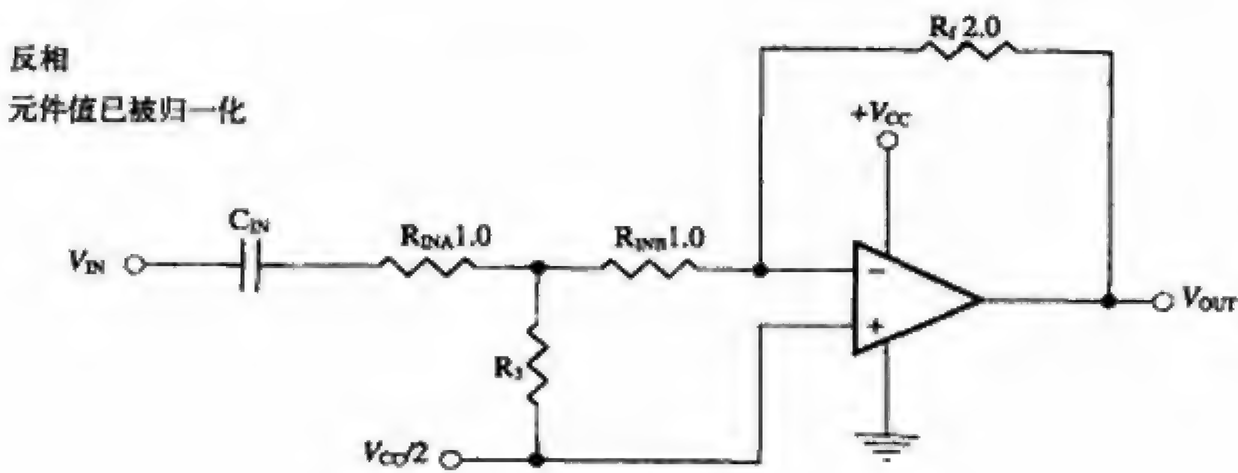


图 A-27 反相衰减器电路

表 A-1 归一化因子

dB 衰减值	V_{OUT}/V_{IN}	R_3
0	1.0000	∞
0.5	0.9441	8.4383
1	0.8913	4.0977
2	0.7943	0.9311
2	0.7079	1.2120
3.01	0.7071	1.2071
3.52	0.6667	1.000
4	0.6310	0.8549
5	0.5623	0.6424
6	0.5012	0.5024
6.02	0.5000	0.5000
7	0.4467	0.4036
8	0.3981	0.3307
9	0.3548	0.2750
9.54	0.3333	0.2500
10	0.3162	0.2312
12	0.2512	0.1677
12.04	0.2500	0.1667
13.98	0.2000	0.1250
15	0.1778	0.1081
15.56	0.1667	0.1000
16.90	0.1429	0.083 33
18	0.1259	0.072 01
18.06	0.1250	0.071 43
19.08	0.1111	0.062 50
20	0.1000	0.055 56
25	0.0562	0.029 79

（续）

dB 衰减值	V_{OUT}/V_{IN}	R_3
30	0.0316	0.016 33
40	0.0100	0.005 051
50	0.0032	0.001 586
60	0.0010	0.000 500 5

$$R_3 = \frac{V_O / V_{IN}}{2 - 2(V_O / V_{IN})} \tag{A-29}$$

当使用归一化值进行设计时，可以遵循下面的步骤。

- 选择一个电阻的基值，对于 R_f 和 R_{IN}，通常在 1kΩ 和 100kΩ 之间。
- 把 R_{IN} 分成 R_{INA} 和 R_{INB} 两部分。
- 对基值乘以 1 或 2 以得到 R_{IN} 和 R_f，如图 A-27 所示。
- 在表 A-1 中找出 R_3 的归一化值，然后将它乘以电阻的基值。

例如，如果 R_f 为 20kΩ 而且 R_{INA} 和 R_{INB} 都是 10kΩ，那么，一个 3dB 的衰减器将使用一个 12.1kΩ 的电阻。

A.29 仿真电感

图 A-28 中的电路所完成的是电容的逆向操作，因而得到了一个仿真电感。电感会对流过电感的电流的任何变化进行抵抗，所以，当一个 DC 电压加到电感上时，电流开始缓慢上升。但随着外部电阻上的压降越来越大，电感上的电压就越来越小。

575 ↓ 576

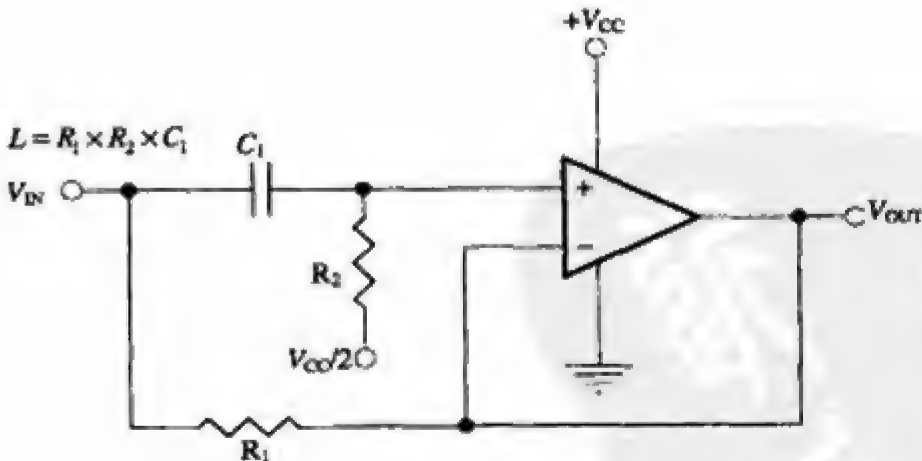


图 A-28 仿真电感

电感使低频比高频更容易通过，这正好与电容相反。一个理想电感的电阻为零。它可以无限制地让 DC 通过，但对于无穷大的频率则呈现无穷大的阻抗。

在图中，如果有一个 DC 电压通过电阻 R_1 突然加到反相输入端上，运放则不会对这个突然的作用给出任何反应，因为这个输入量同样会通过 C_1 而直接耦合到同相输入端。此时的运放呈现出高阻抗，就像电感一样。

当 C_1 通过 R_2 充电时，R_2 上的电压便逐渐下降，所以，运放的输出端就会通过 R_1 从输入端吸入电流。这一动作将随着电容的充电而继续下去，最终，运放的两个输入端和输出端都接近于虚地（$V_{CC}/2$）。

当 C_1 充满电之后，电阻 R_1 即起到限流的作用，而这个操作可以看做仿真电感内部的一个串联电阻。这个串联电阻限制了电感的 Q 值。实际的电感通常比这种仿真电感有小得多的电阻。

577

这种仿真电感有一些限制。

- 电感的一端必须与虚地相连。
- 由于存在串联电阻 R_1，所以，仿真电感做不到很高的 Q 值。
- 它不能存储实际电感那么多的能量。实际电感中磁场的突然消失可以引起很大的反极性电压尖峰。而仿真电感却被限制在运放的电压摆幅以内，因此，高压脉冲也被限制在这个电压摆幅以内。

这些因素限制了仿真电感的使用，但仿真电感有一个非常好的应用场合：图示均衡器。

在做图示均衡器的时候，我们从图 A-29 左边的基本运放电路开始。图中的电感 L 有分布电阻 R_S。电感 L 与 C_2 构成谐振，而且根据电位器 R_2 的不同位置，这个电路可以在谐振频率处实现放大或者衰减。电感的分布电阻 R_S 也会对谐振电路的 Q 值起到设定作用。因此，电阻 R_S 也就确定了覆盖全部音频范围所需要的均衡器的级数。在图 A-29 的右手边，电感 L 被一个仿真电感电路所代替。为了组成图示均衡器，我们需要用多个均衡电路并行相加起来，这是通过用更多的电位器与原先的电位器 R_2 并联实现的。

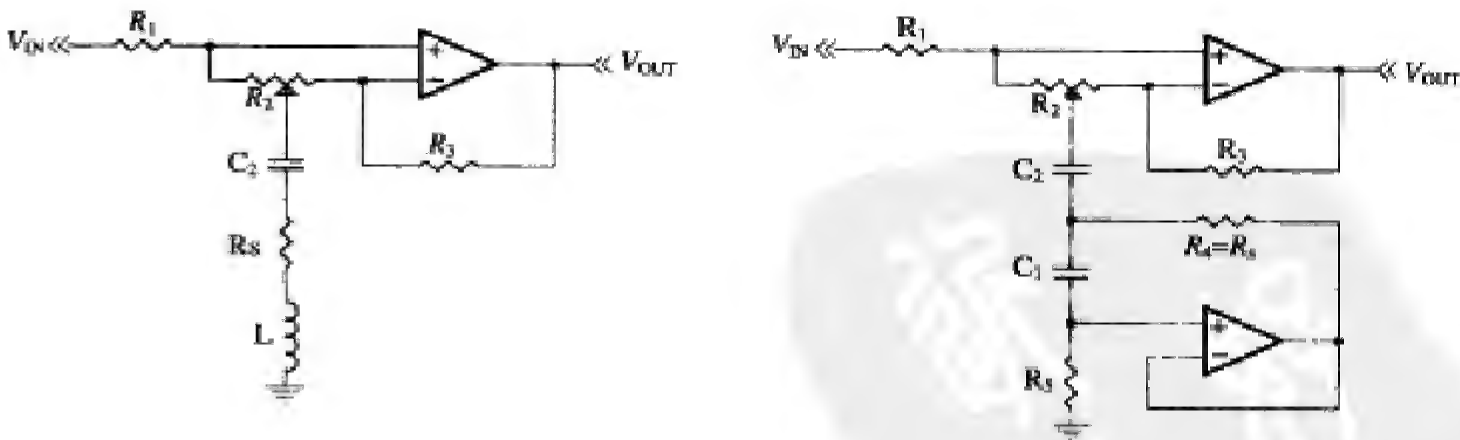


图 A-29 图示均衡器

A.30 双 T 单运放带通和点阻滤波器

本书的滤波器设计部分已经讲到过一些很好的带通和点阻滤波器。然而，有些设计者仍然相信可以使用双 T 结构来获得优良的滤波性能。在点阻滤波器的情况下，唯一的使用单运放的点阻滤波器是双 T 结构。

578

双 T 滤波器是基于一种使用三个电阻和三个电容的无源（RC）结构。对这六个元件进行匹配是关键所在。幸好，这个匹配很容易。整个网络可以只用一个电阻值和一个电容值来构建，把这些电阻和电容并联之后，可以产生双 T 电路图中的 R_3 和 C_3，如图 A-30 所示。从同一批次中取出的元件大多有非常相似的特性。

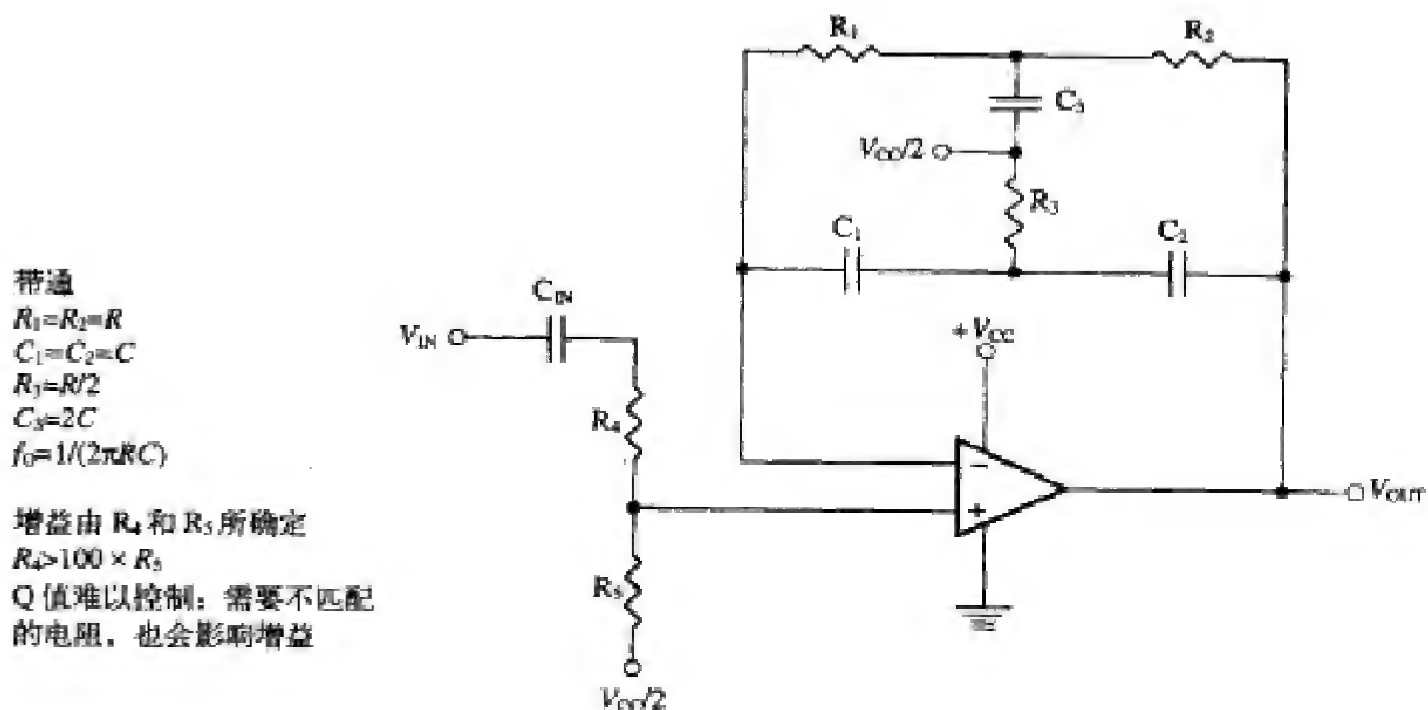


图 A-30 单运放带通滤波器

如果元件匹配得太密切，带通电路就会振荡。最好将它们稍微调散，这就是把那个与虚地相连的电阻[①]选择为 E-96 1%中偏离一档的电阻值。

图 A-31 中表示了双 T 滤波器的点阻结构。

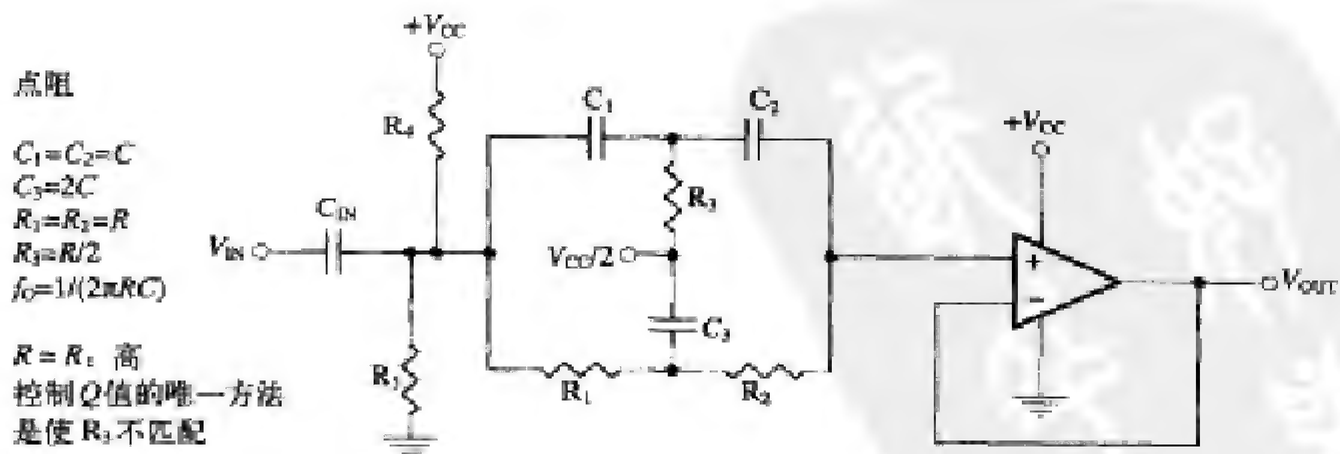


图 A-31 单运放点阻滤波器

图 A-32 示出了双 T 电路的一种非常好的布图方法。由于考虑到所有的 R 值和 C 值都是相

① 可能指 R_1。——译者注

等的，我们把表面贴装元件 C、R、R、C 用垂直放置的方式排放在上面一行内，再把 R、C、C、R 排放在下面一行内。双 T 的输入与左边的 C 和 R 相连，再从右边的 R 和 C 上取出输出端，然后把上面一排中的所有焊盘连在一起，再把下面一排中的所有焊盘连在一起，最后把中间的四个焊盘连接到 $V_{CC}/2$。作者就是用这个方法成功地完成了一个量产产品的布图。

579

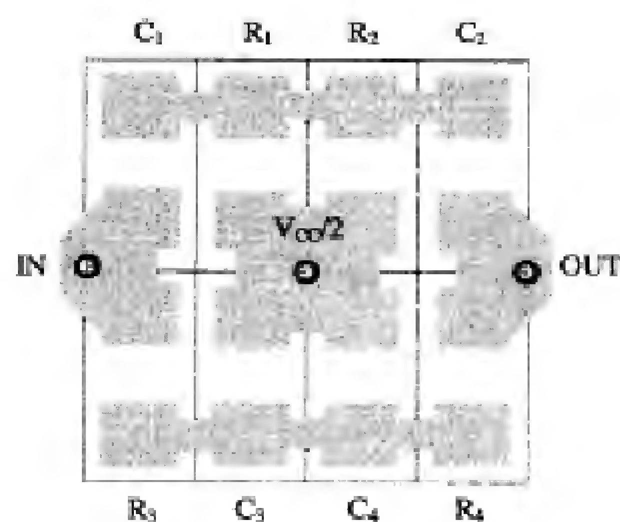


图 A-32 双 T 网络的布图

A.31 恒电流发生器

图 A-33 中画出了一个恒电流发生器。式（A-30）描述了一个最大到 20mA 的方便的电流基准。

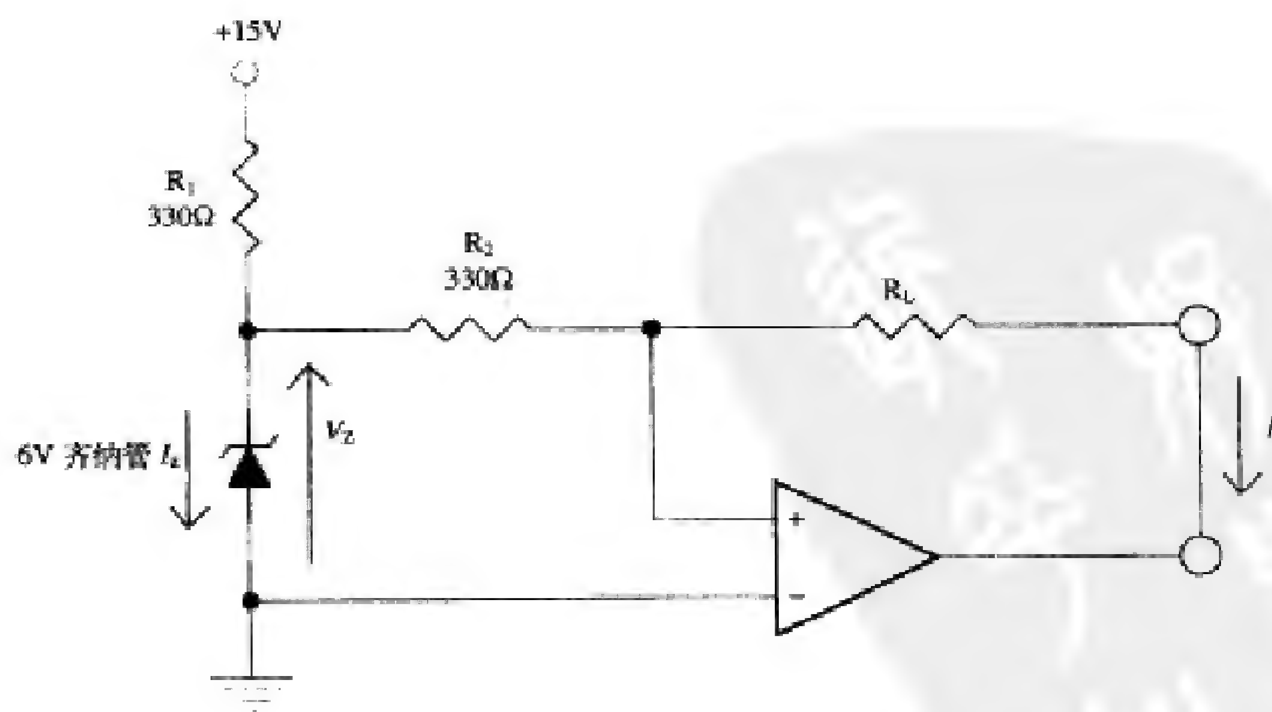


图 A-33 恒电流发生器

$$I=\frac{V_Z}{R_2}=\frac{6}{300}=20\ \mathrm{mA}$$

$$R_1=\frac{15-V_Z}{I_Z}=\frac{9}{25}=360\ \Omega \qquad \text{(A-30)}$$

580

$$R_{\mathrm{L\,min}}=\frac{\text{饱和电压}}{I}=\frac{13.5\ \mathrm{V}}{20\ \mathrm{mA}}=675\ \Omega$$

A.32 反相电压基准源

图 A-34 中的电路可以用来产生一个幅度与正电压基准源相等的负电压基准源。不过，这个电路需要分裂电源。

581

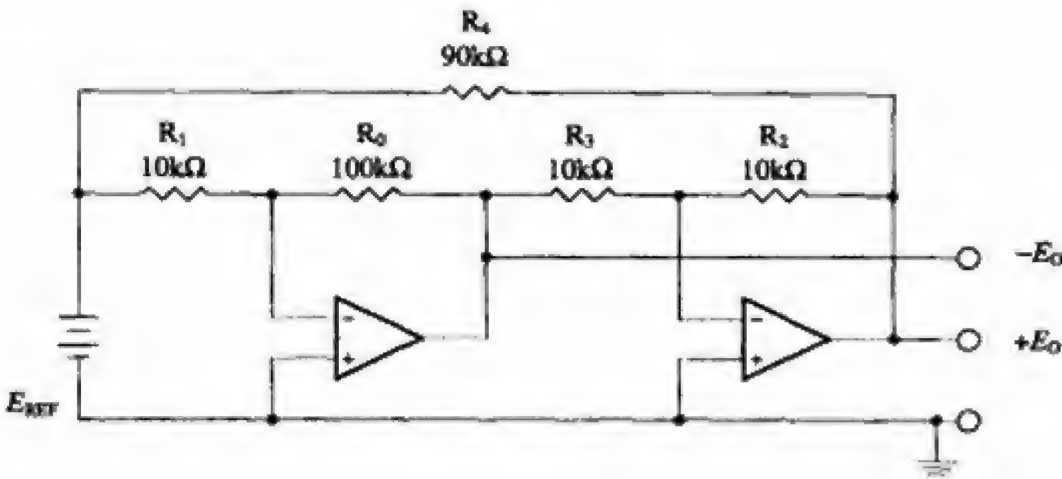


图 A-34 基准电压源

A.33 功率提升器

如果设计者仔细考虑的话，就可以设法生成一个合成放大器。并使合成放大器的重要特性都要优于它的两个组成放大器。

图 A-35 中的电路表示了一个由 OPA277 和 OPA512 组成的合成放大器。其中，OPA277 用来构成反馈环路，而 OPA512 用做反馈环路中的功率输出缓冲器。这个合成放大器的特性列在表 A-2 中。

582

表 A-2 合成放大器

参　数	OPA277	OPA512	合成放大器
V_{OS}	20μV	6mV	20μV
漂移	0.15μV/°C	65μV/°C	0.15μV/°C
I_B	1nA	30nA	1nA
CMRR	130dB	100dB	130dB
V_{OUT}	±13V	±35V	±35V
I_{OUT}	5mA	10A	10A
SR	0.8V/μs	2.5V/μs	2.4V/μs

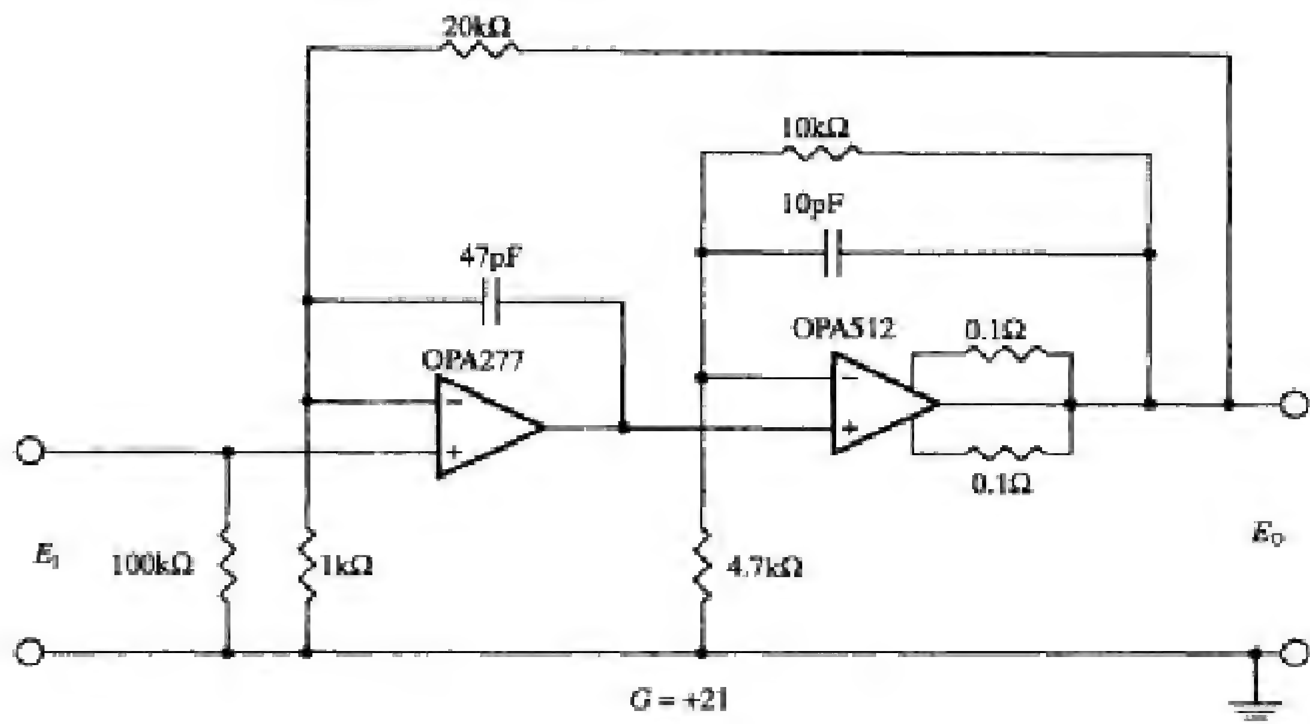


图 A-35 合成放大器

OPA512 有最高的摆速，因此，使它工作在一个局部闭合环路中。比较慢速的 OPA277 则工作在外面的环路中。47pF 的电容提供了小量的相移，以帮助稳定系统。由此得到的合成放大器的性能表示出 OPA277 的前端特性已经与 OPA512 的 10A 电流下±35V 的驱动能力结合了起来。OPA277 的摆速是 0.8V/μs，但这个摆速利用了 OPA512 而得到了三倍的增长，因此，合成放大器的有效摆速达到了 2.4V/μs。

A.34 绝对值电路

图 A-36 表示了一个绝对值电路，其中，$+E_I$ 是跟随器电路，$-E_I$ 是反相器电路，而且 $E_O = |E_I|$。电路中实现了全波整流。当把两个二极管倒过来连接时，就可得到 $E_O = -|E_I|$[①]。

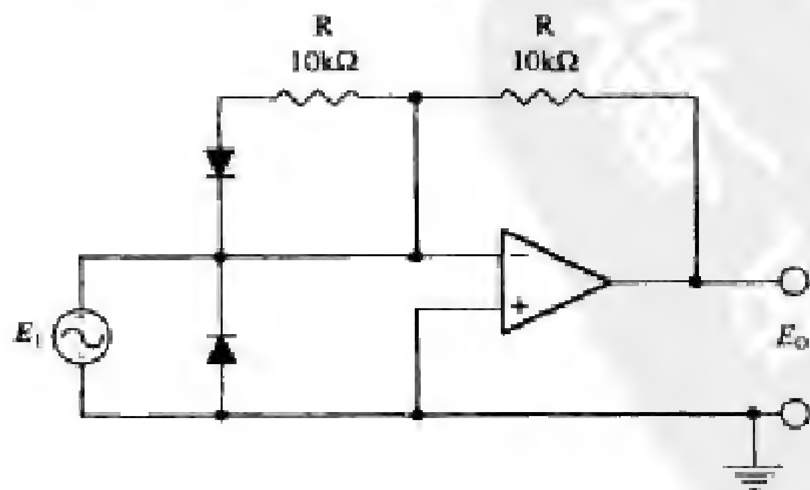


图 A-36 绝对值电路

① 此电路错得太多，比如，无论如何也不能把电压源连到反相输入端，可能用错了图。——译者注

A.35 峰值跟随器

图 A-37 画出了一个可以记忆峰值的峰值跟随器电路。电路中使用了一个低泄漏电容。$E_O = E_I$的最大值。但必须遵守共模输入电压范围的规定。 583

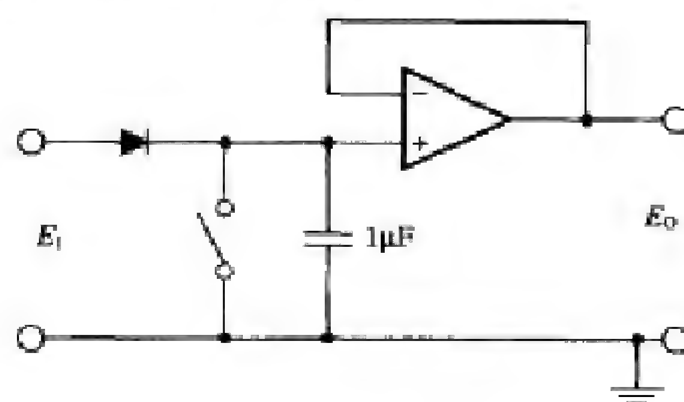


图 A-37 峰值跟随器电路

A.36 精密整流器

图 A-38 表示了一种精密整流器电路。

$$E_{O\,peak} = \frac{-R_O}{R_I} E_{I\,peak} = -5E_{I\,peak} \tag{A-31}$$

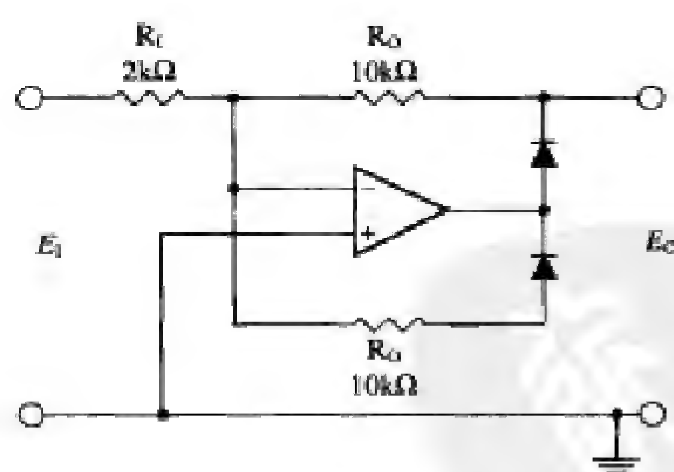


图 A-38 精密整流器

把整流电路放入反馈环路，可以使非线性降低到非常小的数值。 584

A.37 AC 至 DC 变换器

图 A-39 画出了一个 AC 至 DC 变换器。

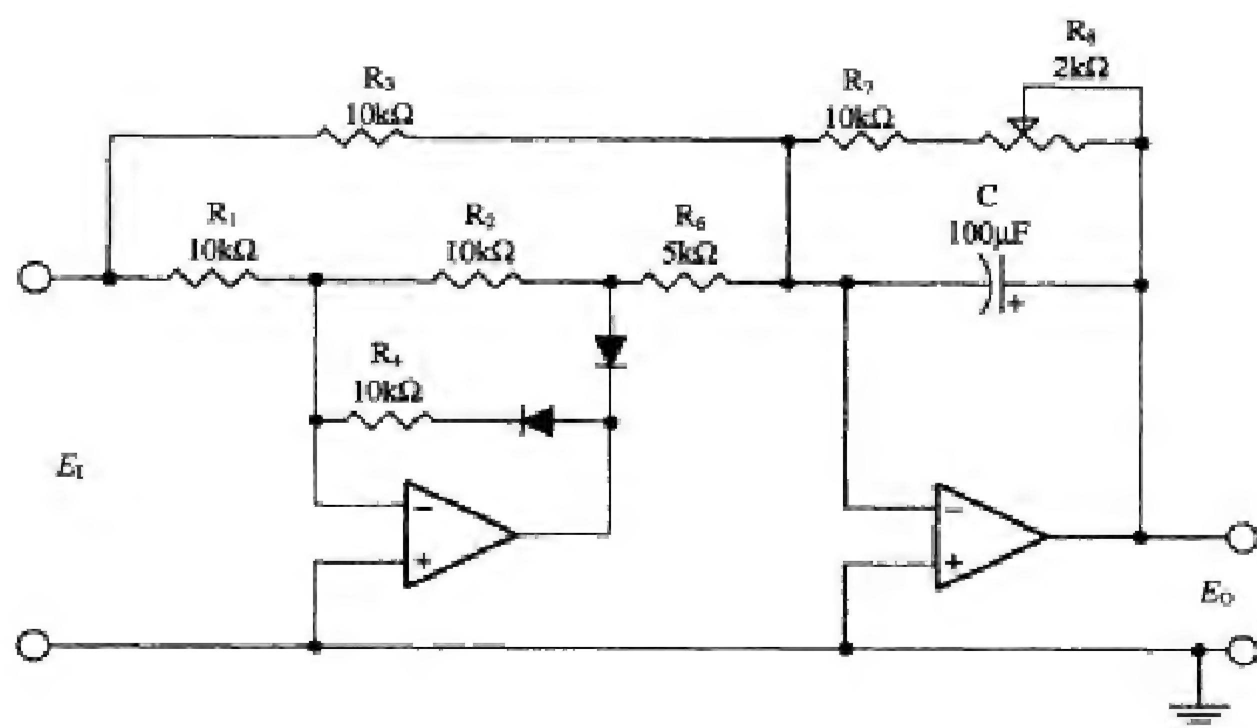


图 A-39 AC 至 DC 变换器

$$E_{O(平均值)} = 0.9 E_{I(rms)}$$

E_I = 6mV到6V的rms，在10~1000Hz 的频率范围内

这个电路可以用做测量和控制系统中的精密变换。它是一个带有平滑滤波器的全波整流器。

A.38 全波整流器

[585] 图 A-40 示出了一个全波整流器。这是一个精密的绝对值电路。

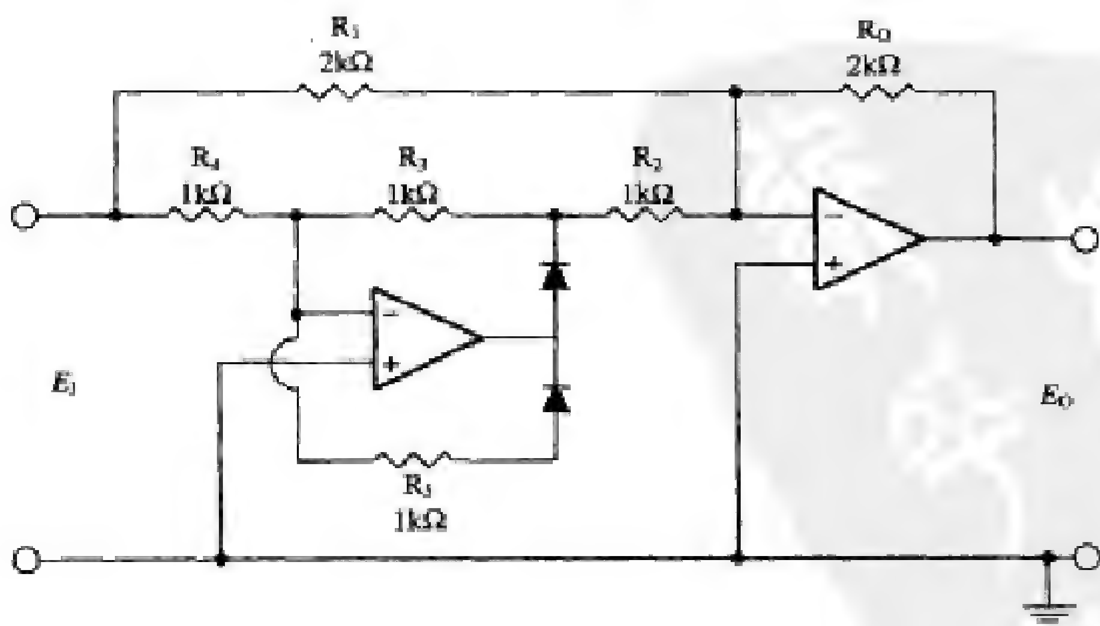


图 A-40 全波整流器

A.39 音调控制

图 A-41 中的音调控制电路是一个相当不寻常的运放电路。从表面上看，它与双 T 电路的结构有些相似，但这里不是双 T 结构。这个电路其实是一个单极点低通与高通的混合电路，而且有增益和衰减功能。 586

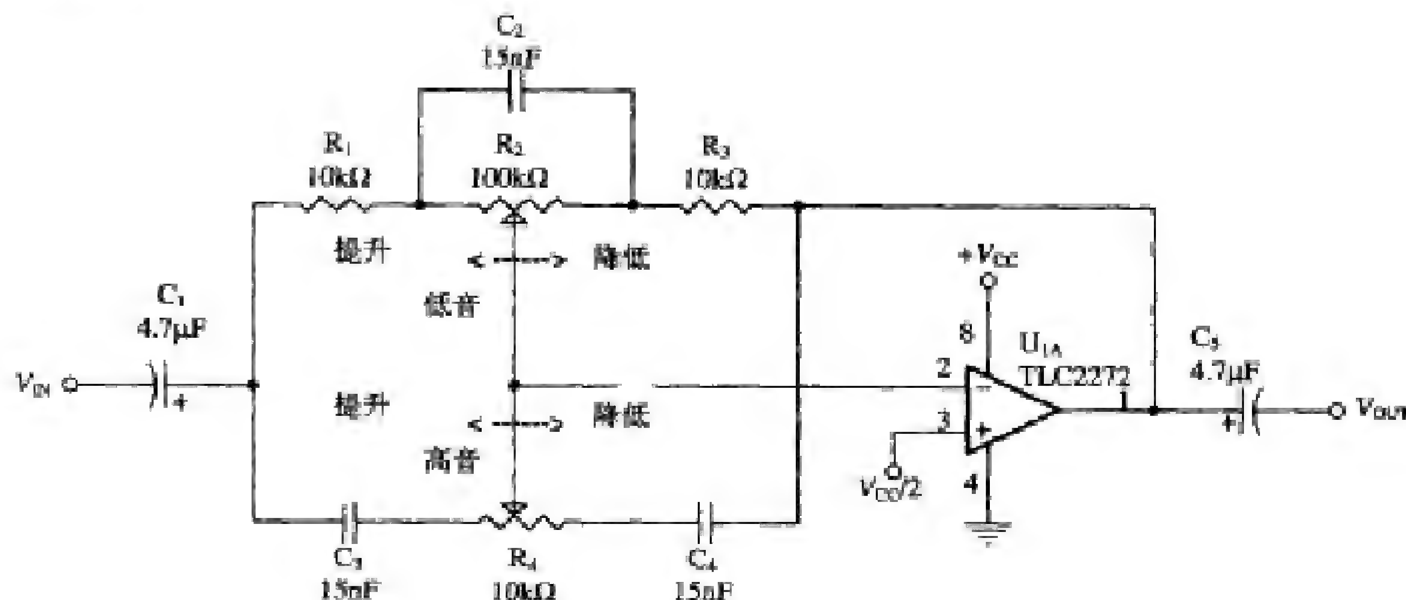


图 A-41 音调控制电路

音调调节的中间区域在 1kHz。这个控制电路对低音和高音给出大约±20dB 的提升和抑制。这是一种最少元件的方法，为的是降低成本。不像其他类似电路那样使用对数电位器，这个电路使用了线性电位器。电路中无法避免地要使用两个不同阻值的电位器，但除了耦合电容以外，其他电容的容量都是相同的。电容的理想值是 0.016μF，由于这是 E-24 中的一个电容值，所以，我们把它换成了 E-12 中更常用的 0.015μF 电容值。即使这个电容值也有点古怪，但找到一个古怪的电容值要比找到一个古怪的电位器值来得容易。

图 A-42 中的曲线表示了当两个电位器处于两个极端位置、1/4 和 3/4 位置时的电路响应。电位器在中点位置时的响应是一条只有几个毫分贝起伏的平坦直线，但这条曲线没有画出。在降低电路成本和使用线性电位器方面所采取的折中方法，导致了少许的非线性。1/4 和 3/4 时的电路响应不是准确地等于 10dB 和−10dB，这表示电位器在它的行程的两个端点处有最大的灵敏度。这也许是听音乐的人所喜欢的，因为这样可以在电位器的中段区域给出细腻的调节，而在两端可以调节得比较快一些。电路的中心频率略有偏移，但这应该是听不出来的。比较靠近中心频率的那个频率区要比两端的频率区有较快的频率调节，这也许也是听音乐的人比较喜欢的。音调控制不是一种精密的音频电路，因此听音乐的人也许会喜欢这些折中的做法。 587

A.40 曲线拟合滤波器

模拟设计者通常被要求设计出对通带外的频率有最大抑制的低通和高通滤波器。但情况不

全是这样。有时候，设计者被要求设计一个符合某个指定频率响应曲线的电路。这可是一个难题，特别是，如果设计者所掌握的全部知识是一个单极点滤波器有 20dB 每十倍频的滚降率和一个双极点有 40dB 每十倍频的滚降率。那么，设计者应该如何来实现其他的滚降速率呢？

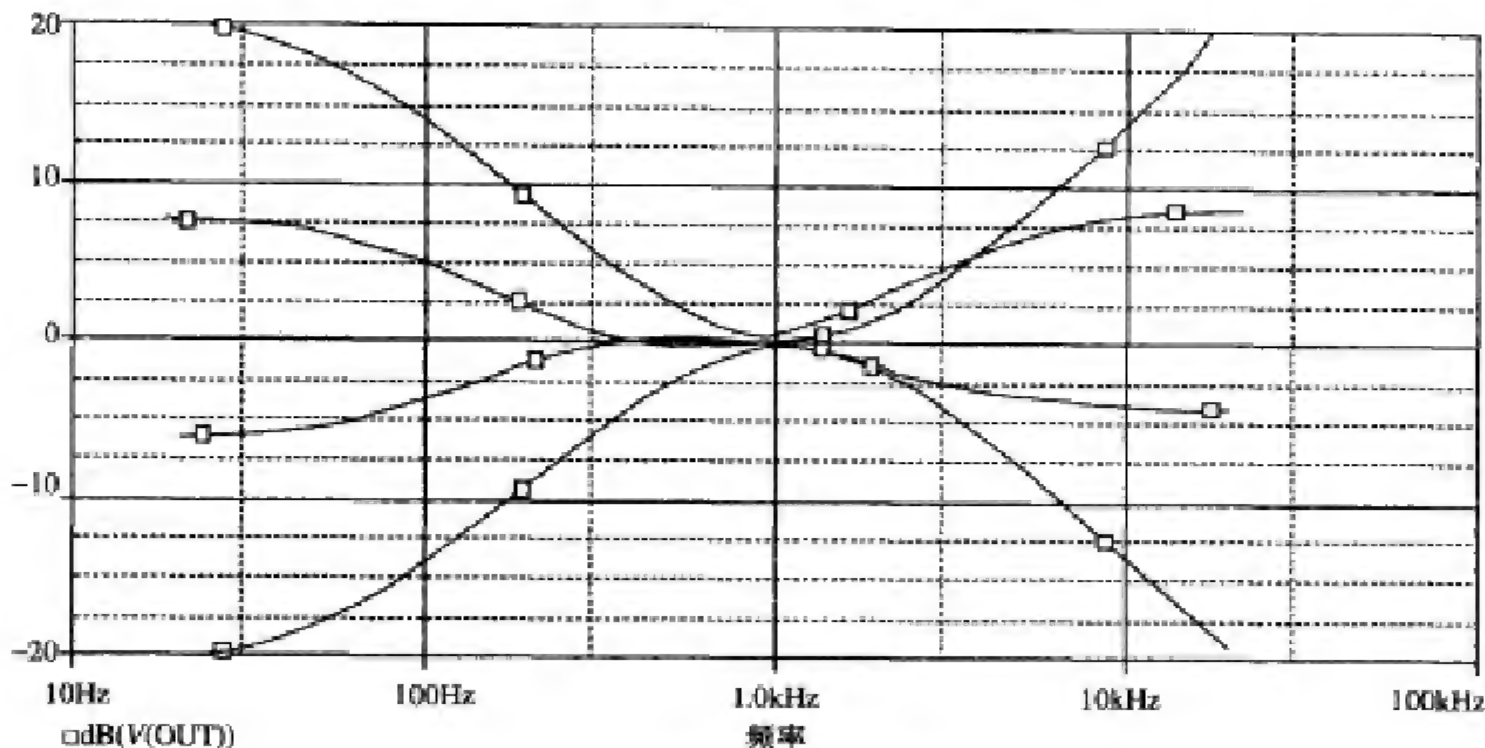


图 A-42 音调控制电路的频率响应

在开始设计时，我们不可能从一个已经设计好的滤波器得到它的设计目标以外的其他特性。单极点将给出不超过 20dB 每十倍频的滚降，这个滚降率既不能增加也不能减少。更大的滚降率则需要一个 40dB 每十倍频的双极点滤波器。想得到不同的滚降特性，就必须使用频率上靠得很近的滤波器，并使它们互相重叠起来。

一个常见的曲线拟合应用是 RIAA 均衡器（见图 A-43），这是一种在乙烯树脂录音唱片制造过程中完成的均衡补偿。由于考虑到大多数用户不想要这个功能，所以，许多较新的音频设备已经完全略去了 RIAA 均衡电路。尽管音频 CD 得到了极大普及，但仍然有一批音频技术爱好者保存有大量的唱片，而那些曲名在 CD 中是没有的，或者已经绝版了。

588

RIAA 有三个频率转折点。

- 20～50Hz 为 17dB。
- 500～2120Hz 为 0dB。
- 在 10kHz 为-13.7dB。

RIAA 均衡曲线还经常包含另一个 10Hz 的转折点，以限制可能因唱机拾音臂引起谐振而发出的低频“轰隆”声。这里所示电路中的标准输入阻抗为 47kΩ。由于这个阻抗，我们可以把这个输入端用做对单电源电路注入 DC 失调电压的很方便的地方，所以，我们在这个高阻抗的地方接入了一个输入电容，以使与唱机相隔离。唱机的输出被假设是 12mV。

许多文献已经以书面和网站的方式对各种 RIAA 应用电路进行了评估。其中的许多电路或者完全不工作，或者不能简单地转换成单电源电路，或者偏离 RIAA 规范甚远。但也有许多电

路已经被推荐用于这一规范。事实上，人们一直在为提出最优的电路而竞争。对于这一争论，本书恭敬地提交图 A-44。 589

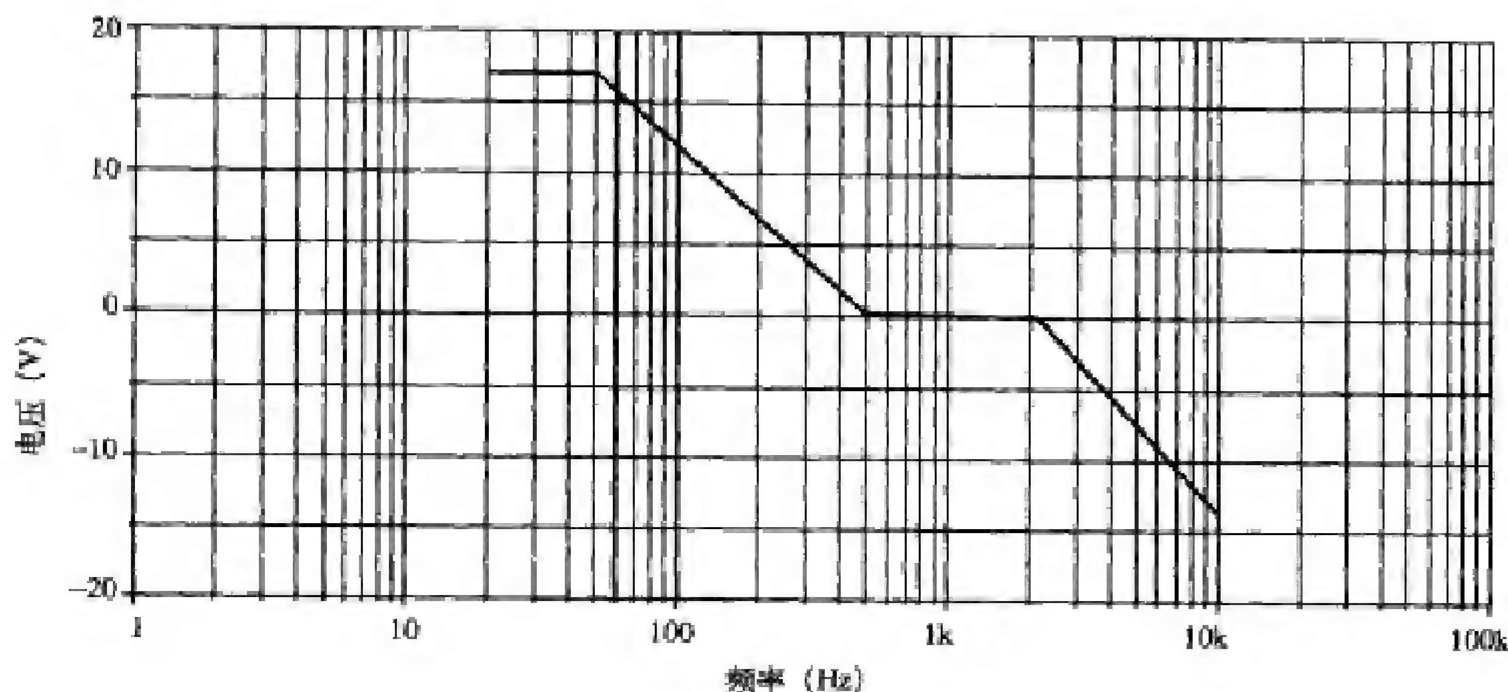


图 A-43 RIAA 均衡曲线

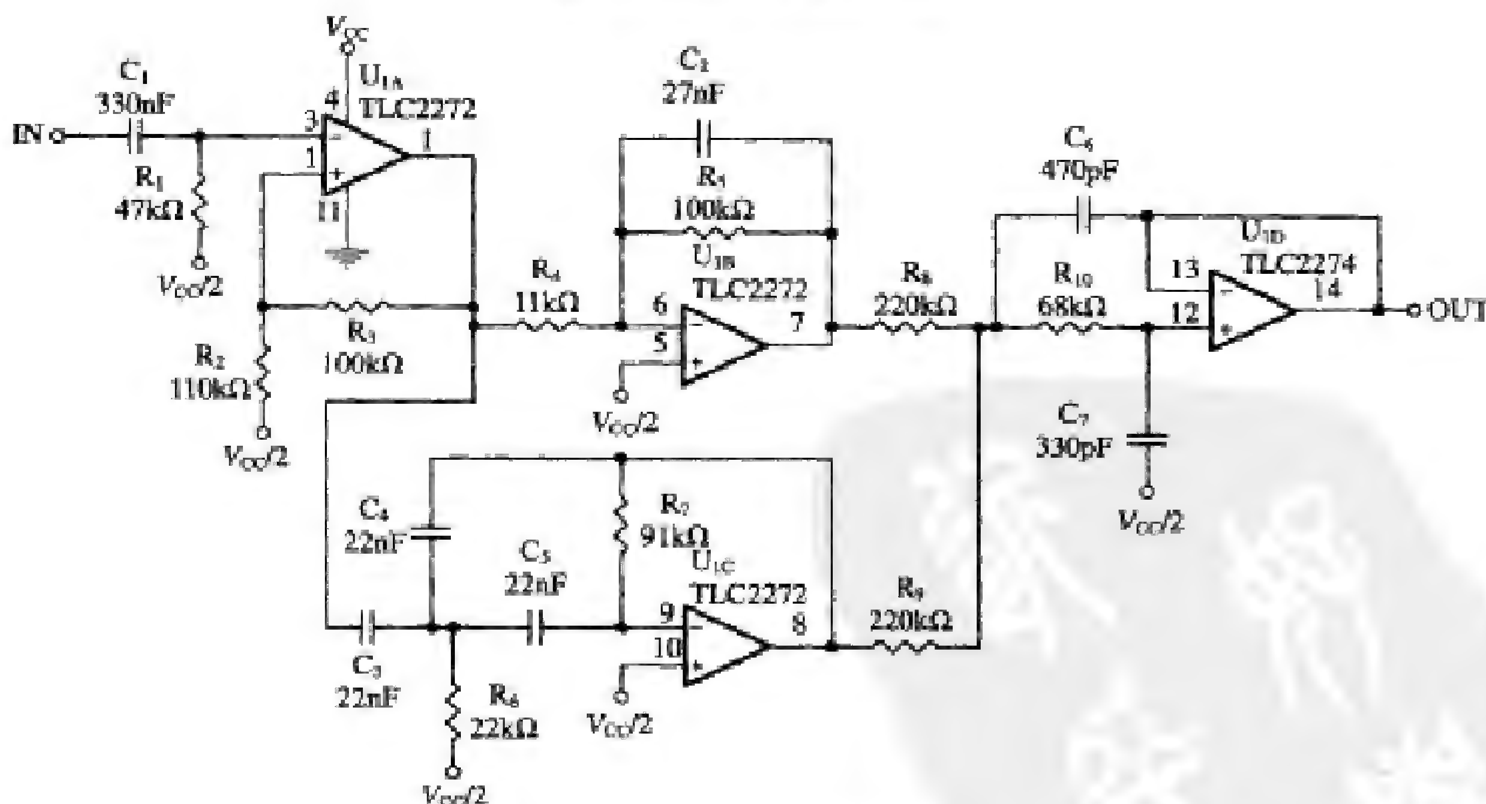


图 A-44 RIAA 均衡前置放大器

这个电路的结构非常灵活，其中的大多数 RIAA 转折点都可以独立调节。

- R_1 和 C_1 用来设定低频响应。
- U_{1A}、R_2 和 R_3 对电路的总增益进行控制。
- R_4 和 R_5 对低频增益进行控制。

- R_5 和 C_2 控制了 50Hz 的低频转折点。
- C_3、C_4、C_5、R_6、R_7 和 U_{1C} 构成了一个 500Hz 高通滤波器，这个滤波器抵消了那个 50Hz 低通滤波器在 500Hz 以后的作用，使响应变得平坦，并越过 1kHz，一直到 2120Hz 低通滤波器开始对频率响应产生影响为止。

590

- R_8、R_9、R_{10}、C_6、C_7 和 U_{1D} 构成了一个 2120Hz 的低通滤波器，其中的输入电阻已经被分裂成了两个加法点电阻。

滤波器的总响应示于图 A-45。

图中的 500Hz 响应大于理想曲线 0.8dB，2120Hz 处的响应低于理想响应-1.3dB。在不使用更多的运放和更复杂的设计技术的前提下，这个电路大概是所有可以做到的电路中最好的。这个电路应该能给出颇具艺术美的声音回放。

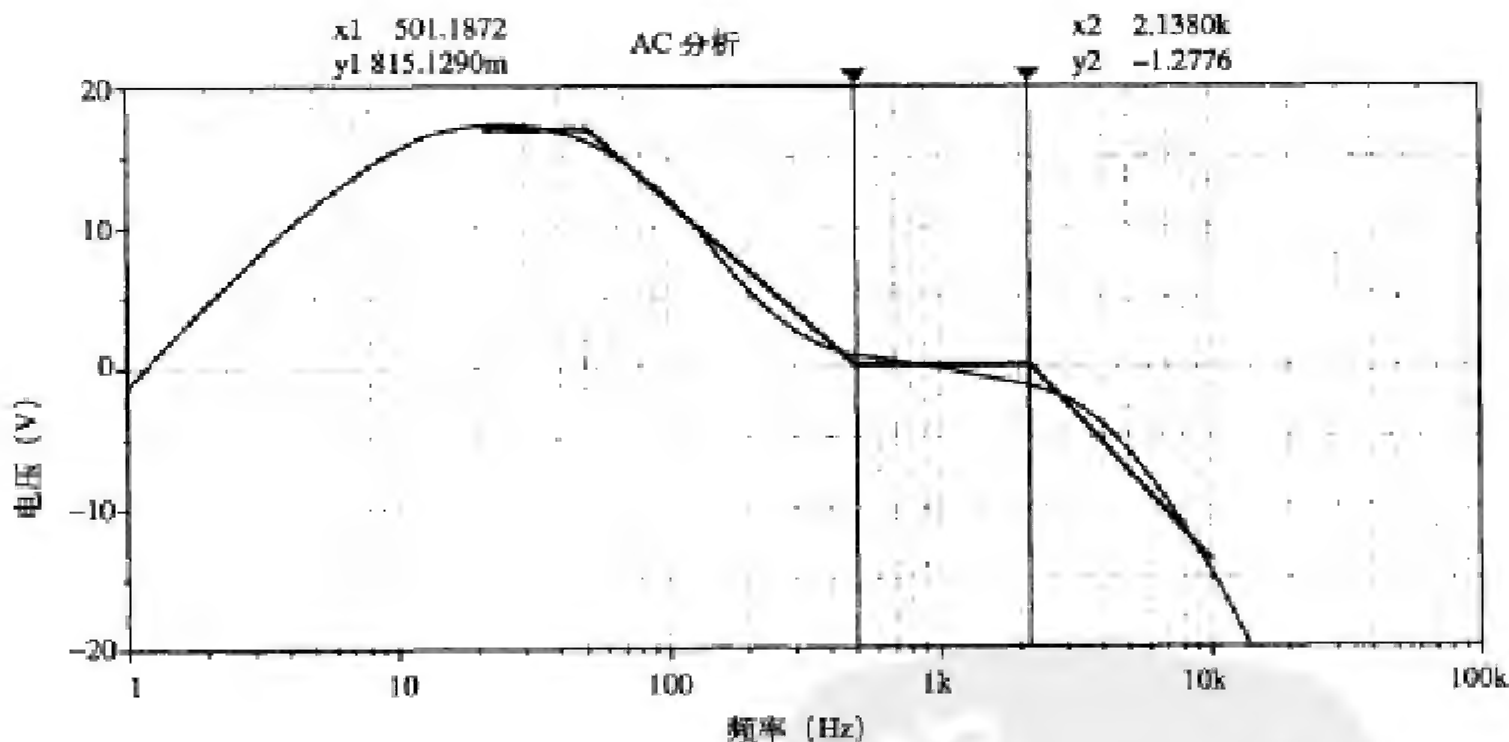


图 A-45 RIAA 响应

参考文献

1. Brown,Thomas R.(1963). *Handbook of Operational Amplifier Applications*. Application Report SBOA092A. Texas Instruments.

591

2. Carter, Bruce. (2000) *An Audio Circuit Collection*, parts 1-3. Dallas: Texas Instruments.

附录 B　差分放大器的端接

Bruce Carter

B.1　引言

差分放大器的端接是一个既复杂又几乎没有被大家所理解的技术。我们把它移到本附录中来讨论，是因为这是个很少遇见的设计问题，而且在移到这里之后，则不会减慢第 3 章的讨论速度。我们还应该知道，*差分放大器*这个术语是指一种连接成差分放大器的单端运放，以区别于连接成差分放大器的全差分运放，而全差分运放将另做讨论。

运放测量放大器一直是几十年来高精度 DC 测量的主要依靠。大家所熟悉的图 B-1 中的三运放结构，具有在两个输入端都有高输入阻抗的优点，因而可以使设计者用来与那些相对非常高输出阻抗的信号源相连，比如惠斯登电桥。测量放大器有很高的增益和固有的平衡性，这也是它被普遍使用的原因。

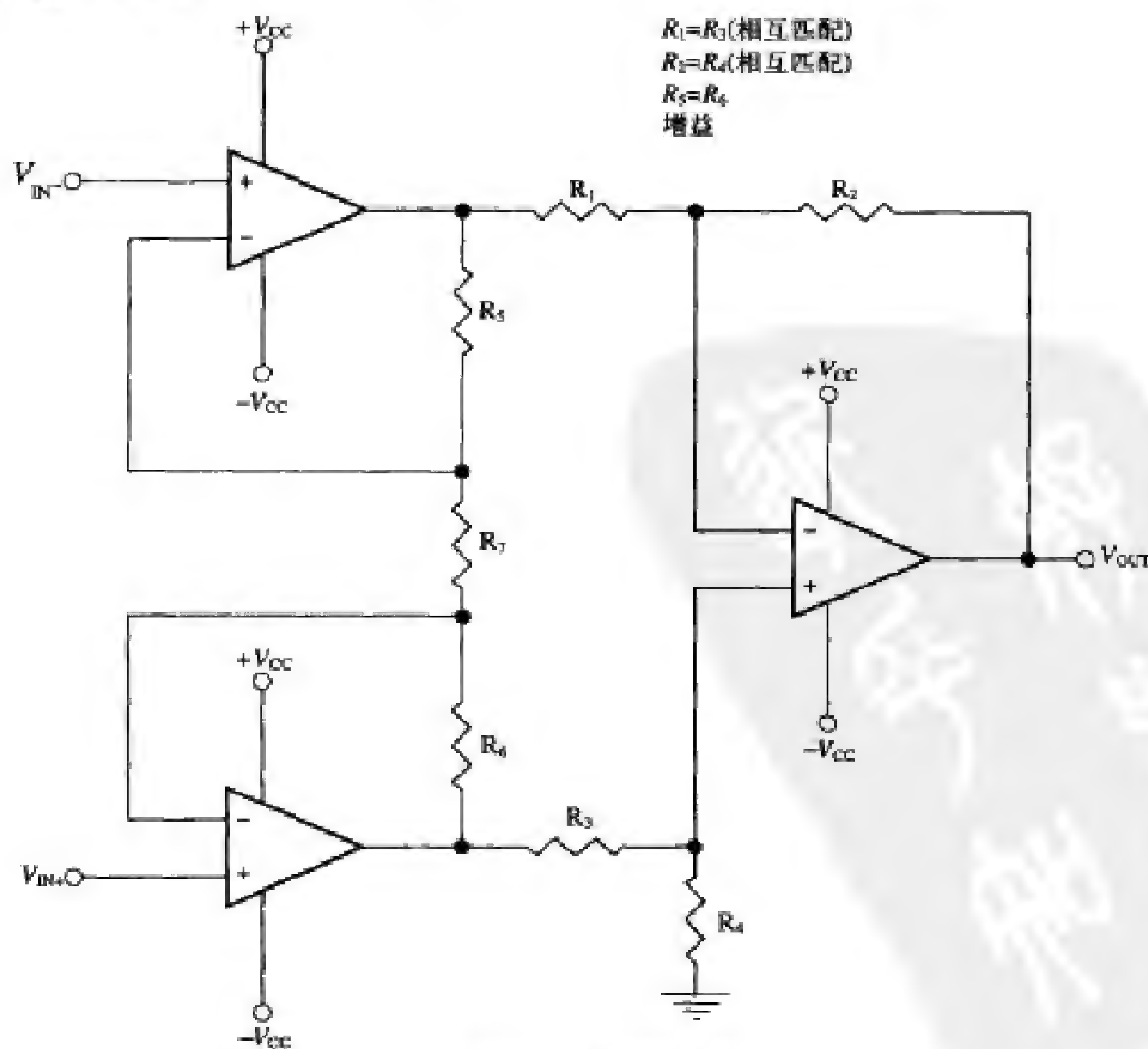


图 B-1　测量放大器

测量放大器是一种使用了两个输入运放的差分放大器，并以此把信号源与差分输出级的输入阻抗隔离开来。

差分放大器现在有一种新的用法。由于差分数据和模拟信号沿着平衡传输线的传送，使得差分放大器的名声越来越大。但是，传统的测量放大器和差分放大器产品在应对这些高速信号时显得太慢，所以，我们需要新的设计技术。对于高速数据信号，我们可以用线路接收器这样的产品来传送，本附录将主要讨论高速模拟电路。

593

平衡的线路传输需要端接。这就不再需要由图 B-1 中测量放大器结构所提供的高输入阻抗。因而，设计者可以删去那两个输入运放，而只使用第三个（输出）运放来实现差分放大器。这个做法还有另一个好处：去除了两个运放，也就是去除了那两个运放的相应的摆速限制，因而使剩下的第三个运放可以用更快的速度来接收模拟信号。但这个系统的缺点来自它的端接：设计者如何才能对平衡的传输线实现正确的端接？

594

B.2　差分放大器的端接

作为讨论的开始，我们来考虑图 B-2 中那个已经被端接的系统。

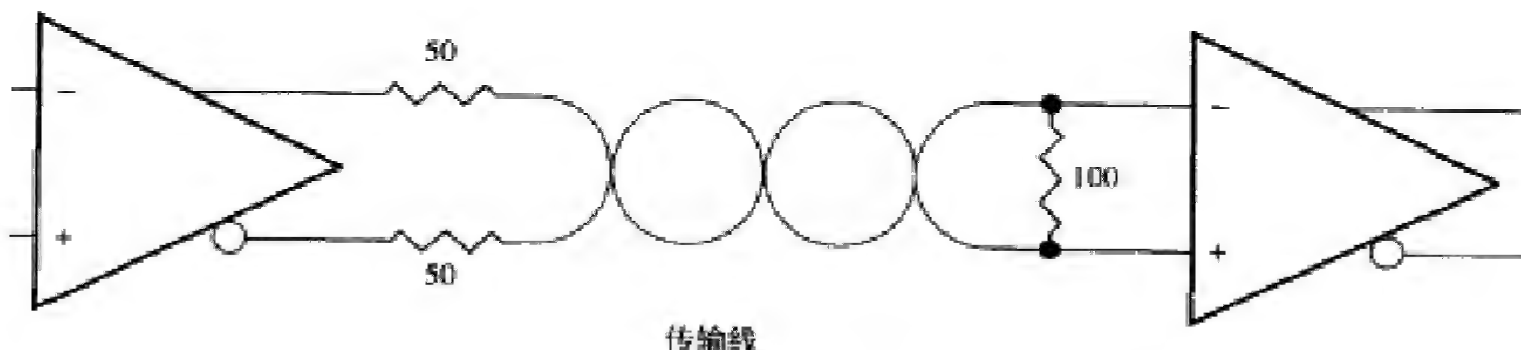


图 B-2　数据传输系统

在这个系统中，我们使差分的模拟数据信号驱动两个 50Ω 的电阻，以便与 100Ω 的传输线阻抗相匹配。在传输线的另一端，我们用一个 100Ω 的端接电阻来实现端接，然后把那个被端接的传输线输出连接到接收器上。

接下来，我们假设平衡传输线的端接电阻是可以中点接地的，这就是说，通常被置于信号两个端点之间的那个固定电阻可以引出一个中心抽头，然后把这个中心抽头连接到地，如图 B-3 所示。

595

我们必须承认，这种做法在有些应用中是行不通的，特别是当接收器的地线存在大量噪声的时候。但在实际设计中，这种传输线应该是平衡的，两条导线中应该有幅度相等且极性相反的电压摆幅。这个意思是说，根据平衡传输线的定义，信号的中点一定在 0V，无论信号的幅度是多少。另外，一个完美的接收器有无穷大的共模抑制能力。无论输入端上加有什么样的共模电压（共模是由中点接地引起的），都会被接收器所抑制。现代的运放可以选择成具有非常好的

共模抑制，因此这个假设是很合理的。

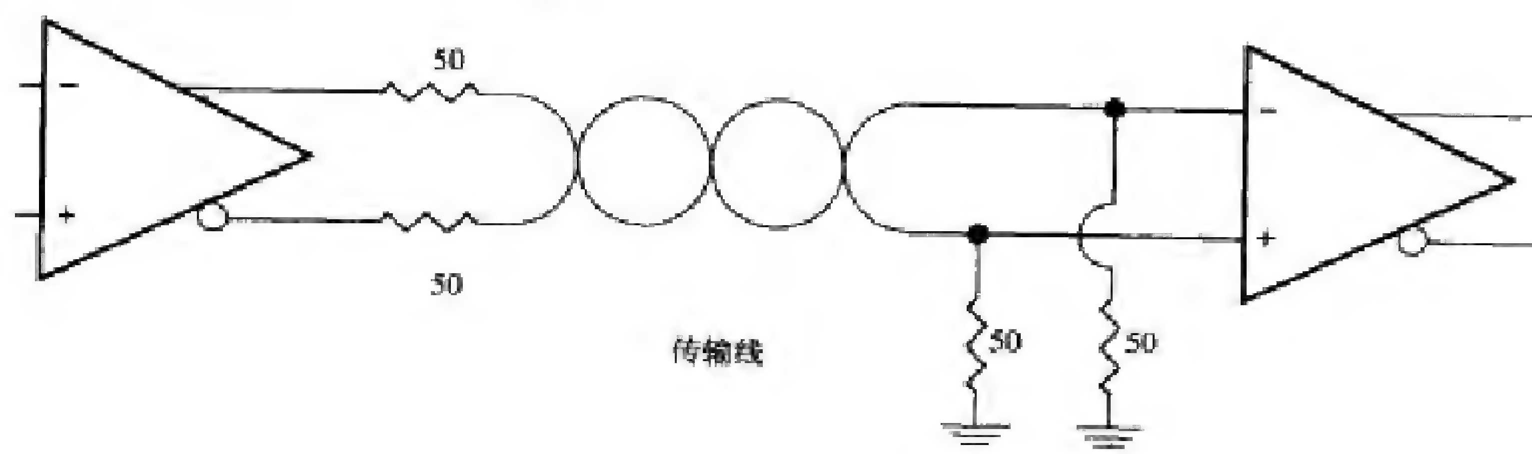


图 B-3 修改以后的数据传输系统

图 B-4 画出了所建议的高速接收器电路图。我们假设传输线阻抗为 100Ω，因为这是电缆传输线阻抗的常用值，比如 5 类、5A 类和 6 类这些电缆都是这个阻抗。输入信号被表示为两个完全一样但极性相反的理想电压源 V_1 和 V_2，两个电压源都串联有一个 50Ω 的电阻（总的信号源阻抗是 100Ω）。

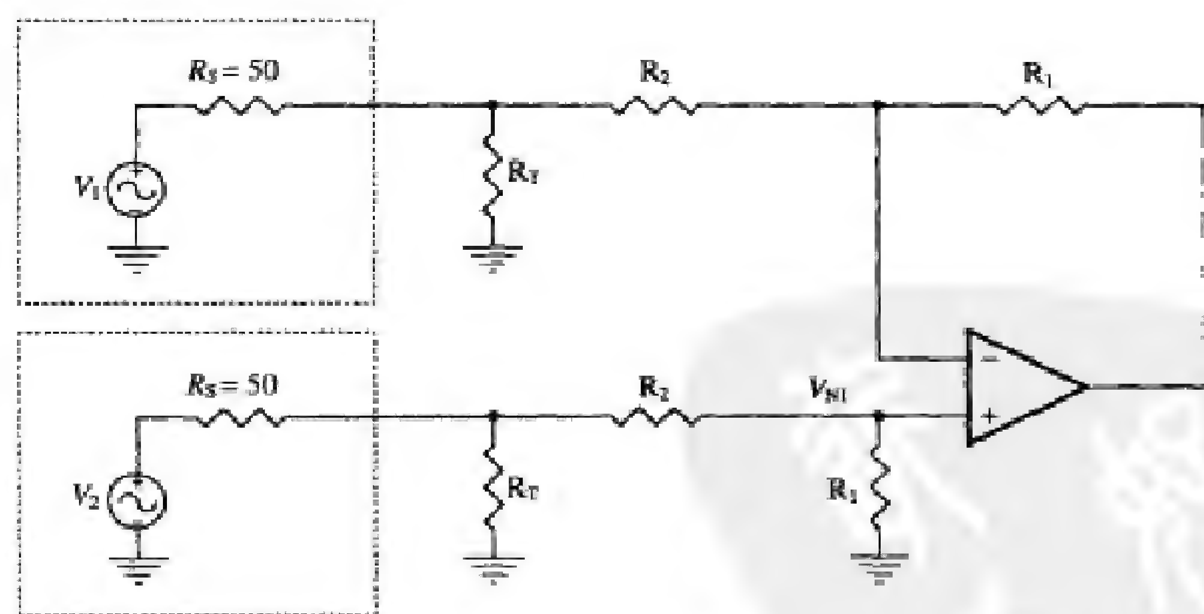


图 B-4 差分接收器

为了使接收器平衡，就必须有以下条件成立。

- 上面的 R_1 = 下面的 R_1。
- 上面的 R_2 = 下面的 R_2。
- 上面的 R_T = 下面的 R_T。

根据叠加原理，可以先分开计算 V_1 和 V_2 的增益，然后加在一起。因此，我们先对信号的 596

每个极性进行分析，再把结果加起来。

B.3　反相端的计算

令 $V_2 = 0$。

反相端的增益是一个分压器与通常的反相增益表达式之积。分压器由 R_S 和 R_T 与 R_2 的并联组成：

$$-\frac{V_{OUT}}{V_1} = \frac{R_2 \| R_T}{R_S + R_2 \| R_T} \times \frac{R_1}{R_2}$$

$$= \frac{\dfrac{R_2 \times R_T}{R_2 + R_T}}{R_S + \dfrac{R_2 \times R_T}{R_2 + R_T}} \times \frac{R_1}{R_2}$$

$$= \frac{\dfrac{R_1 \times R_T}{R_2 + R_T}}{R_S + \dfrac{R_2 \times R_T}{R_2 + R_T}}$$

$$= \frac{\dfrac{R_1 \times R_T}{R_2 + R_T}}{R_S \times \dfrac{R_2 + R_T}{R_2 + R_T} + \dfrac{R_2 \times R_T}{R_2 + R_T}}$$

$$= \frac{R_1 \times R_T}{R_S\left(R_2 + R_T\right) + R_2 \times R_T}$$

$$\frac{V_{OUT}}{V_1} = \frac{-R_1 \times R_T}{R_S \times R_2 + R_S \times R_T + R_2 \times R_T}$$

因此，

597

$$V_{OUT} = \frac{-V_1 \times R_1 \times R_T}{R_S \times R_2 + R_S \times R_T + R_2 \times R_T}$$

B.4　同相端的计算

令 $V_1 = 0$。

同相端在输入端也有一个分压器。为了简单起见，我们先计算同相输入端上的电压 V_{NI} 所获得的增益。这个电压增益就是通常的同相增益：

$$V_{OUT}=V_{NI}\times\left(1+\frac{R_1}{R_2+R_S\|R_T}\right)$$

$$=V_{NI}\times\left(1+\frac{R_1}{R_2+\dfrac{R_S\times R_T}{R_S+R_T}}\right)$$

$$=V_{NI}\times\left(1+\frac{R_1}{R_2\times\dfrac{R_S+R_T}{R_S+R_T}+\dfrac{R_S\times R_T}{R_S+R_T}}\right)$$

$$=V_{NI}\times\left(1+\frac{R_1\times(R_S+R_T)}{R_2\times R_S+R_2\times R_T+R_S\times R_T}\right)$$

$$=V_{NI}+\frac{V_{NI}\times R_1\times(R_S+R_T)}{R_2\times R_S+R_2\times R_T+R_S\times R_T}$$

$$=\frac{V_{NI}\times(R_2\times R_S+R_2\times R_T+R_S\times R_T)+V_{NI}\times R_1\times(R_S+R_T)}{R_2\times R_S+R_2\times R_T+R_S\times R_T}$$

$$=\frac{V_{NI}\times R_2\times R_S+V_{NI}\times R_2\times R_T+V_{NI}\times R_S\times R_T+V_{NI}\times R_1\times R_S+V_{NI}\times R_1\times R_T}{R_2\times R_S+R_2\times R_T+R_S\times R_T}$$

因此，

$$V_{OUT}=V_{NI}\times\frac{R_2\times R_S+R_2\times R_T+R_S\times R_T+R_1\times R_S+R_1\times R_T}{R_2\times R_S+R_2\times R_T+R_S\times R_T}$$

598

接下来，我们利用分压器规则计算 V_{NI}。对于 V_2，有两个分压器：一个由 R_S 和 R_T 与(R_1 + R_2)的并联电阻组成，第二个由 R_1 和 R_2 组成。

首先，我们定义 $R_P = R_T\|(R_1 + R_2)$：

$$V_{NI}=V_2\times\left(\frac{R_P}{R_S+R_P}\right)\times\left(\frac{R_1}{R_1+R_2}\right)$$

代入 R_P 之后，可以得到

$$V_{NI}=V_2\times\left(\frac{\dfrac{R_T\times(R_1+R_2)}{R_T+R_1+R_2}}{R_S+\left(\dfrac{R_T\times(R_1+R_2)}{R_T+R_1+R_2}\right)}\right)\times\frac{R_1}{R_1+R_2}$$

$$=V_2\times\left[\frac{R_T\times R_1}{R_S\times(R_T+R_1+R_2)+R_T\times(R_1+R_2)}\right]$$

因此，

$$V_{NI}=\frac{V_2\times R_1\times R_T}{R_S\times R_T+R_S\times R_1+R_S\times R_2+R_T\times R_1+R_T\times R_2}$$

现在，把 V_{IN} 的表达式代入同相增益的表达式中：

599

$$V_{OUT}=\frac{V_2\times R_1\times R_T}{R_S\times R_T+R_S\times R_1+R_S\times R_2+R_T\times R_1+R_T\times R_2}\times\frac{R_2\times R_S+R_2\times R_T+R_S\times R_T+R_1\times R_S+R_1\times R_T}{R_2\times R_S+R_2\times R_T+R_S\times R_T}$$

在上式中，大的那个分子可以与大的那个分母互相抵消，因此有

$$V_{OUT}=\frac{V_2\times R_1\times R_T}{R_2\times R_S+R_2\times R_T+R_S\times R_T}$$

B.5 差分输出

想得到差分输出电压，就只要用叠加定理把反相和同相的增益加起来：

$$V_{OUT}=\frac{V_2\times R_1\times R_T}{R_2\times R_S+R_2\times R_T+R_S\times R_T}-\frac{V_1\times R_1\times R_T}{R_S\times R_2+R_S\times R_T+R_2\times R_T}=\frac{(V_2-V_1)\times R_1\times R_T}{R_2\times R_S+R_2\times R_T+R_S\times R_T}$$

因此，

$$\frac{V_{OUT}}{V_2-V_1}=\frac{R_1\times R_T}{R_S\times R_2+R_S\times R_T+R_2\times R_T}$$

这个等式看起来有点吓人。幸好，5 个变量中的 3 个是知道的。

- R_S 是线路的信号源电阻（通常等于传输线阻抗的一半，因为传输线是中心抽头的。对于 100Ω 的传输线，每一侧的 R_S 为 50Ω，因而总阻抗为 100Ω）。
- 增益是知道的：$V_{OUT}/(V_2-V_1)$。
- R_1 的阻值是知道的，因为数据手册中一般会给出最大稳定性下的反馈电阻值。
- 这样就剩下两个未知数：输入电阻 R_2 和恰当的端接电阻 R_T。因此，这个计算就变为一个两变量的目标寻找（goal seeking）问题。为了方便设计者，我们把 Javascrip 的设计工具放在了德州仪器的网站（ti.com）上。

B.6 对结果进行测试

600

我们对前面的那些表达式在 0.5 和 1 的增益下进行了测试。

B.6.1 增益等于 0.5

$$\frac{V_{OUT}}{V_2 - V_1} = \frac{R_1 \times R_T}{R_S \times R_2 + R_S \times R_T + R_2 \times R_T}$$

$$= \frac{249 \times 61.9}{50 \times 249 + 50 \times 61.9 + 249 \times 61.9}$$

$$= \frac{15\,413.1}{12\,450 + 3\,095 + 15\,413.1} = \frac{15\,413.1}{30\,958.1} = 0.498 = -6.058 \text{ dB}$$

在同相输入端接地时，对反相输入信号进行了仿真和实验室测试，结果示于图 B-5。

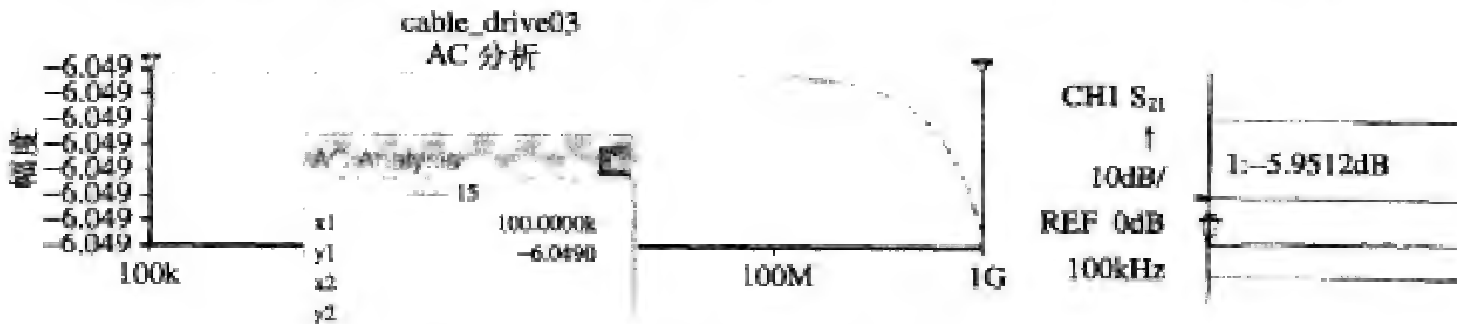


图 B-5 对反相输入信号的仿真和实验室测试结果，增益为 0.5

601

在反相输入端接地时，对同相输入信号进行了仿真和实验室测试，结果示于图 B-6。

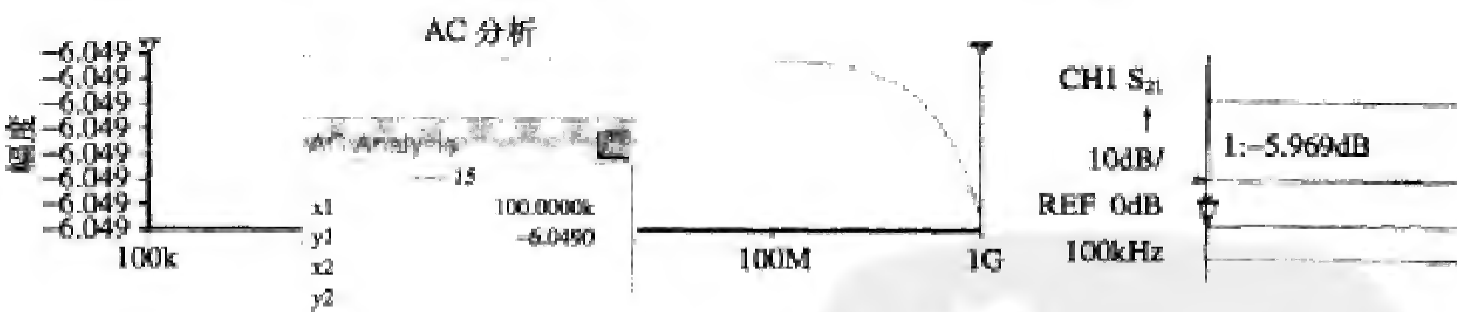


图 B-6 对同相输入信号的仿真和实验室测试结果，增益为 0.5

B.6.2 增益等于 1

接下来，我们对增益等于 1 进行了仿真与测试。

$$\frac{V_{OUT}}{V_2 - V_1} = \frac{R_1 \times R_T}{R_S \times R_2 + R_S \times R_T + R_2 \times R_T}$$

$$= \frac{499 \times 61.9}{50 \times 249 + 50 \times 61.9 + 249 \times 61.9}$$

$$= \frac{30\,888.1}{12\,450 + 3\,095 + 15\,413.1} = \frac{30\,888.1}{30\,958.1} = 0.998 = -0.02 \text{ dB}$$

在同相输入端接地时，对反相输入信号进行了仿真和实验室测试，结果示于图 B-7。

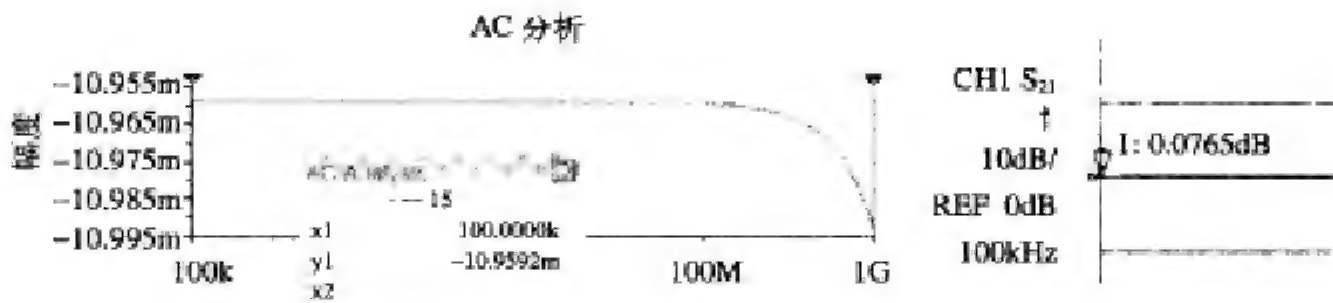


图 B-7 对反相输入信号的仿真和实验室测试结果，增益为 1

在反相输入端接地时，对同相输入信号进行了仿真和实验室测试，结果示于图 B-8。

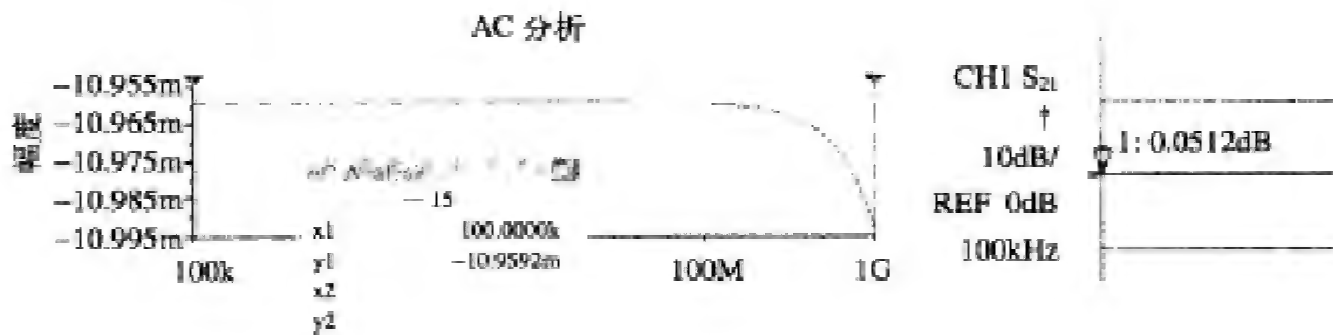


图 B-8 对同相输入信号的仿真和实验室测试结果，增益为 1

602
↓
603

我想再说一遍，但非常简短。在这个时候，我们有必要指出这样一件事：当两个输入信号幅度相等和极性相反的时候，这样一个放大级的增益是这里见到的结果的两倍。换句话说，放大级对于差分输入的增益是放大级只使用一个输入时的增益的两倍。

索 引

索引中的页码为英文原书的页码，与书中边栏的页码一致。

A

E

F

G

H

L

M

N

O

P

Q

R

W

Z

Op Amps For Everyone
Third Edition

运算放大器权威指南（第3版）

“与其他介绍运算放大器理论的书不同，本书的分析讲解都是建立在实际的运算放大器及其应用基础上的，并且不局限于特定型号产品，适用于所有运算放大器集成电路。”

——EDACafe.com

- 全面剖析运算放大器设计工具
- 易学易用的详尽电路方案
- 快速掌握高性能、低功耗、高速运算放大器设计秘诀

运算放大器在现代电子设计中扮演着至关重要的角色，发展至今，已经进入RF设计领域，回归到了全差分结构，也开启了在差分信号链接口中的新应用领域。如何得心应手地应用运算放大器，快速、准确地设计满足需求的电路系统，是工程师们必须认真面对的问题。

本书出自全球领先的半导体公司TI的多名技术专家之手，体现了TI公司多年运算放大器设计与制造的经验。作者将运算放大器作为一个整体元件，叙述电路级的计算，重在帮助设计者快速找到理想的设计方法，选择最佳的放大器。书中每一章内容都是相对独立的，除了介绍大量的电路实例，还包括了诸多珍贵的使用技巧。任何从事电子电路设计的工程技术人员都会从中受益匪浅。

Bruce Carter 资深电子工程师，具有20余年工作经验，主要从事RF、模拟和数字电路设计。他发表了大量的技术文章，将自己的从业经验与所有人分享，并为此专门开设了博客：http://www.mindspring.com/~brucec/dx.htm。

姚剑清 北京微电子技术研究所研究员，毕生从事计算机硬软件开发、语音识别与语音编码和CMOS混合信号电路设计工作。主要研究方向包括基于HMM的语音识别和MELP语音编码技术的研发，ΔΣ、两步并行和流水ADC/DAC电路的研发。著有《简明数字信号处理》，译著有《锁相环技术（第3版）》。（两本书均由人民邮电出版社出版。）

延伸阅读

- 运算放大器应用技术手册 978-7-115-19182-3 99.00元

本书译自原版*Op Amps For Everyone, Third Edition*，并由Elsevier授权出版。

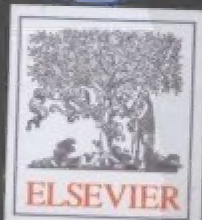


图灵网站 http://www.turingbook.com 热线：(010) 51095186
反馈/投稿/推荐信箱：contact@turingbook.com
有奖勘误：debug@turingbook.com

分类建议 电子电气/电路设计

人民邮电出版社网址 www.ptpress.com.cn






ISBN 978-7-115-23423-0
9 787115 234230 >
ISBN 978-7-115-23423-0
定价：79.00 元